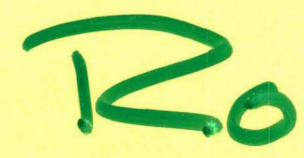


Miniwatt

Vol. 22 Nº 1 Febrero 1983 175 ptas.

Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

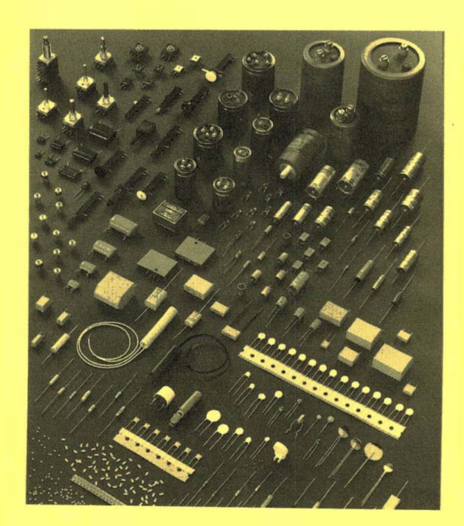
Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

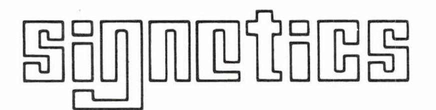
D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspe 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210.2641



PORTADA

Gama de componentes pasivos para aplicaciones profesionales y de consumo.







Vol. 22 Nº 1 Febrero 1983 175 ptas.

Indice

Revista Miniwatt

Publicado por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.

Circuito integrado controlador para memorias FIFO

Las memorias FIFO (First-In/First-Out) a veces son esenciales para acoplar periféricos de ordenador y otras aplicaciones. Un nuevo circuito LSI controlador hace posible construir memorias FIFO grandes pero económicas utilizando circuitos RAM estándar.

Cada vez más, los sistemas digitales requieren grandes memorias intermedias FIFO para acoplar subsistemas asíncronos. Ahora, con la introducción del circuito integrado 8X60, las grandes memorias intermedias FIFO pueden construirse a partir de circuitos RAM de alta densidad con el fin de formar sistemas compactos y económicos. El nuevo circuito LSI, conocido como Controlador FIFO RAM, se puede utilizar con circuitos RAM para producir registros FIFO con profundidades de hasta 4096 palabras (donde las palabras pueden tener la longitud que se desee).

En muchas aplicaciones –acoplamiento con periféricos, transmisión de datos y adquisición de datos– se ha tenido una necesidad urgente de grandes memorias intermedias FIFO. Pero, hasta la introducción del nuevo circuito controlador, todas las técnicas disponibles para construir memorias FIFO grandes resultaban en sistemas voluminosos y caros. Por ejemplo, los circuitos de memoria FIFO están disponibles desde hace algunos años, pero con capacidad muy limitada –típicamente 64x4 bits. La mayoría de aplicaciones FIFO requieren un gran número de circuitos integrados para producir la capacidad de memoria intermedia requerida. Sin embargo, en aplicaciones donde solamente se requiere una cantidad limitada de memoria intermedia, los circuitos integrados LSI FIFO pueden lograr el diseño más compacto y de coste efectivo.

MEMORIAS FIFO

Antes de examinar con detalle el controlador FIFO RAM, veamos primero algunas de las alternativas. Esto sirve de ayuda para elegir el mejor método para una determinada aplicación y se resaltarán algunas de las ventajas del diseño. Por supuesto, a pesar del método empleado, la aplicación determina el tamaño de memoria intermedia requerida. La propia memoria se puede construir a partir de memorias RAM estándar o a partir de circuitos de memoria FIFO disponibles.

Para memorias intermedias en general, aunque no necesariamente memorias FIFO, normalmente se utilizan RAMs de semiconductor porque son baratas y fácilmente disponibles. La elección depende del tamaño de memoria intermedia y de los requisitos de velocidad. En la mayoría de aplicaciones de memoria intermedia, se requiere alta velocidad y normalmente se eligen memorias RAM estáticas porque tienden a ser más rápidas y se acoplan más fácilmente que las memorias RAM dinámicas. Sin embargo, incluso con memorias RAM estáticas, se requiere lógica adicional para direccionar la memoria intermedia a partir de ambos acoplamientos del sistema. Esta lógica debe ser capaz de generar y mantener la información de las direcciones en la RAM donde se han almacenado los datos. Esta también debe controlar los ciclos de lectura y escritura y proporcionar las señales de estado para indicar la disponibilidad de la memoria intermedia.

Por supuesto, una ventaja de las RAMs como memorias intermedias, es que permiten acceso aleatorio. Los datos en la RAM pueden ser accedidos directamente, y los nuevos datos se pueden escribir directamente en cualquier posición de la RAM. Sin embargo, una desventaja es la necesidad de un controlador de memoria intermedia sofisticado, o lógica substancial en los subsistemas de memoria intermedia para generar direcciones e interpretar señales de control. Para evitar complejidad y coste indebidos, los diseños de memoria intermedia basados en RAM usualmente deben ser operados bajo el control de los sistemas que están siendo acoplados. Esto, a su vez, implica que frecuentemente deben rellenarse completamente por un subsistema antes de ser vaciados completamente por el otro subsistema. El resultado neto de esta necesidad es que, si circulan grandes cantidades de datos a través de la memoria intermedia, habrán retardos inherentes que disminuyen las prestaciones del sistema completo. En efecto, puede no ser práctica cuando se requiere respuesta en tiempo real.

Afortunadamente, en muchas aplicaciones no es esencial memorizar con RAM, pues el acceso directo a la memoria intermedia raramente es necesario. Muchos sistemas requieren una transferencia de datos secuencial que puede ser manejada por una memoria intermedia FIFO directamente, sin la necesidad de una compleja circuiteria de control de dirección en cualquier subsistema. Con la organización FIFO de la memoria intermedia, la información puede ser leída por el subsistema receptor antes de haber dejado el subsistema transmisor. Las únicas restricciones en la velocidad de la transferencia de datos son las velocidades relativas de los subsistemas y la capacidad de la memoria intermedia.

Para aplicaciones donde no se requiere acceso aleatorio a la memoria intermedia, la técnica más común utilizar uno de los diversos circuitos de memoria FIFO que están normalmente disponibles. Sin embargo, éstas tienen una capacidad limitada y están disponibles solamente con pocas profundidad específica y configuraciones de anchura de palabra. Estas tienen líneas de control y datos separados para las operaciones de entrada y salida, lo que facilita su uso con dos subsistemas independientes. Dos líneas asíncronas de intercambio de indicativos y señales de control permiten controlar la lectura/escritura, como se muestra en la figura 1 para un circuito FIFO típico. Usualmente, estos circuitos pueden mantener muy altas velocidades de reloj del orden de 10 MHz.

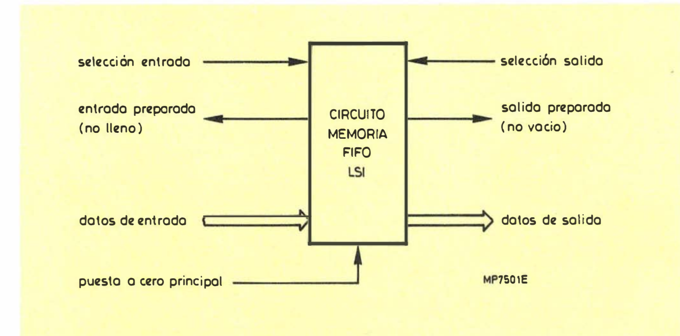


Figura 1. Para un circuito típico de memoria FIFO, una selección de entrada entra los datos en la pila, y otra selección posterior elimina los datos. Las líneas de estado se pueden utilizar para evitar la entrada de datos si la pila está llena o la salida si está vacía.

Internamente, un circuito de memoria FIFO consta de una serie de registros de almacenamiento encadenados para formar una pila, como se muestra en la figura 2. Un biestable asociado con cada registro indica qué registro contiene datos válidos o está vacío. Los datos presentados al circuito FIFO entran en el primer registro y se propagan a través de la pila. La propagación continúa hasta que la señal encuentra un registro completo o alcanza el final de la pila. Los nuevos datos se pueden escribir en la memoria intermedia en cuanto la entrada anterior ha sido pasada desde el primer registro. Cuando los datos son leídos del último registro, los datos en todos los registros anteriores son desplazados hacia adelante una posición. La operación de lectura puede repetirse en cuanto los datos del último registro hayan sido reemplazados.

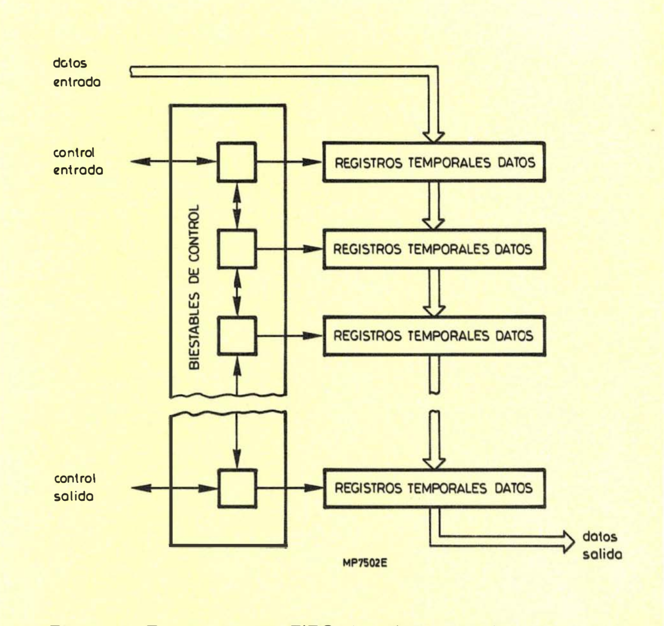


Figura 2. En un circuito FIFO, los datos se almacenan en una serie de registros internos. Los biestables de control – uno por cada registro– mantienen la pila como si varias posiciones se utilizaran. Los datos del registro se propagan hacia adelante siempre que el próximo registro esté vacío.

La construcción de una memoria FIFO grande a partir de circuito FIFO, utilizando una configuración como la que se muestra en la figura 3, presenta dos problemas importantes. En primer lugar, los circuitos tienen una capacidad pequeña. Por lo tanto, se necesitan muchos circuitos en serie para conseguir profundidad y/o conectados en paralelo para conseguir anchura. En segundo lugar, existe un tiempo de "propagación", el tiempo requerido para propagar un dato en la memoria FIFO desde el primer registro al último. Cuando se utilizan dispositivos FIFO para construir una gran memoria intermedia, el tiempo de propagación aumenta al hacerse más profunda la pila.

MEMORIAS RAM PROPORCIONAN UNA ALTERNATIVA

Debido a los problemas que se presentan si se utilizan circuitos FIFO para construir grandes memorias intermedias, hay que considerar otras alternativas. La mayoría de alternativas emplean memorias RAM de semiconductor para proporcionar el almacenamiento de datos. Entonces, los datos pueden ser almacenados en posiciones secuenciales en la RAM, y las líneas de dirección pueden ser controladas para lograr el efecto FIFO deseado. Como el controlador RAM puede acceder directamente a cualquier posición de memoria, este método elimina el problema de propagación.

Como se dijo anteriormente, a menos que las RAMs tengan lógica de control específica para lograr la operación FIFO, los sistemas acoplados tendrán que proporcionar las funciones de control –con la consiguiente pérdida de las prestaciones del sistema completo. Hay varias formas de implementar el controlador FIFO. A ve-

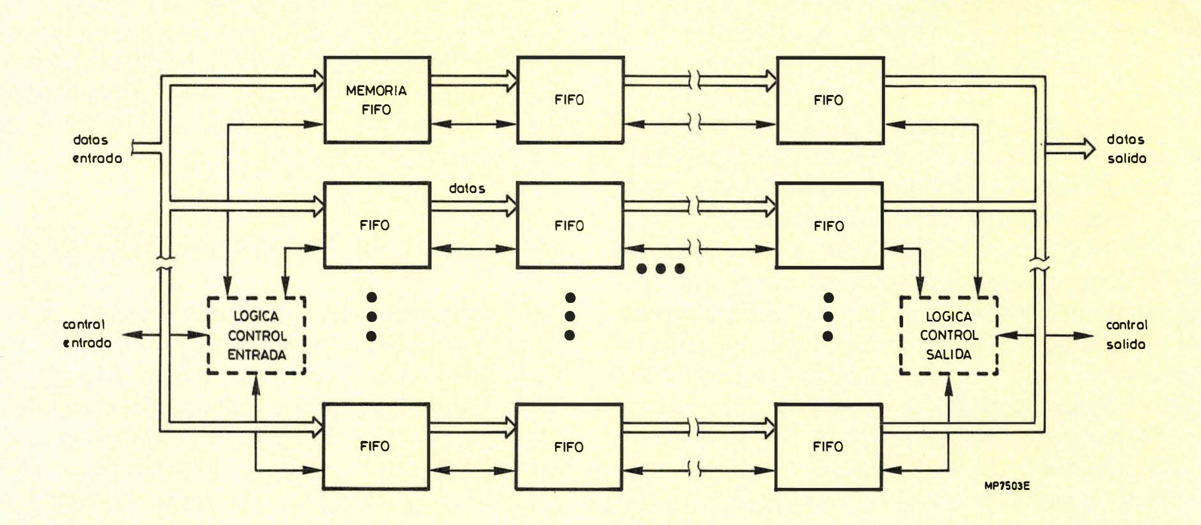


Figura 3. Para construir una gram memoria intermedia FIFO, se pueden conectar en cascada varios circuitos de memora FIFO. La profundidad de la memoria se puede aumentar conectando más circuitos en una cadena; se puede ampliar la anchura conectando cadenas en paralelo.

DONDE SE NECESITA ALMACENAMIENTO FIFO

Cuando tiene que comunicarse dos subsistemas digitales que trabajan asíncronamente, se requiere una memoria intermedia FIFO (primero en entrar/primero en salir). Como se muestra en el diagrama, se puede utilizar una memoria intermedia FIFO para acoplar dos subsistemas asíncronos, A y B. Si se tiene que transferir directamente desde el subsistema A al subsistema B, los datos se acumulan primero en una memoria intermedia FIFO de la cual son leídos en el subsistema B a diferente velocidad, pero en la misma secuencia.

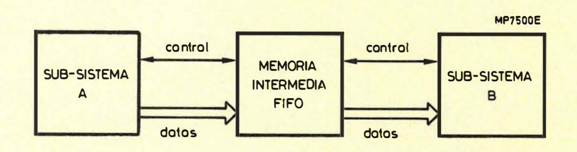
La memoria intermedia utiizada debe ser suficientemente grande para almacenar un bloque entero de datos procedentes del primer subsistema (por ejemplo una cara completa de un disco). Aunque se dispone de memorias FIFO, éstas suelen tener una capacidad de almacenamiento limitada (típicamente 64x4 bits). El circuito controlador 8X60 cumple el requisito de gran capacidad de memoria intermedia permitiendo construir registros con profundidas de hasta 4096 palabras a partir de circuitos RAM de alta densidad.

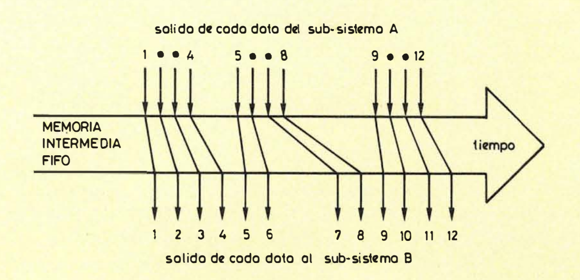
Existen situaciones en las que la velocidad de uno o más de los sub-sistemas no puede ser controlada por el diseñador y donde la velocidad de datos requerida por uno de los subsistemas excede la capacidad del otro. Por ejemplo, a veces hay que acoplar periféricos de alta velocidad a ordenadores que tienen velocidad de memoria o canal limitados. La velocidad de datos del periférico debe fijarse mediante características mecánicas (tales como la velocidad de rotación y la densidad de grabación de un disco), mientras que la velocidad de E/S del ordenador debe limitarse mediante la velocidad de memoria. Este tipo de situación probablemente prevalecerá en el futuro ya que las velocidades de transferencia de periféricos aumentan debido a avances tecnológicos.

Otra aplicación donde las memorias intermedias FIFO pueden ser útiles es en sistemas de adquisición de datos que deben monitorizar y responder a un gran número de sucesos en tiempo real. Los sucesos pueden ocurrir en cualquier instante, incluyendo el período durante el cual el procesador está recuperando los datos almacenados previamente. Una memoria FIFO puede almacenar los sucesos cuando éstos ocurren y presentan los datos al ordenador cuando pueda manejar el proceso.

Los sistemas de transmisión de datos a veces requieren memorias intermedias. En redes de transmisión distribuidas es importante el uso eficiente del canal de comunicaciones.

Las estaciones en la red deben ser capaces de recibir o transmitir mensajes en cuanto el canal de comunicaciones esté disponible. El uso de memorias FIFO para el acoplamiento permite el uso eficiente del canal de comunicación incluso durante los períodos en que el procesador de estaciones está ocupado. En otros sistemas de comunicaciones de datos, las memorias intermedias FIFO pueden optimizar el uso del canal y el procesador permitiendo almacenar y ensamblar mensajes o grupos de mensajes para la siguiente transmisión.





ces, la función puede implementarse convenientemente en el software. Como a veces los sistemas digitales utilizan microprocesadores, el método de software puede minimizar los efectos que reduce el rendimiento del hardware.

La solución de software para el problema de control FIFO no presenta ninguna dificultad. Como muestra la figura 4, dos índices de dirección pueden actuar como punteros para las próximas posiciones de lectura y escritura en el espacio de la RAM dedicado a memoria intermedia FIFO. Los registros E/S normales del microprocesador proporcionan acceso para que los datos sean escritos en y leidos de la RAM. Una rutina del programa incrementa los punteros asociados cuando se realiza una operación de lectura o escritura –lo que da lugar a un direccionamiento circular del almacenamiento de datos en la memoria intermedia. La comparación de los punteros de dirección determina el estado lleno o vacío de la memoria intermedia.

Mientras que esta técnica puede utilizarse a veces para gobernar una memoria intermedia FIFO cuando hay un microprocesador, es inaceptable en muchas aplicaciones. La ejecución lenta de la E/S programada puede dar lugar a un funcionamiento inadecuado. Además, la carga adicional sobre el microprocesador puede afectar a otras funciones de proceso, y puede pesar más que las ventajas de la memoria FIFO. Estos problemas se pueden evitar con una implementación en la circuitería del controlador RAM.

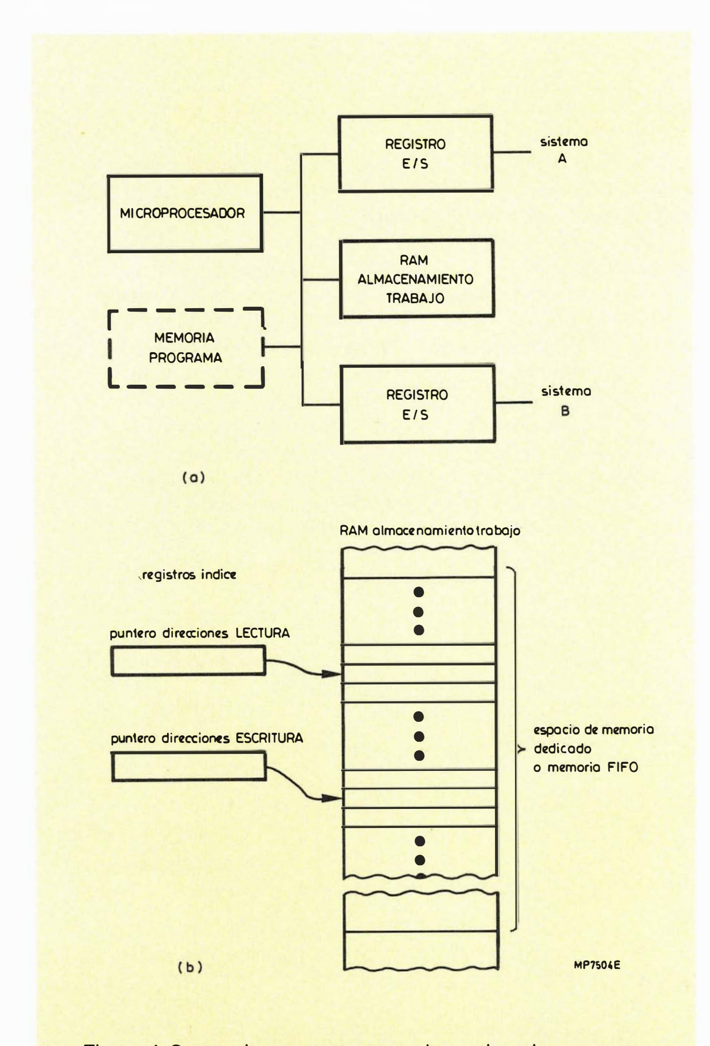


Figura 4. Se puede programar un microordenador para que almacene y recupere datos de E/S en orden FIFO. (a) Con la configuración mostrada, una parte de la memoria del microordenador se reserva como memoria FIFO. (b) El procesador mantiene dos punteros, que indican las posiciones en las que hay que escribir y leer los datos.

Un controlador de hardware para RAMs

El controlador de hardware mostrado en la figura 5 puede construirse con unos 16 circuitos integrados lógicos, para realizar una función similar a la versión de software. Este controlador genera punteros de dirección de 12 bits y por tanto puede direccionar hasta 4 K palabras de RAM. La anchura de la palabra viene determinada solamente por el número de memorias RAM conectadas en paralelo. La lógica de control puede ampliarse para soportar memorias intermedias más profundas añadiendo más etapas contadoras.

El funcionamiento del circuito es muy simple. Si se ha pedido un ciclo de escritura, el multiplexor selecciona el contenido normal del contador de dirección de escritura para acceder a la RAM. Se activa la permisión de escribir en la RAM una vez que se ha estabilizado la dirección. Cuando ha concluido el ciclo y se ha eliminado la petición, el contador de dirección de escritura y el contador de estado de la pila son incrementados. Similarmente, un ciclo de lectura procede utilizando el contador de dirección de lectura, excepto si no se activa la permisión de escribir y el contador de estado de la pila se decrementa sobre el complemento. Cuando el contador del estado de la pila contiene todo ceros, indica una condición de lleno o vacío dependiendo de la última operación realizada. Como los dispositivos de almacenamiento son RAMs y sólo se puede acceder a una posición en un instante, se incluye un circuito de arbitración. Este decide entre las peticiones de lectura y escritura. Una vez que ha comenzado un ciclo de lectura o escritura, éste continúa hasta que se elimina la señal de petición correspondiente.

Un diseño como el de la figura 5 puede lograr fácilmente una velocidad de datos superior a 5 MHz, dependiendo de las memorias RAM empleadas. Pero, debido a que la lógica de control requiere unos 16 circuitos, no es un ahorro importante comparado con una red de circuitos de memoria FIFO hasta un tamaño de memoria superior a unos 4 K bits. Sin embargo, el uso de un circuito LSI como controlador de hardware, reduce drásticamente la cantidad de encapsulados y los costos de desarrollo, fabricación, prueba, y soporte asociados.

Un circuito LSI para control FIFO

El circuito LSI 8X60 realiza todas las funciones de control RAM para formar una memoria intermedia FIFO. El circuito está fabricado en tecnología TTL bipolar e ISL (lógica Schottky inyectada) para proporcionar un funcionamiento de alta velocidad y baja potencia. Una memo-

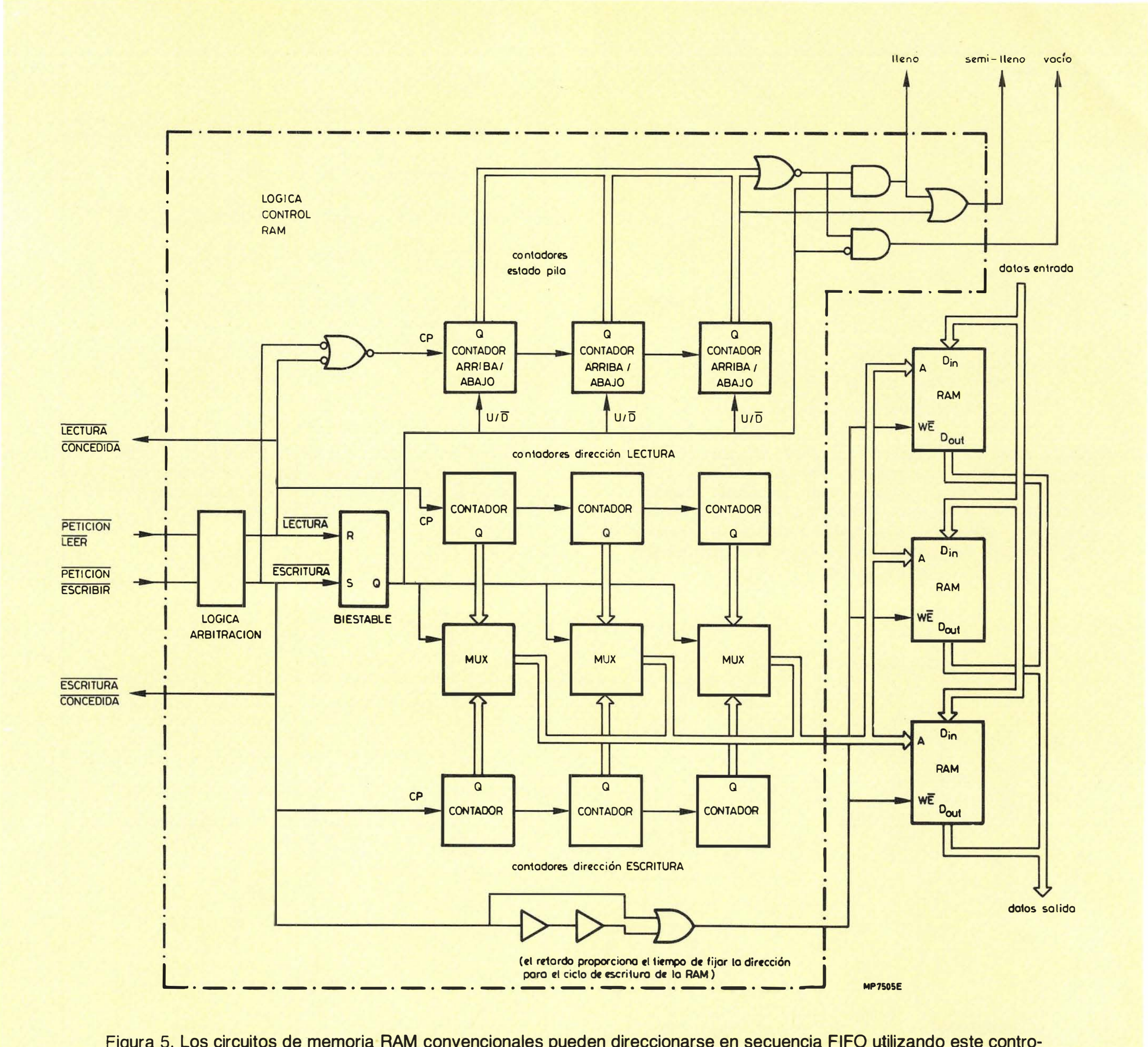


Figura 5. Los circuitos de memoria RAM convencionales pueden direccionarse en secuencia FIFO utilizando este controlador de hardware. La desventaja de este método es que el circuito requiere unos 16 circuitos integrados digitales más circuitos RAM adicionales.

ria intermedia construida con el 8X60 y circuitos RAM compite con redes de circuitos de memoria FIFO para tamaños de memoria intermedia tan pequeñas como de 512 bits (véase la figura 6). Los circuitos de RAM estática de 4 K bits normalmente disponibles, ofrecen alta velocidad y economizan espacio en la placa de circuito impreso para memorias intermedias de gran capacidad.

El 8X60 proporciona una única combinación de características. Puede controlar memorias intermedias con profundidades de hasta 4096 palabras y con cualquier anchura. La anchura viene determinada por el tipo y cantidad de dispositivos RAM utilizados. Las velocidades de datos que se pueden conseguir con esta combinación FIFO/RAM puede ser superior a 8 MHz, lo que compite con memorias FIFO normales pero no sufre los retardos de caída de datos indebidamente largos asociados a ellos.

Las señales asociadas con el 8X60 se indican en la figura 7; en la figura 8 se muestra el esquema del circuito.

El 8X60 controla la memorización FIFO generando el direccionamiento usado para acceder a la RAM. También interpreta las señales de control de los subsistemas que están siendo acoplados y proporcionan la información de estado apropiada. Las líneas de control de intercambio de indicativos y señales de control separadas se utilizan para pedir la operación de escritura o lectura. Una petición de cualquier operación hace que se direccione la posición RAM apropiada. Una vez que la dirección es estable, la correspondiente salida de control reconoce que la petición ha sido concedida. La entrada de petición se elimina cuando se completa la transferencia de datos a o desde la RAM. Esto hace que termine la salida de control, y por tanto la salida de dirección.

La operación del ciclo de escritura es la siguiente:

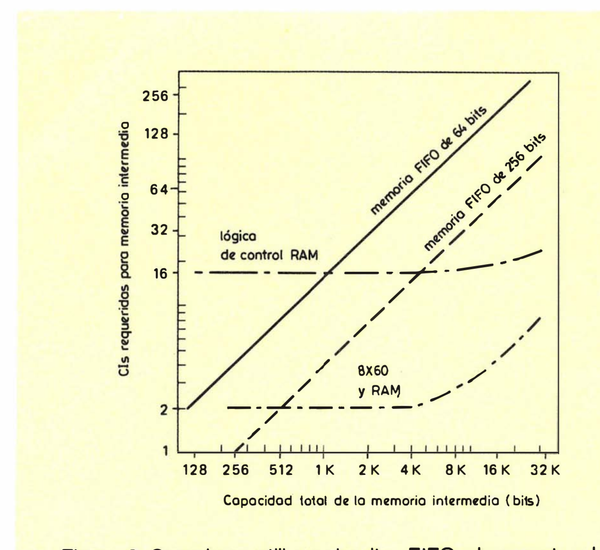


Figura 6. Cuando se utilizan circuitos FIFO, al aumentar el tamaño de una memoria intermedia FIFO, el contaje de partes aumenta rápidamente. Si se utilizan memorias RAM, el contaje aumenta más lentamente. El uso del 8X60 proporciona el sistema más compacto para grandes memorias intermedias FIFO. El gráfico considera el uso de RAMs con capacidades de hasta 4 K bits.

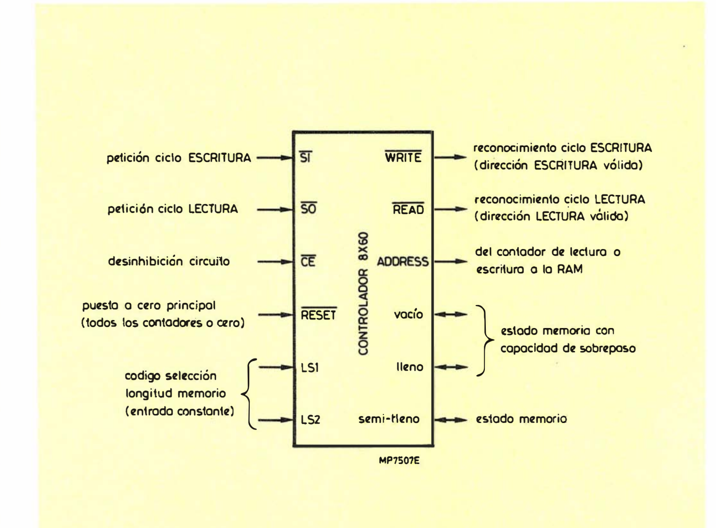


Figura 7. Las conexiones de señal para el controlador RAM 80 X60 que se muestran aquí están agrupados por funciones. Las líneas $\overline{SI}$ y $\overline{SO}$ inicializan los ciclos de escritura y lectura respectivamente.

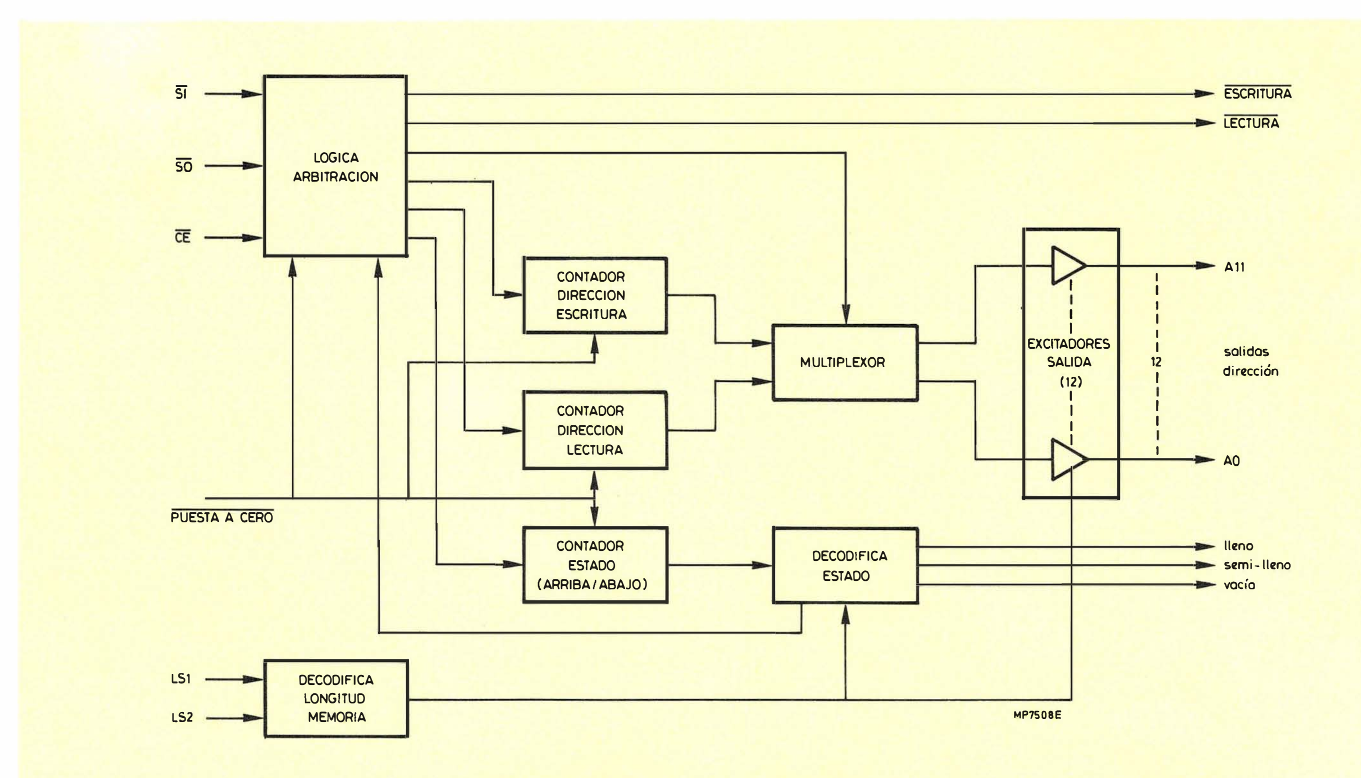


Figura 8. El 8X60 proporciona todas las funciones necesarias para controlar memorias RAM de modo que trabajan como memorias intermedias FIFO. Como se muestra en este diagrama de bloques, el circuito genera todas las direcciones necesarias y los códigos de estado. La lógica de arbitración establece prioridades en las peticiones de lectura y escritura concurrentes.

cuando la entrada de petición $\overline{SI}$ (Shift In) pasa a bajo, comenzará la operación de escritura - supuesto que el ciclo de lectura no está en progreso (determinado por la lógica de arbitración) y supuesto que la pila no está completa (determinado por la señal de estado). Entonces la dirección de escritura aparecerá en las salidas y, después que se ha establecido la dirección, la salida WRITE pasará a bajo. Cuando la entrada SI vuelve al estado alto, la salida $\overline{WRITE}$ pasa a alto antes de inhibir las salidas de dirección. El contador de dirección de escritura y el contador de estado se incrementan.

Cuando la entrada de petición $\overline{SO}$ (Shift-Out) pasa a bajo, empezará el ciclo de lectura - supuesto que no está en marcha un ciclo de escritura y que la memoria no está vacía.

La dirección de lectura aparecerá en las salidas y la

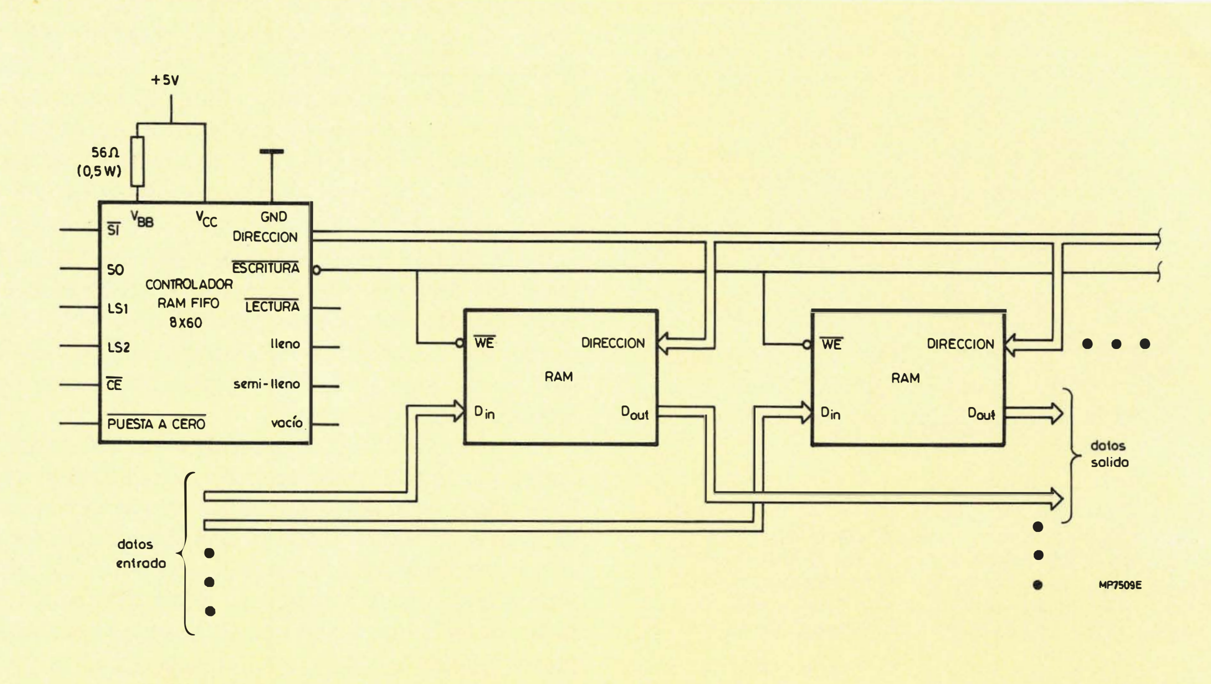


Figura 9. Una memoria intermedia FIFO puede construirse conectando el controlador 8X60 a los circuitos RAM, tal como se muestra. Se pueden conectar varias memorias RAM en paralelo para lograr la anchura de palabra deseada. Con esta sencilla configuración, el espacio de dirección de cada RAM es igual a la longitud deseada de la memoria FIFO.

salida $\overline{READ}$ pasará a bajo. Cuando $\overline{SO}$ vuelve al estado alto, READ pasa a alto. Las salidas de dirección se inhiben, el contador de dirección de lectura es incrementado, y el contador de estado es decrementado.

Para evitar la posibilidad de conflictos operacionales, la lógica de arbitración asegura que $\overline{SI}$ y $\overline{SO}$ sean tratados sobre la base de, el primero en entrar es servido primero. Si se pide un ciclo mientras el otro está en progreso, el ciclo de petición empezará en cuanto se haya completado el que estaba en progreso.

La longitud de memoria de la memoria FIFO puede elegirse en el hardware a través de las entradas de selección de longitud (LS1 y LS2) como se muestra en la tabla 1. Cuando la longitud elegida es menor que la máxima disponible, se inhiben las salidas de dirección de alto orden no utilizadas (situadas en el estado de alta impedancia).

El 8X60 genera también las señales de estado que indican cuando la memoria FIFO está vacía, llena (sin posiciones disponibles), o por lo menos medio llena.

TABLA 1

Combinaciones de señal para seleccionar la longitud de memoria intermedia

LS1	LS2	media longitud (palabras)	longitud total (palabras)
L	L	2048	4096
H	L	32	64
L	H	512	1024
H	H	128	256

Con el 8X60 no se utiliza casi ninguna RAM de semiconductor. Este proporciona las señales de control que se pueden utilizar directamente para controlar la entrada de desinhibición de escritura ($\overline{WE}$, Write Enable) para una RAM (figura 9), supuesto que el tiempo de establecimiento de la dirección por la RAM sea suficientemente corto (no más de 5 ns).

La forma más conveniente de construir una memoria intermedia alrededor del 8X60 es utilizar memorias RAM que tengan un espacio de direccionamiento igual a la profundidad de memoria FIFO deseada. Entonces, el número de dispositivos requerido está determinado sólo por la anchura de palabra. La memoria intermedia también puede utilizar memorias RAM de diferentes tamaños, pero se requerirán algunos esfuerzos de diseño para direccionarlas utilizando técnicas de decodificación de dirección convencionales. En este caso, el decodificador de selección de chip debe inhibirse hasta que comience una operación de E/S - para proporcionar un tiempo de establecimiento de la dirección suficiente durante un ciclo de escritura.

Como el 8X60 logra una operación FIFO a través del simple control de las líneas de dirección, se hacen posibles muchas aplicaciones FIFO e interesantes diseños de memoria. Por ejemplo, considérese un 8X60 conectado a las líneas de dirección de bajo orden de una gran memoria de ordenador. La entrada de desinhibición ($\overline{CE}$, chip-Enable) del 8X60 puede ser controlada para deshinibir las salidas de dirección y las operaciones de control FIFO bajo petición desde el procesador. Entonces, el diseñador del sistema y/o del programa debe disponer de un gran espacio de memoria FIFO de hardware.

La lógica de arbitración en el 8X60 le permite acoplar dos sistemas asíncronos muy parecido a una memoria

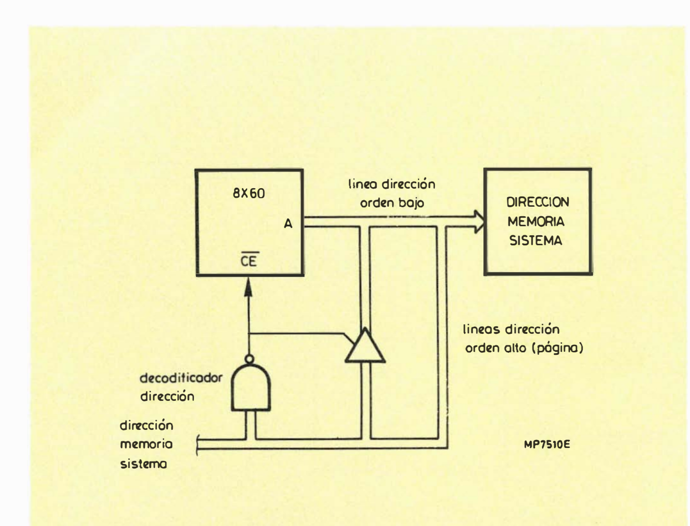


Figura 10. Para utilizar una parte de una gran memoria como una memoria intermedia FIFO, se puede conectar el 8 x 60 a las líneas de dirección de orden bajo de la memoria. De esta forma, una página de la memoria del ordenador se dedica a memoria FIFO. Las entradas SI y SO del 8X60 pueden derivarse de las líneas de control de lectura/escritura del sistema.

de doble registro E/S. Sin embargo, una importante diferencia es que la RAM no puede estar inmediatamente disponible para el acceso de una petición si el ciclo opuesto está en progreso. Para aplicaciones que no puedan tolerar el retardo arbitrario de un ciclo antes de que conceda la petición, se pueden utilizar registros temporales de datos para acoplar los datos de entrada y/o salida de la RAM, formando así un conducto de datos.

En la figura 11 se muestra la forma de implementar un conducto total de entrada y salida. El diagrama de bloques también muestra dónde se podría incluir la circutería de retardo, si fuese necesario, para proporcionar un tiempo de acceso suficiente para transferir los datos dentro y fuera de la RAM.

Como el 8X60 no maneja realmente los datos memorizados, cualquier acoplamiento a las líneas de datos RAM debe diseñarse para seguir la aplicación particular. Con un acoplamiento como el mostrado en la figura 11, una palabra de datos se puede escribir o leer inmediatamente después de la petición, mientras que la real transferencia de datos a o desde la memoria intermedia FIFO puede ocurrir después en cualquier instante. □

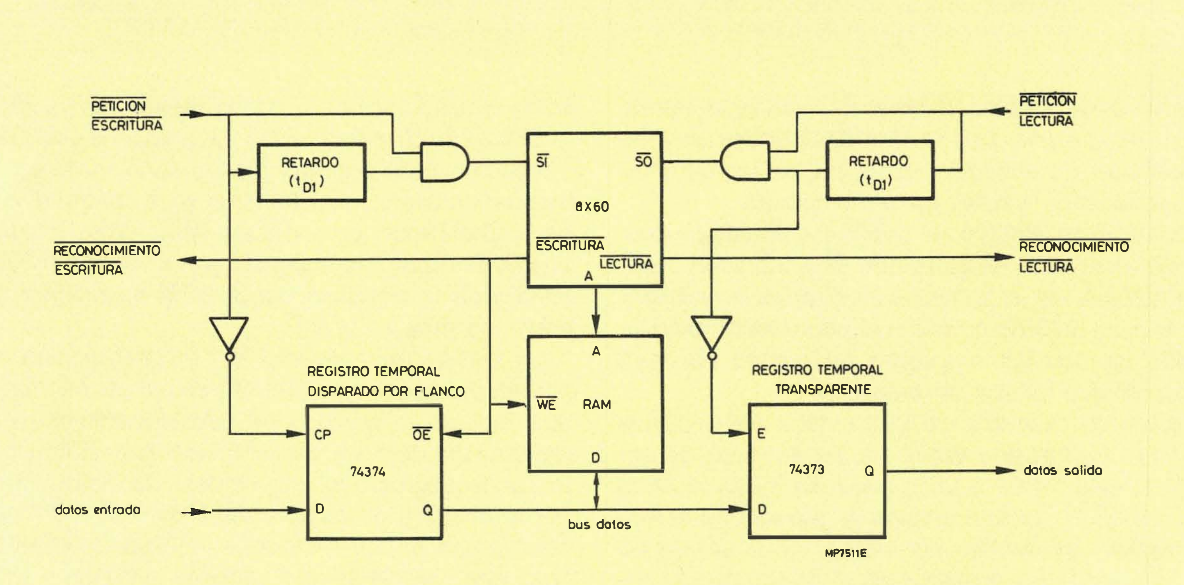


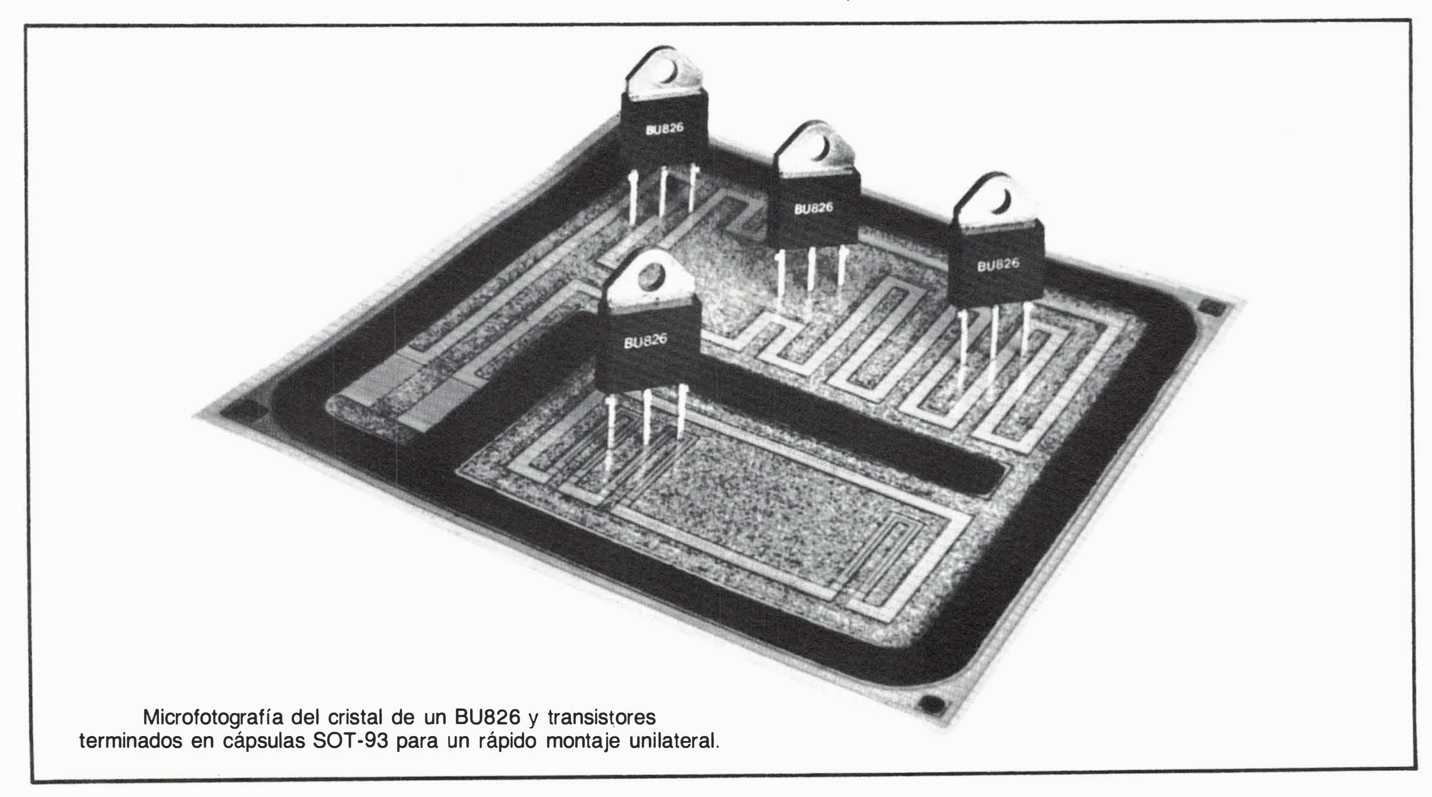
Figura 11. Los registros intermedios de datos evitan retardos del sistema cuando los datos deben escribirse en o leerse de la memoria intermedia instantáneamente. El circuito requiere lógica adicional, y los retardos de tiempo se pueden incluir para permitir el tiempo de acceso para la transferencia de datos a y desde la RAM. El retardo t_{D1} mantiene un impulso de escritura adecuado para la RAM; el retardo t_{D2} proporciona el acceso a la dirección de la RAM.

Transistor Darlington de 800 V para fuentes de alimentación conmutada de hasta 200 W en receptores de televisión en color

El BU826 es un transistor Darlington monolítico de alta tensión provisto de un diodo acelerador integrado para un rápido bloqueo. Representa una alternativa a la conocida asociación de un BU426 y un transformador excitador independiente utilizada en las fuentes de alimentación conmutada de los receptores de televisión en color. El BU826 se suministra en la cápsula plástica SOT-93 para que su montaje sea barato. Además de su aplicación en fuentes conmutadas, el BU826 puede ser utilizado en otras aplicaciones de conmutación de alta tensión y moderada potencia como por ejemplo el control de motores. El BU826A es una versión del BU826 con una tensión colector-emisor de 900 V (ver tabla 1).

Comparado con el BU426, el BU826:

- es más tolerante con las variaciones en la excitación de base y la corriente de colector;
- puede conmutar corrientes de colector más elevadas (hasta 4 A);
- exige menos excitación directa y menos corriente inversa de base para bloquearse, lo que significa un circuito excitador más simple y barato.
- puede ser excitado directamente por circuitos integrados bipolares.



Microfotografía del cristal de un BU826 y transistores terminados en cápsulas SOT-93 para un rápido montaje unilateral.

TABLA 1
Datos abreviados del BU826 y el BU826A

			BU826	*BU826A*	
corriente de colector (c.c.)	I_C	máx.	6	6	A
corriente de colector (valor de pico) $t_p < 2$ ms	I_{CM}	máx.	8	8	A
corriente de corte de colector $V_{CEM} = 900$ V; $V_{BE} = 0$	I_{CES}	<	1	1	mA
tensión colector-emisor (valor de pico; $V_{BE} = 0$)	V_{CESM}	máx.	800	900	V
(valor de pico; $I_B = 0$)	V_{CEOM}	máx.	375	400	V
tensión permanente colector-emisor $I_C = 100$ mA; $I_B = 0$; $L = 25$ mH; $V_{clamp} = V_{CEOM}$	$V_{CEOsust}$	>	375	400	V
tensión de saturación colector-emisor $I_C = 2{,}5$ A; $I_B = 55$ mA	V_{CEsat}	<	2	2	V
$I_C = 4$ A; $I_B = 200$ mA	V_{CEsat}	<	2,5	2,5	V
tiempo de caida $I_{Con} = 2{,}5$ A; $I_{Bon} = 55$ mA; $-I_{Boff} = 1$ A; $T_{mb} = 100$°C	t_f	<	0,6	0,6	µs
		tip.	0,2	0,2	µs
tiempo de almacenamiento $I_{Con} = 2{,}5$ A; $I_{Bon} = 55$ mA; $-I_{Boff} = 1$ A	t_s	<	2	2	µs
		tip.	1,2	1,2	µs
disipación total de potencia hasta una $T_{mb} = 25$°C	P_{tot}	máx.	125	125	W
temperatura de la unión	T_j	máx.	150	150	°C
resistencia térmica desde la unión a la base de montaje	$R_{th\,j\text{-}mb}$	máx.	1	1	K/W

DIAGRAMA DEL CIRCUITO Y CONSTRUCCION

La figura 1 muestra el diagrama del circuito del Darlington. Además de los dos transistores que le proporcionan su elevada ganancia de corriente, el BU826 incorpora dos diodos el D1 y el D2. D1 es un diodo acelerador para un bloqueo rápido, que proporciona paso a la carga almacenada en el colector del transistor de salida TR2, cuando la carga almacenada en el excitador ha sido extraída. D2 es un diodo de eficiencia. R1 y R2 minimizan las corrientes de fuga y amortiguan al circuito excitador, evitando oscilaciones parásitas.

Tanto el excitador como el circuito de salida han sido contruidos utilizando la muy conocida técnica de triple difusión, que incorpora una cuarta capa de estructura exclusiva para el diodo acelerador para conseguir la extracción óptima de la carga del transistor de salida (ver figura 2). La fiable construcción vidrio-masa del BU426 es también utilizada en el BU826 para conseguir corrientes de fuga bajas y muy estables.

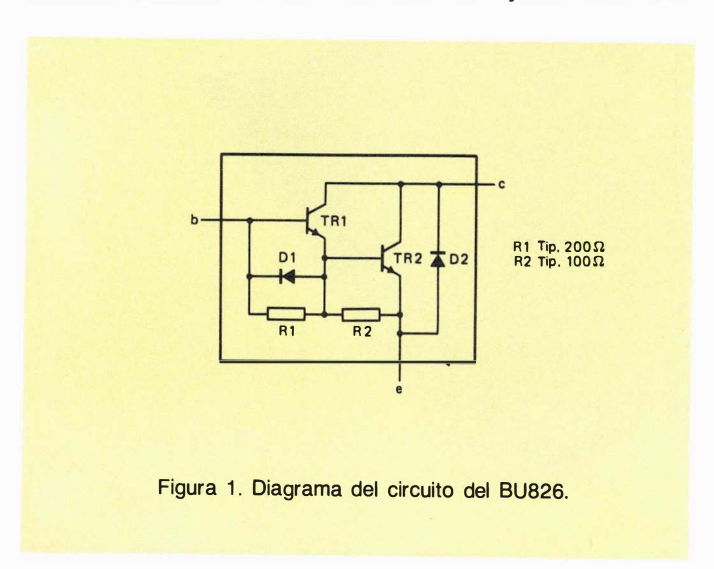


Figura 1. Diagrama del circuito del BU826.

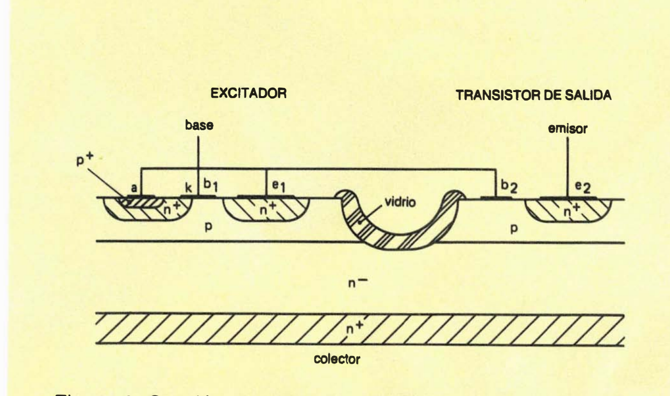


Figura 2. Sección del darlington BU826 que muestra la estructura de la cuarta capa del diodo acelerador D cuyo ánodo es a y cátodo K. b_1 y b_2 son las bases respectivas de los transistores excitador y de salida y e_1 y e_2 los emisores.

GANANCIA EN CORRIENTE

La h_{FE} mínima de los transistores discretos de elevada tensión (≅400V) y corriente es normalmente de alrededor de 5 y su valor típico de alrededor de 10, ambas especificadas a una tensión colector-emisor por encima, aunque cercana a la saturación. La h_{FE} mínima del BU826 es de 45 y la típica de 80.

La figura 3 muestra la ganancia en corriente típica del BU826 y el BU426. Ambos transistores tienen una área y una tensión similar a bajas corrientes de colector, los resistores R1 y R2 disminuyen la ganancia en corriente del BU826.

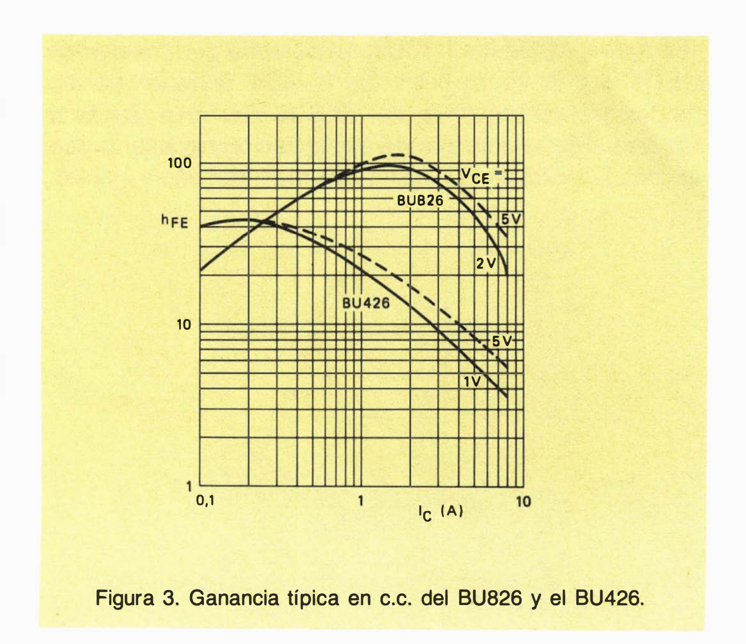


Figura 3. Ganancia típica en c.c. del BU826 y el BU426.

CARACTERISTICAS DE CONMUTACION DEL BU826

Paso a bloqueo

En los circuitos que utilizan transistores de conmutación discretos, se hace que la corriente mínima de base sea suficiente para saturar el transistor con la ganancia en corriente más baja. Esto significa que los transistores que tengan ganancias más altas seran sobresaturados. La sobresaturación hace que la carga almacenada en el colector sea más de la necesaria para mantener la conducción. Esto da como resultado unos tiempos de almacenamiento y de caída (T_s y T_f) más elevados que lo deseable. Además, se necesita una corriente negativa mayor para extraer la carga acumulada en el transistor durante el paso a bloqueo.

En un Darlington, el transistor excitador desatura al transistor de salida evitando la sobre-excitación severa. Este efecto de desaturación puede apreciarse considerando al excitador como dos diodos (figura 4). D2 representa el diodo base-emisor y D3 el diodo colector-base. D1 sigue siendo el diodo acelerador.

La desaturación significa que la corriente de TR2 no es superior a la que produce una VCE de alrededor de 1V, con ello la carga almacenada es mínima, dando un T_f y un T_s cortos y por lo tanto una baja disipación durante el paso a bloqueo.

En contraste con el transistor de salida, el transistor excitador es sobre-excitado. Sin embargo esto no degrada las características de conmutación porque:

- El excitador está sobredimensionado para conseguir una conmutación rápida.
- El transistor excitador pasa a bloqueo durante el tiempo de almacenamiento del transistor de salida.
- El transistor de salida desaturado conmuta el total de la corriente de colector.

Paso a conducción

El tiempo de paso a conducción de un Darlington es ligeramente más largo que el de un transistor discreto debido a que son dos los transistores que tienen que pasar a conducir. Durante el paso a conducción, el total de la capacidad de realimentación debe de ser cargada en primer lugar, consumiendo gran parte de la pequeña corriente de base del Darlington. Por esta causa, la ganancia en corriente del BU826 ha sido mantenida a un nivel moderado. Para minimizar el tiempo de paso a conducción en circuitos con una elevada corriente de colector durante el paso a conducción, se recomienda utilizar un pico de corriente de base durante el paso a conducción de 1,5 I_{Be}, siendo I_{Be} la corriente de base al final de la conducción inmediatamente antes de que empiece el paso a bloqueo.

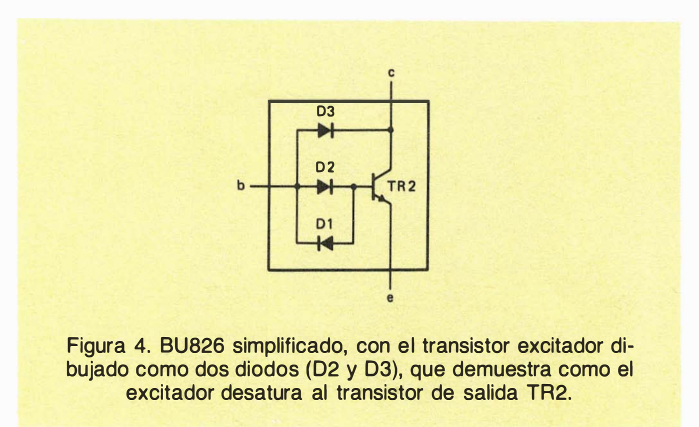


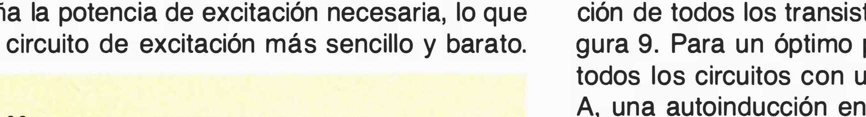
Figura 4. BU826 simplificado, con el transistor excitador dibujado como dos diodos (D2 y D3), que demuestra como el excitador desatura al transistor de salida TR2.

COMPARACION ENTRE EL BU826 y el BU426

Es interesante comparar los tiempos de conmutación y las disipaciones del BU426 y el BU826 en función de la sobre-excitación de base, expresada por I_{BE}/I_{Bemin}, figuras 5 y 6. I_{Bemin} es la I_{BE} más baja que mantiene la saturación.

Tanto el tiempo de almacenamiento como el de caída de un BU826 cuando es sobre-excitado, son más cortos que los del BU426 y son casi independientes de la sobresaturación (figura 5).

Nótese también el curso más constante de la curva de disipación del BU826 (figura 6). La más elevada disipación total del BU826 a baja sobre-excitación es producida por las más elevadas pérdidas de paso a conducción y en saturación.



La figura 7 muestra las formas de onda pertenecientes al BU826 y la figura 8 las del BU426. Nótese que los tiempos de conmutación del BU826 son más cortos y más pequeña la potencia de excitación necesaria, lo que significa un circuito de excitación más sencillo y barato.

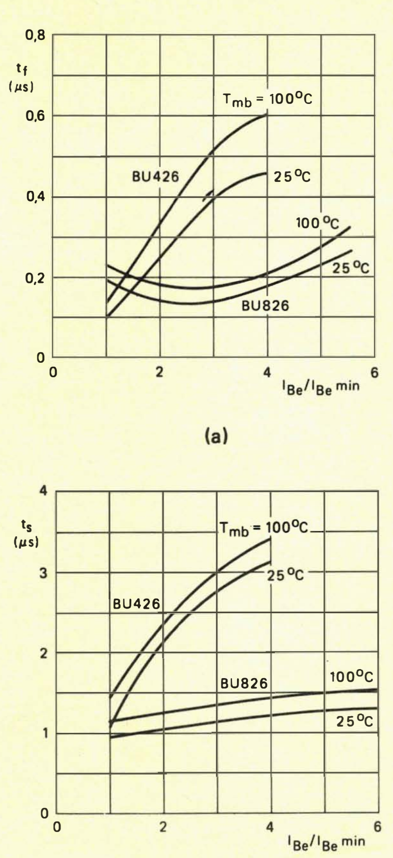


Figura 5. a) Tiempo de caída tf y b) tiempo de almacenamiento ts en función de la sobreexcitación de corriente de base medida en un convertidor directo. I_{CM} = 2,5 A; I_{Con}/I_{CM} = 0,9 ;dVcE =1KV/μs. La IB durante el paso a conducción fué 1,5 I_{BC} durante 2μs. Para el BU826, I_{BCmin} = 30 mA; para el BU426, I_{BCmin} = 250 mA.

DATOS PARA EL DISEÑO

La corriente mínima de base que asegura la saturación de todos los transistores BU826 se muestra en la figura 9. Para un óptimo paso a bloqueo se aconseja, en todos los circuitos con una I_{CM} comprendida entre 1 y 4 A, una autoinducción en la base de 2 μH y una tensión de excitación inversa de base-Vexcit comprendida entre 3 y 6 V. La figura 10 muestra el tiempo de excitación típico en función de I_{CM} con L_B = 2 μH y -Vexcit = 4 V.

Durante el paso a bloqueo, asegúrese que el transistor funciona dentro del área de seguridad con polarización inversa que muestra la figura 11. Si es necesario utilícese una red amortiguadora y otro tipo de limitador.

APLICACION

La figura 12 muestra el circuito básico de un convertidor indirecto aislado de la red de una potencia de salida de 125 W que utiliza el BU826 (a) y el BU426 (b). Con el darlington BU826 se ahorra el transformador excitador

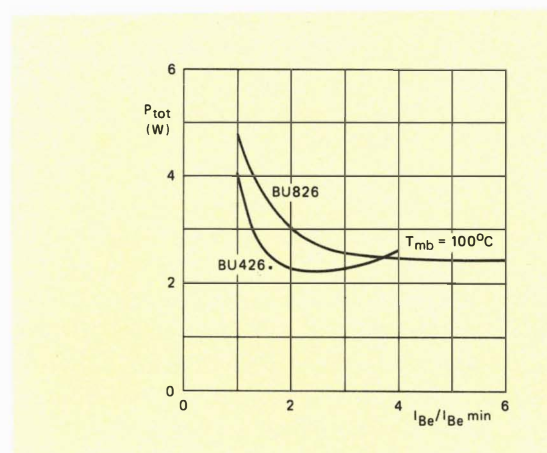
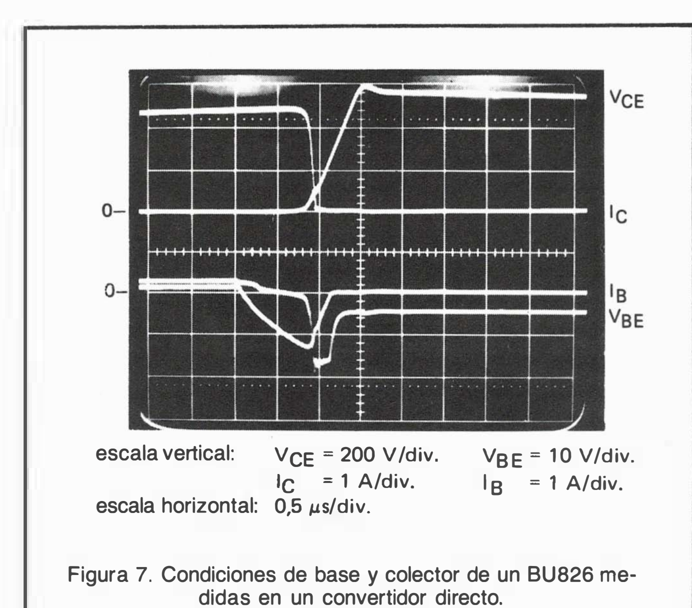
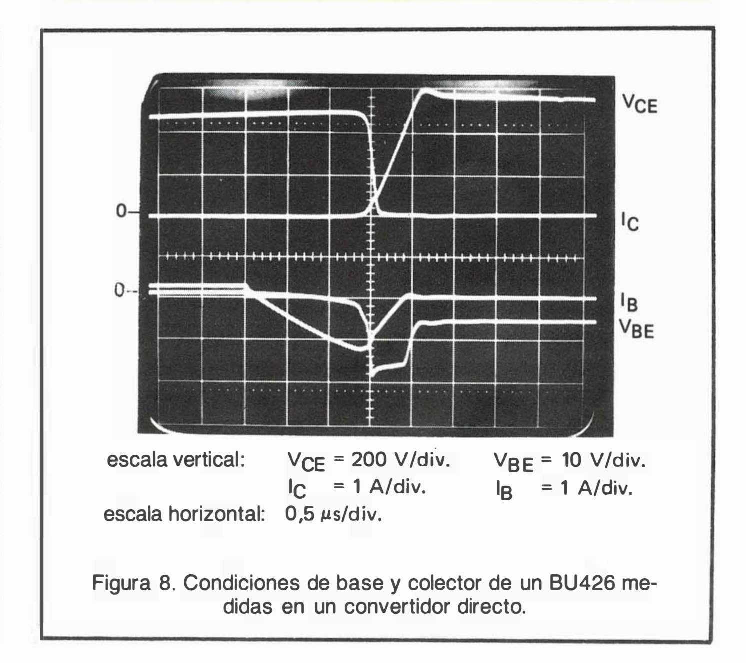


Figura 6. Disipación total de potencia Ptot del BU826 y el BU 426 en función de la sobreexcitación de corriente de base. Las condiciones son las dadas en la figura 5.



escala vertical: V_{CE} = 200 V/div. V_{BE} = 10 V/div.
I_C = 1 A/div. I_B = 1 A/div.
escala horizontal: 0,5 μs/div.

Figura 7. Condiciones de base y colector de un BU826 medidas en un convertidor directo.



escala vertical: V_{CE} = 200 V/div. V_{BE} = 10 V/div.
I_C = 1 A/div. I_B = 1 A/div.
escala horizontal: 0,5 μs/div.

Figura 8. Condiciones de base y colector de un BU426 medidas en un convertidor directo.

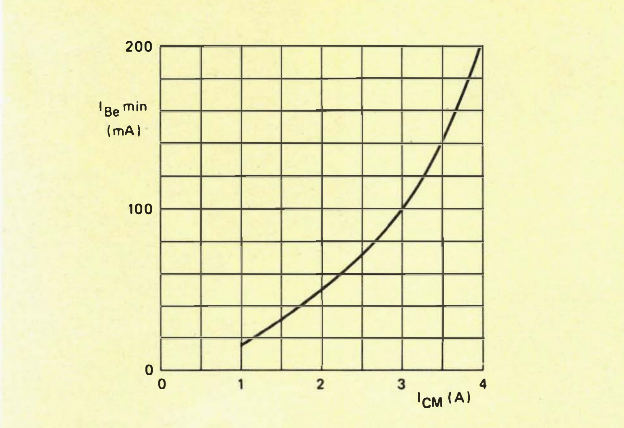


Figura 9. Corriente de base mínima I_{Bemin} en función de la corriente máxima de pico de colector I_{CMmax}. Tj ⩽125°C.

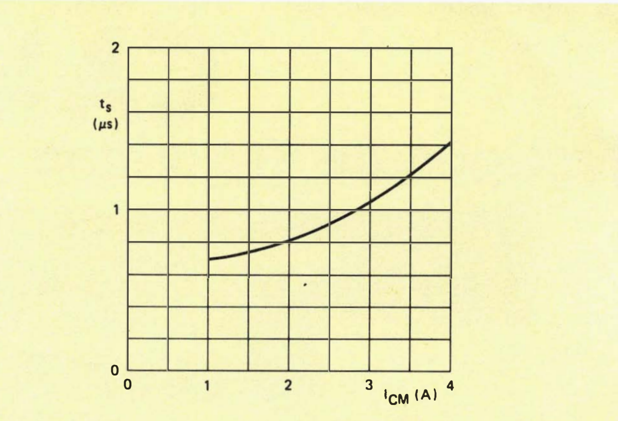


Figura 10. Tiempo de almacenamiento típico ts en función de la corriente máxima de pico de colector. L_B = 2µH. $-V_{excit}$ =4V.

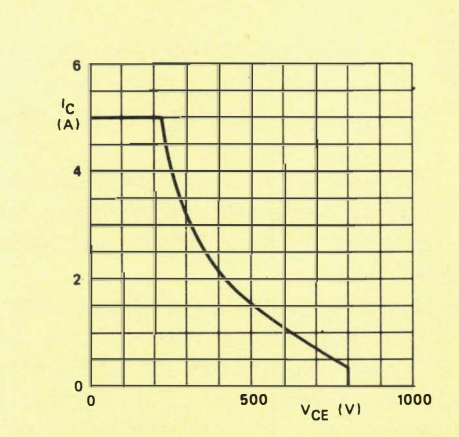


Figura 11. Area de funcionamiento de seguridad con polaridad invertida del BU826. –Vexcit = 3–5V., L_B = 0,3 µH, Tmb 100°C.

y su circuito excitador con transistor. Estos ahorros junto con un montaje más barato del BU826 reduce el coste del circuito excitador a una cuarta parte.

Durante el paso a conducción, una pequeña corriente directa de base es suministrada por la alimentación de + 15 V a través del condensador de la base de 470 nF. El BU826 empieza a conducir y entonces la corriente de base es suministrada por el devanado excitador del transformador.

El paso a bloqueo es iniciado por el circuito integrado de control (TEA1039) que invierte la tensión en el condensador de la base. La carga de este condensador se utiliza para bloquear al darlington. Después de que el darlington ha sido llevado a bloqueo, la polaridad del devanado excitador se invierte y se aplica una tensión negativa a la base del BU826 a través de tres diodos, que mantiene al Darlington polarizado inversamente hasta el siguiente periodo de conducción. □

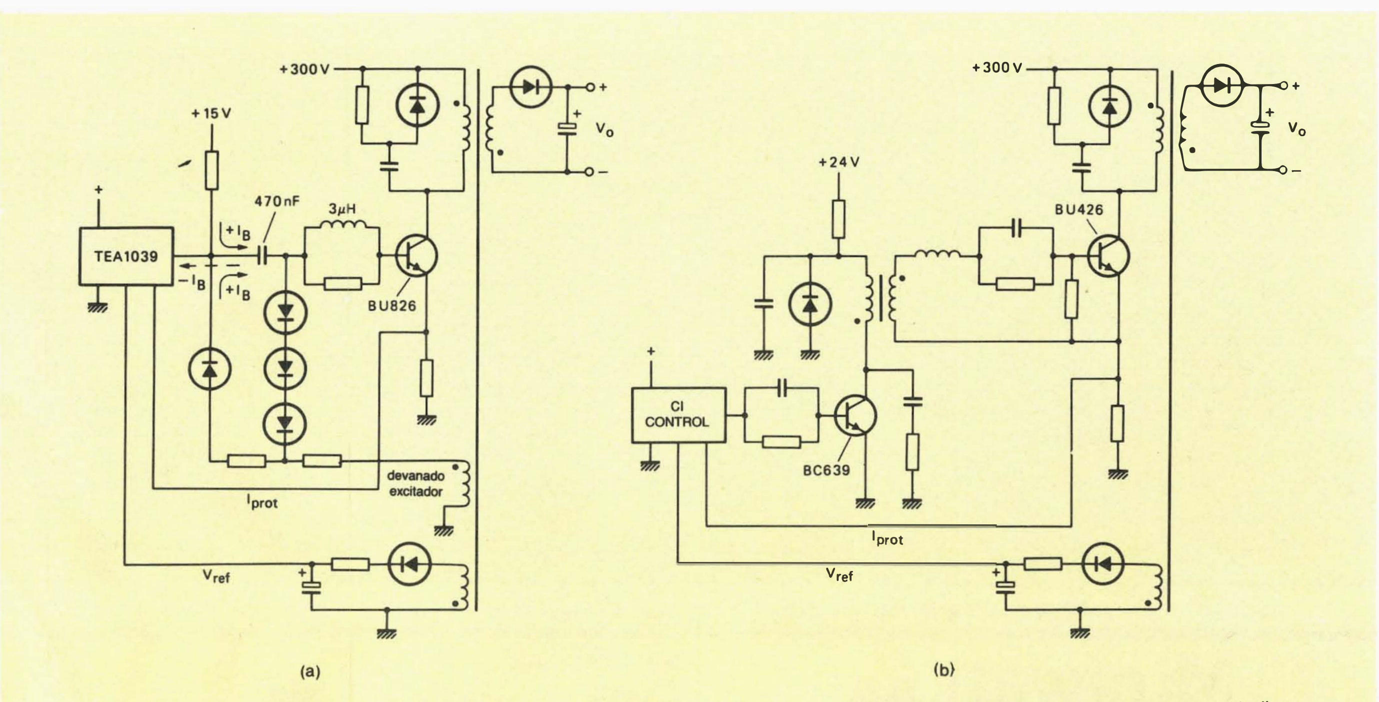
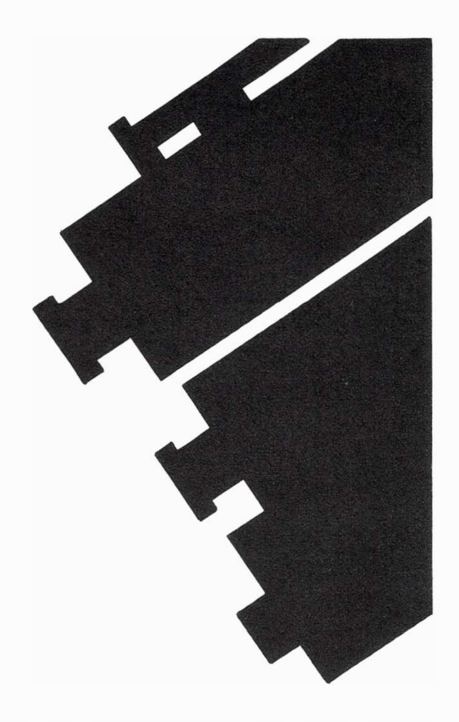


Figura 12. a) Convertidor indirecto de 125 W que utiliza el BU826 excitado directamente por el TEA 1039, b) un convertidor similar que utiliza el BU426 con transformador excitador separado y transistor excitador.

TUBOS DE CAMARA

Testigos de seguridad





Nuestros vidicones se caracterizan por su reducido tamaño, por lo que son adecuados para cámaras ultracompactas.

Poseen una amplia respuesta espectral, una elevada resolución, una baja corriente de oscuridad y una larga duración de vida.

Se puede hacer que las cámaras normales de vigilancia con el nuevo tubo "NEWVICON" sean adecuadas en aplicaciones en las que se dispone de un nivel de luz muy bajo añadiéndoles el intensificador de imagen **XX 1500 TV.** Este intensificador de imagen funciona con el nivel de luz más bajo posible (la luz de las estrellas con cielo nublado) y además es insensible a las luces intensas.

DIAM.	ENFOQUE	REJILLA	LONGIT. (mm)	CAPA FOTOCONDUCTORA	RESOLUCION (líneas TV)	APLICACION Industrial	Estudio	Médica	Científica	General	TIPO
1"	MAGNETICO	no separada	130	A	600	●	●		●		XQ 1031
						●			●	●	XQ 1032
		separada	159		$\geqslant$ 1000		●		●		XQ 1240
						●	●		●	●	XQ 1241
				B	$\geqslant$ 60'			●			XQ 1280
					$\geqslant$ 50'			●			XQ 1285[2]
				NW	800	●	●		●		XQ 1440
			160		650	●			●		XQ 1442[2]
2/3"		no separada	108	A	450	●			●	●	XQ 1270
		separada			600	●			●	●	XQ 1271
				NW	650	●	●		●		XQ 1274
						●			●		XQ 1276[3]
	ELECTROSTATICO			A	550	●			●	●	XQ 1271
				NW	600	●	●		●		XQ 1275

CAPA FOTOCONDUCTORA: **A**, stándar; **B**, respuesta pico a 475 mm aprox.; **NW**, tubo Newvicon.

Solicite información



Miniwatt s.a.

división comercial

barcelona-7 balmes, 22 telf. 301 63 12
telex nº 54666 copre e
madrid-4 sagasta, 18 telf. 446 40 00

DISTRIBUIDORES:



Rda. General Mitre, 240 Tel. (93) 217 23 40
Telex 97787 SMCD E Barcelona-6



Galileo, 55 - Tels. 445 81 41 - 446 81 44
Telex 42515 LUSA-E - MADRID-16

Nuevos desarrollos en lógica por fusibles integrada

La lógica custom es cara - demasiado cara si su ritmo de producción es corto. "La lógica aleatoria" es más barata pero ocupa más zócalos y más espacio de placa. La lógica por fusibles integrada (IFL) es el intermedio. Usando lógica por fusibles integrada se puede configurar un circuito de fabricación normalizada que realice sólo las funciones que necesite. Los tiempos de diseño y desarrollo son más cortos, y el riesgo mucho menor que con la lógica custom. Hay menos conexiones que con la lógica aleatoria, incluso para las funciones más simples, el retardo de propagación es normalmente más corto. Otra ventaja que la lógica IFL tiene sobre la lógica custom es que permite volver a diseñar las funciones sin diseñar de nuevo el circuito (lo que proporciona un margen invaluable no sólo experimentalmente durante el desarrollo del sistema sino también en la revisión posterior del diseño del sistema.

Un circuito IFL es una red de elementos lógicos - por ejemplo, puertas, inversores, y biestables. En el estado original todos los elementos están conectados por fusibles de níquel-cromo y, aunque el chip tiene capacidad para realizar una amplia variedad de funciones lógicas, no puede hacerlo. Hay que programarlo: fundiendo selectivamente los fusibles no deseados, de modo que solamente permanezcan las interconexiones necesarias para las funciones requeridas.

La serie 20IFL de Signetics, llamada así por el número de patillas, complementa la bien conocida serie 28. La cápsula es más pequeña –en efecto, menos de la tercera parte– pero la arquitectura mejorada con E/S compartida programable por el usuario, compensa el menor número de patillas. La serie comprende los siguientes miembros, en orden de creciente complejidad:

- 82S150/82S151 - red de puertas programable por el usuario.
- 82S152/82S153 - red lógica programable por el usuario.
- 82S154/82S159 - secuenciador lógico programable por el usuario.

Los tipos con numeración par tienen salidas de colector abierto, y los de numeración impar salidas de tres estados.

La entrada a todos los dispositivos es a través de una matriz producto, una red de entrada y líneas de E/S compartidas conectadas por fusibles a las múltiples entradas de una red de puertas "Y" (véase las figuras 1, 2 y 6). Para explotar la capacidad de cualquier dispositivo es importante utilizar el mínimo número de puertas "Y" que sea posible. La aplicación del teorema de Morgan puede ayudar a esto. Por ejemplo, las entradas para la función:

$$F = A + B + C + D$$

ocuparían cuatro de las puertas "Y" de la matriz producto. Sin embargo, volviendo a escribir la función de la siguiente forma:

$$F = \overline{A}.\ \overline{B}.\ \overline{C}.\ \overline{D}$$

ocuparía sólo una. Además, la segunda función puede hacerse con el más sencillo dispositivo de la serie 20, mientras que la primera no. El hecho de que todas las entradas de los dispositivos de la serie 20, incluyendo los compartidos, incorporen memorias intermedias dobles que realizan las formas de complemento y de verdad de todas las variables de entrada igualmente accesibles, facilita mucho el uso del teorema de Morgan para minimización lógica.

Para convertir las ecuaciones lógicas minimizadas al modelo de fusibles, se puede utilizar tanto una hoja de programación (por ejemplo figura 5) como por software de la ecuación que permite entrar las ecuaciones por un teclado de un terminal. La programabilidad directa de las ecuaciones lógicas realiza el diseño del sistema con IFL de forma segura y sencilla. Los cambios funcionales deben hacerse sustituyendo un circuito IFL por otro, programado de forma diferente. En muchos casos, incluso se puede quitar el original, reprogramarlo en el punto, y volverlo a insertar. Las máquinas de programación cualificadas para la serie 20 que están actualmente disponibles son DATA I/O, KONTRON y STAG.

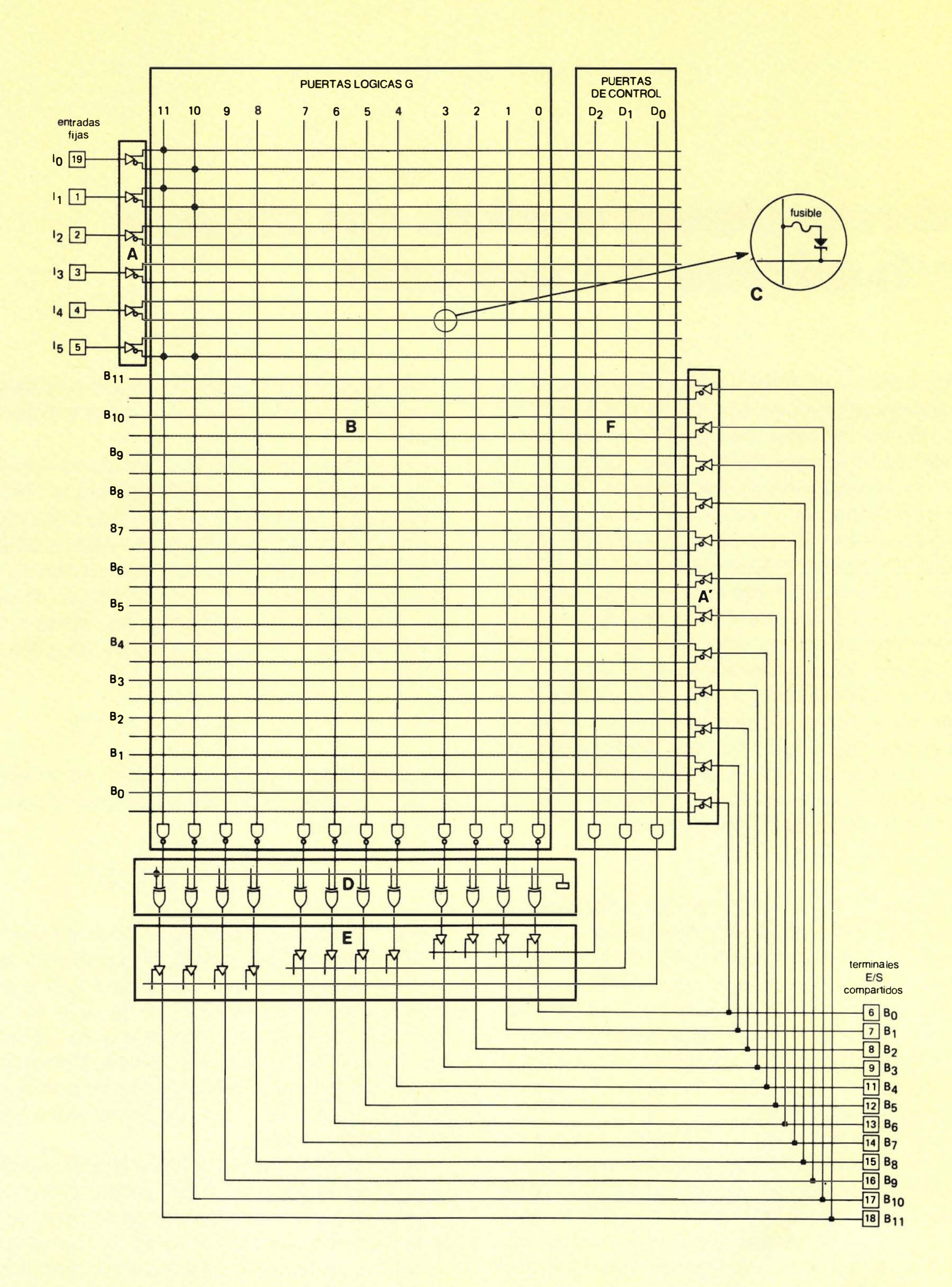


Figura 1. Red de puertas programable por el usuario 82S151. A, entradas fijas; A' E/S programables, B, matriz producto (NO-Y) con conexiones fundidas C; cada una de las líneas verticales de la matriz representa 36 entradas a la puerta de terminación NO-Y. D, redO-exclusivo con entradas conectadas a masa a través de fusibles para el control de polaridad. E, memorias intermedias de salida de tres estados programables. F, matriz de control programable por fusibles. Los puntos cuadrados (■) representan conexiones permanentes, los puntos redondos (•) conexiones de fusible intactas. Una red conectada de esta forma está programada para las funciones $B_{11} = I_0\, I_1\, \overline{I}_5$ y $B_{10} = \overline{I}_0\, \overline{I}_1\, \overline{I}_5$.

FPGA 82S150/82S151

La red de puertas programable por el usuario (FPGA) es la más simple de los dispositivos IFL serie 20, la figura 1 muestra el diagrama funcional. La red puede aceptar hasta 18 entradas; seis patillas de entrada (A) y doce (A') que se pueden programar como entradas, salidas o E/S bidireccionales. Todas las variables de entrada, tanto las fijas de entrada como las programadas están disponibles en la forma de verdad y de complemento de matriz producto (B), y ambas formas están memorizadas: cada forma puede excitar doce líneas producto si es necesario. En el estado original, todas las variables de entrada y sus complementos están conectadas a todas las líneas producto si es necesario. En el estado original, todas las variables de entrada y sus complementos están conectadas a todas las líneas producto a través de un diodo y un fusible (C), y la matriz producto es efectivamente inoperante. Para que genere las funciones requeridas, se cortan las conexiones no requeridas entre las líneas de entrada individuales y las líneas producto fundiendo los fusibles de conexión.

En la salida de la matriz producto hay doce puertas NO-Y, cada una con 36 entradas para acomodar las 18 variables de entrada posibles y sus complementos. Cada uno de los términos del producto es normalmente activo en nivel bajo, pero uno cualquiera o todos se pueden programar independientemente a activo en alto. Esto se hace mediante una red de puertas O exclusivo (D) en las salidas de la puerta NO-Y cuando se funde el fusible que conecta la segunda entrada de cada puerta O, se invierte la salida de esta puerta.

La matriz producto y las conexiones O exclusivo de la figura 1 ilustran la flexibilidad conferida por el hecho de tener disponibles internamente los complementos memorizados de todas las variables de entrada, junto con las polaridades de salida programables independientemente. La salida B_{11}, mostrada con su fusible de puerta O exclusiva intacto, está programada de la siguiente forma:

$$\overline{B}_{11} = I_0\ I_1\ \overline{I}_5$$

Al mismo tiempo, y sin utilizar entradas adicionales, la salida B_{10} (fusible fundido) está programada como:

$$B_{10} = \overline{I}_0\ \overline{I}_1\ \overline{I}_5$$

Cada puerta O exclusivo excita una memoria intermedia de salida de tres estados. En el estado original todas las memorias intermedias (E) están inhibidas y por lo tanto en estado de alta impedancia. La función de los terminales de E/S programables (A") está determinada entonces por la matriz de control de E/S. Las tres puertas Y en la salida de la matriz de control son activas en estado alto, y cuando una de ellas está en estado alto, están desinhibidas las cuatro memorias intermedias que controla; los terminales de E/S correspondientes actúan entonces como salidas. Recíprocamente, cuando una salida de puerta Y de la matriz de control está en bajo y el fusible de control para la memoria intermedia de tres estados correspondientes está intacto, los terminales controlados por la puerta actúan como entradas. Así, estos terminales pueden programarse en grupos de hasta cuatro que actúen como entradas o salidas de acuerdo con el estado de las variables de entrada elegidas. Si se requiere, se puede hacer que cualquier terminal de E/S programable sea de salida estrictamente, fundiendo el fusible de control de la memoria intermedia de salida asociado a ella.

La velocidad de los circuitos FPGA es favorable comparada con los TTL, aunque su retardo de propagación (especificado normalmente como 30 ns) es más largo que el retardo individual de puerta TTL. Sin embargo, cuando se requiere un número grande de entradas esto no es así. Por ejemplo, si se requieren más de ocho entradas, la FPGA tiene ventaja; el retardo de propagación total de TTL a veces equivale a retardos de dos o tres puertas, mientras que el del FPGA es sólo una (véase la tabla 1).

TABLA 1
Comparación de los retardos de programación para FPGA y TTL

Número de entradas	puertas TTL en serie	t_{pd} (ns) FPGA	TTL 74	TTL 74LS	TTL 74S
⩽8	1	30	20	17	7
>8	2	30	40	35	16

FPLA 82S152/82S153

Arquitectura

La red lógica programable por el usuario (FPLA) es algo más compleja que la FPGA. Tiene dos niveles lógicos incluidos en una matriz producto que termina en 32 puertas O acopladas a una matriz Y de diez puertas (figura 2). También está provisto de 18 variables de entrada, memorizados y complementados internamente, pero en este caso divididos en ocho entradas y diez terminales de E/S programables individualmente. Como en el caso anterior, las puertas O exclusivo conectadas a masa por fusibles, proporcionan el control de la polaridad de salida, y se puede hacer que cualquier terminal de E/S programable sea una salida fija fundiendo el fusible de control de la memoria intermedia de salida asociada a él.

Programación

El primer paso en la programación de una FPLA es definir las funciones requeridas en las ecuaciones booleanas. Estas no tienen que estar necesariamente mini-

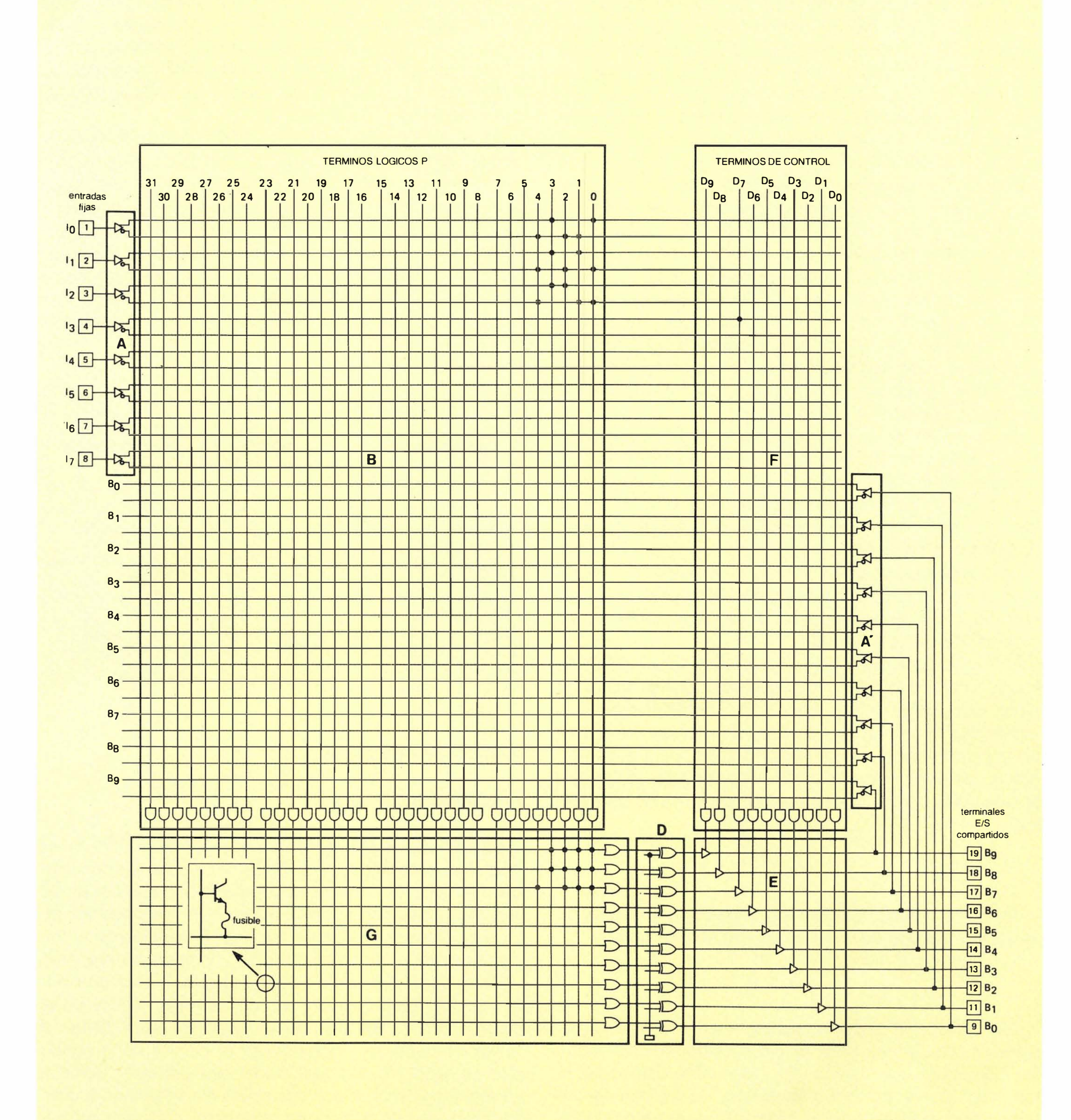


Figura 2. Red lógica programable por el usuario 82S153, A a F como en la figura 1. G, matriz suma (O). Una red conectada de esta forma está programada como un sumador de un bit con acarreo.

mizadas, pero un buen principio es: cuanto menor sea el número de términos que se utilicen, mayor será la capacidad para implementar otra función en el mismo FPLA o para variar el programa durante el desarrollo del prototipo. Los diagramas de Karnaugh proporcionarán sumas de productos adecuadas para los circuitos FPLA. Los métodos de minimización lógica son particularmente útiles para funciones complicadas y a veces es necesario reducirlos a mínimas sumas de productos (m.s.p.). Un programa llamado LOG-MIN, accesible al ordenador Signetics a través de enlaces de datos, obtiene las mínimas sumas de productos para una red de hasta 16 entradas y 8 salidas.

Cuando las funciones requeridas han sido definidas, se introducen las instrucciones de programación correspondientes en una tabla de programación de la cual se refleja la arquitectura del FPLA. (También está disponible un programa de ordenador que acepta ecuaciones booleanas y genera una tabla de programación de FPLA como salida). La máquina de programación funde los fusibles del FPLA según el modelo dado en la tabla.

Como ilustración de la programación del FPLA, consideremos un sumador. La figura 3 muestra una versión TTL (74LS80) y las ecuaciones lógicas correspondientes. Obsérvese que la realimentación de $\overline{C}_{n+1}$ introduce un segundo retardo de propagación. En el FPLA esto se elimina volviendo a definir Σ en términos de A, B y C_n, como se muestra en la figura 4, y utilizando la parte derecha de la ecuación para $\overline{C}_{n+1}$ en lugar de dicho término. En una primera ojeada éste puede parecer que necesita un mínimo de tres términos producto para $\overline{C}_{n+1}$ más cuatro para $\overline{\Sigma}$, o sea un total de siete. Los diagramas de Karnaugh, sin embargo, muestran un considerable solapamiento entre las dos funciones: el diagrama para $\overline{C}_{n+1}$ difiere del de Σ sólo en que tiene A B C_n en lugar de $\overline{A}\,\overline{B}\,\overline{C}_n$. Volviendo a escribir la ecuación para C_{n+1} para introducir $\overline{A}\,\overline{B}\,\overline{C}_n$ y eliminar A B C_n,

$$\overline{C}_{n+1} = A\,\overline{B}\,\overline{C}_n + \overline{A}\,B\,\overline{C}_n + \overline{A}\,\overline{B}\,C_n + \overline{A}\,\overline{B}\,\overline{C}_n$$

aumenta el número de términos producto en uno, pero ahora $\overline{C}_{n+1}$ y Σ tienen tres términos en común. Por tanto, como el FPLA permite utilizar múltiplos de los términos producto, es suficiente programar cada término común solamente una vez; así, los siete términos producto originales se reducen efectivamente a cinco.

Para rellenar la tabla de programación (figura 5), situar primero las entradas y salidas.

Entradas	$A = I_0$	Salidas	$\overline{C}_{n+1} = B_7$
	$B = I_1$		$\overline{\Sigma} = B_8$
	$C_n = I_2$		$\Sigma = B_9$

Después, entrar los términos producto de Σ en la parte (Y) de la matriz producto de la tabla, utilizando H para indicar una entrada verdadera y L una falsa.

- Término 0 es $A\,\overline{B}\,\overline{C}_n$; escribir H, L, L en las columnas I_0, I_1, I_2 de la fila 0,
- Término 1 es $\overline{A}\,B\,\overline{C}_n$; escribir L, H, L en las columnas I_0, I_1, I_2 de la fila 1.

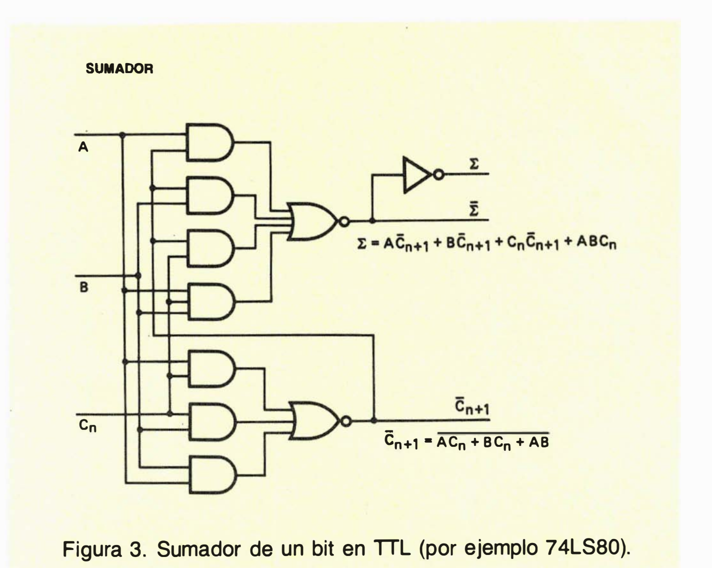


Figura 3. Sumador de un bit en TTL (por ejemplo 74LS80).

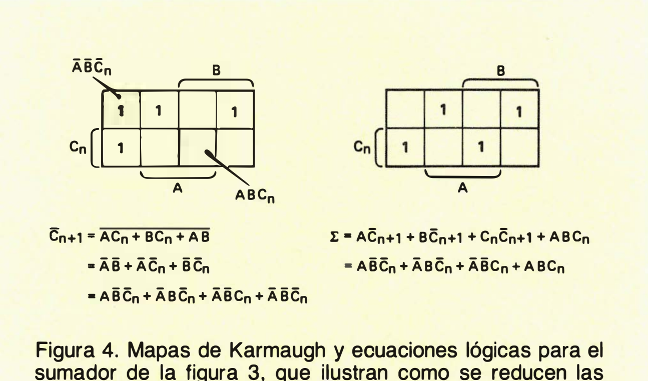


Figura 4. Mapas de Karmaugh y ecuaciones lógicas para el sumador de la figura 3, que ilustran como se reducen las ecuaciones para la implementación del FPLA mostrado en las figuras 2 y 5.

- Término 2 es $\overline{A}\,\overline{B}\,C_n$; escribir L, L, H en las columnas I_0, I_1, I_2 de la fila 2.
- Término 3 es A B C_n; escribir H, H, H en las columnas I_0, I_1, I_2 de la fila 3.

Rellenar el resto de las filas 0, 1, 2 y 3 con rayas para indicar que están conectadas todas las otras entradas de los términos 0, 1, 2 y 3 (fusibles fundidos).

Los términos producto de Σ deben añadirse para formar la suma de productos requeridos en la salida B_9. Indicar la adición requerida poniendo una A (indica conectados, por ejemplo un fusible no fundido) en los espacios de término 0, 1, 2 y 3 de la columna B $(O)_9$; el término 4 no se requiere para Σ, poner entonces un punto en el espacio del término 4 para indicar que debe desconectarse (fusible fundido). Para indicar que la salida ha de ser activa en alto, poner una H en el cuadrado de polaridad encima de la columna B $(O)_9$. Finalmente, rellenar la fila D_9 con rayas para indicar que todos los fusibles de la línea D_9 de la matriz de control deben ser fundidos y B_9 debe ser una salida fija. Esto completa el programa de $\overline{\Sigma}$.

La salida $\overline{\Sigma}$ en B_8 está programada de la misma forma excepto que el cuadrado de la polaridad encima de la columna B $(O)_8$ tiene marcado L para indicar activo en bajo. (Obsérvese que en el FPLA las salidas Σ y $\overline{\Sigma}$

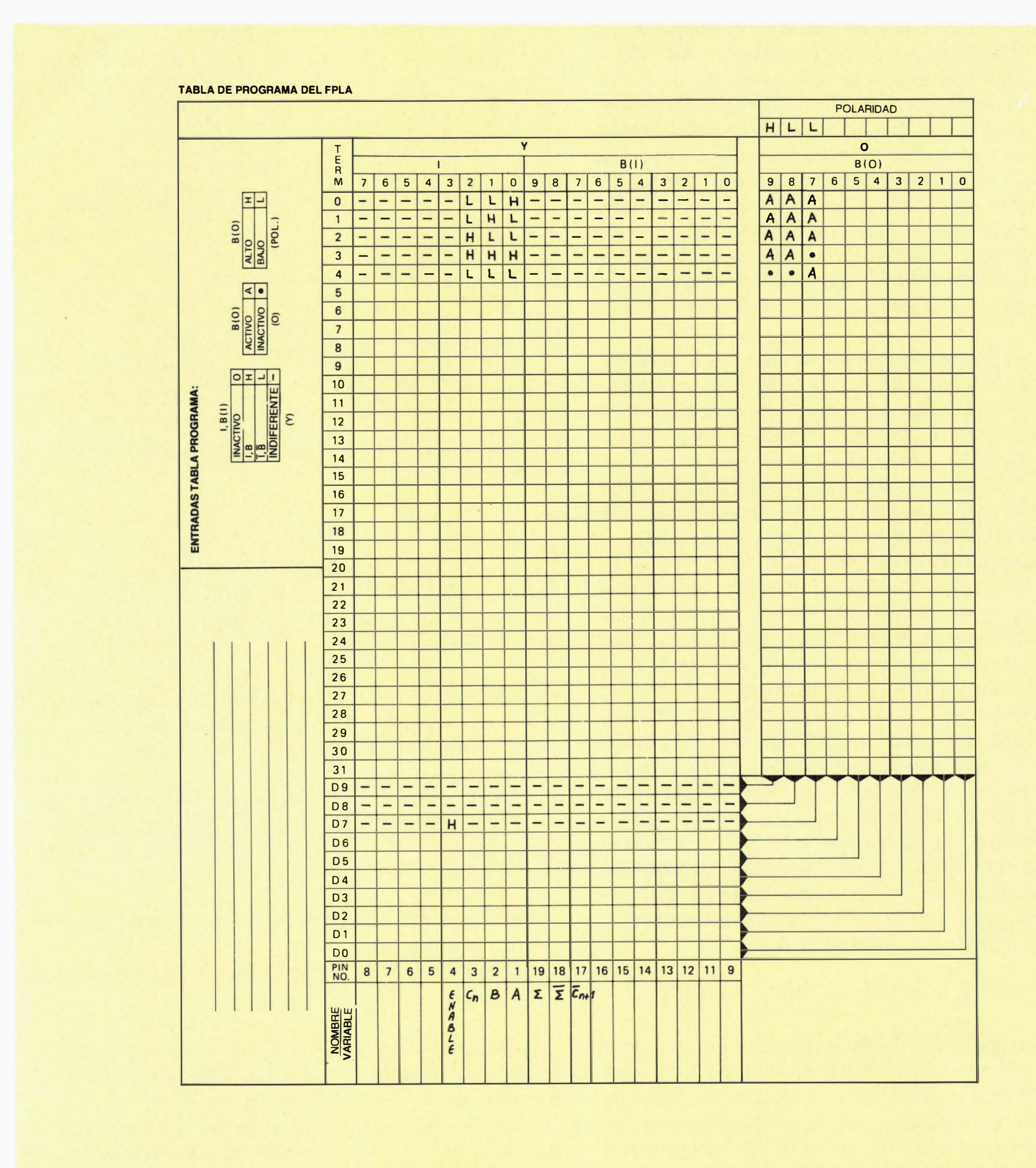


TABLA DE PROGRAMA DEL FPLA

ENTRADAS TABLA PROGRAMA:

I, B(I)	
INACTIVO	O
I, B	H
$\overline{I}, \overline{B}$	L
INDIFERENTE	-

(Y)

B(O)	
ACTIVO	A
INACTIVO	•

(O)

B(O)	
ALTO	H
BAJO	L

(POL.)

TERM	I 7	I 6	I 5	I 4	I 3	I 2	I 1	I 0	B(I) 9	B(I) 8	B(I) 7	B(I) 6	B(I) 5	B(I) 4	B(I) 3	B(I) 2	B(I) 1	B(I) 0	B(O) 9	B(O) 8	B(O) 7	B(O) 6	B(O) 5	B(O) 4	B(O) 3	B(O) 2	B(O) 1	B(O) 0
POLARIDAD																			H	L	L							
0	–	–	–	–	–	L	L	H	–	–	–	–	–	–	–	–	–	–	A	A	A							
1	–	–	–	–	–	L	H	L	–	–	–	–	–	–	–	–	–	–	A	A	A							
2	–	–	–	–	–	H	L	L	–	–	–	–	–	–	–	–	–	–	A	A	A							
3	–	–	–	–	–	H	H	H	–	–	–	–	–	–	–	–	–	–	A	A	•							
4	–	–	–	–	–	L	L	L	–	–	–	–	–	–	–	–	–	–	•	•	A							
5																												
6																												
7																												
8																												
9																												
10																												
11																												
12																												
13																												
14																												
15																												
16																												
17																												
18																												
19																												
20																												
21																												
22																												
23																												
24																												
25																												
26																												
27																												
28																												
29																												
30																												
31																												
D9	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–										
D8	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–										
D7	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–										
D6																												
D5																												
D4																												
D3																												
D2																												
D1																												
D0																												
PIN NO.	8	7	6	5	4	3	2	1	19	18	17	16	15	14	13	12	11	9										
NOMBRE VARIABLE					ENABLE	C_n	B	A	Σ	$\overline{\Sigma}$	$\overline{C}_{n+1}$																	

Figura 5. Tabla de programación del FPLA rellenada para el sumador de la figura 2.

cambian simultáneamente, porque todas las señales de salida cruzan la red O exclusivo (D), tanto si son activas en alto o en bajo. En el sumador completo TTL mostrado en la figura 3, el inversor de salida retarda el cambio de la salida $\overline{\Sigma}$ con respecto a Σ .

La salida C_{n+1} en B_7 contiene tres términos iguales que Σ, más el término $\overline{A}\ \overline{B}\ \overline{C}_n$. Sólo este último término debe ser programado adicionalmente en la matriz producto: escribir L, L, L en las columnas I_0, I_1, I_2 de la fila del término 4. Indicar la adición

$$A\ \overline{B}\ \overline{C}_n + \overline{A}\ B\ \overline{C}_n + \overline{A}\ \overline{B}\ C_n + \overline{A}\ \overline{B}\ \overline{C}_n$$

poniendo una A en las filas 0, 1, 2 y 4 de la columna B $(O)_7$, e indicar que el término 3 (A B C_n) no se requiere, poniendo un punto en la fila del término 3 para indicar desconexión (fusible fundido). Poner una L en el cuadrado de polaridad B $(O)_7$ para indicar activo en bajo.

Identificando B_7 como una salida fija para indicar que todos los fusibles del término de control D_7 deben fundirse, habremos completado el programa del sumador completo. Sin embargo, una característica suplementaria de utilidad sería una función de desinhibición de acarreo para mantener la memoria intermedia de salida B_7 en el estado de alta impedancia excepto cuando la entrada de desinhibición I_3 es verdadera. La memoria intermedia de salida está desinhibida cuando los dos fusibles de un término de control están fundidos, o cuando uno está fundido y el término que controla la memoria de salida es verdad. Así, se puede proporcionar una desinhibición de acarreo a través de la entrada I_3 dejando intacto el fusible para operación activo en alto de la señal de desinhibición para el término de control D_7. Para indicar esto, poner una H en la columna I_3 de la fila D_7 y rellenar el resto de filas con rayas.

El sumador completo con salida de desinhibición de acarreo utiliza sólo cuatro de las ocho entradas fijas, tres de los diez terminales de E/S programables, y cinco de las 32 puertas Y. La capacidad que queda se puede utilizar para programar otras funciones que, si es necesario, pueden hacer también uso de salidas de puertas Y programadas ya para el sumador.

Todos los fusibles no indicados como fundidos en la tabla de programación normalmente permanecen intactos para reservar capacidad para posteriores revisiones del programa o para la adición de funciones suplementarias. Sin embargo, si es esencial minimizar el retardo de propagación, el programa terminado debe incluir instrucciones para fundir todos los fusibles no utilizados con el fin de minimizar la capacidad de carga.

La tabla 2 compara el retardo de propagación de circuitos FPLA y TTL; el valor dado para los FPLA corresponde al peor caso con todos los fusibles intactos.

TABLA 2
Comparación de los retardos de propagación lógica de dos niveles para FPLA y TTL

Número de entradas	puertas TTL en serie	t_{pd} (ns) FPLA	TTL 74	TTL 74LS	TTL 74S
⩽ 4	1	40	40	33	14
5–8	2	40	43	35	16
>8	3	40	63	53	25

FPLS 82S154/82S159

Arquitectura

El secuenciador lógico programable por el usuario (FPLS) (figura 6) es el más complejo de los dispositivos IFL de la serie 20. Al igual que el FPLA, tiene una matriz de 32 términos producto seguida por una matriz O. Sin embargo, en el FPLS, la matriz O es mayor y comprende tres partes distintas, con arquitectura que difiere en detalles de tipo a tipo. En el 82S154 y 82S155, por ejemplo, la primera parte consta de ocho puertas de 32 entradas acopladas, al igual que las de los FPLA, a una red O exclusivo que controla la polaridad de salida. La segunda consta de doce puertas adicionales con cuatro biestables de control. Estas son las que dan al FPLS su carácter secuencial, permitiéndole dictar su próximo estado como una función de su estado actual. La tercera parte es la aparentemente sencilla red de complemento (I en la figura 6); una sencilla puerta O con su salida invertida e introducida en la matriz producto. Esto permite elegir una suma de productos que sea un factor común de algunos o todos los términos producto y hace posible trabajar con ecuaciones de productos de sumas de productos. Eso también es útil para control del intercambio de indicativos y señales de control al acoplar con un procesador y al variar la secuencia de estado de la máquina sin recurrir a un gran número de términos producto.

El 82S154 y 82S155 tienen cuatro entradas fijas y ocho terminales de E/S programables que pueden colocarse de la misma forma que la FPLA. También tiene cuatro terminales de E/S compartidas (L) por lo que los biestables pueden acoplarse con una barra de datos bidireccional. Dos términos producto L_A y L_B en la matriz de control F, controlan la carga de los biestables, en pares, sincronizados con el reloj.

La figura 7 muestra la arquitectura del circuito biestable en los 82S154 y 82S155. Los biestables son disparados por flanco ascendente y pueden ser cambiados dinámicamente a los tipos J–K, T o D de acuerdo con los requisitos de las funciones a realizar. El inversor de tres estados entre las entradas J y K gobierna el modo de operación, bajo el control del término producto F:

- Cuando el inversor está en estado de alta impedancia, el biestable es del tipo J–K, o del tipo T cuando J = K.
- Cuando el inversor es activo, $K = \overline{J}$ y el biestable es del tipo D; la entrada K debe desconectarse de la matriz O.

Todos los términos producto de la matriz producto (T_0 a T_{31} en la figura 6) están conectados por fusible a puertas O de entrada J y K. Si los dos fusibles de cualquier término producto permanecen intactos, J = K y el biestable es del tipo T.

Los biestables del 82S154 y 82S155 tienen preajuste y puesta a cero asíncronos controlados por los términos de la matriz O que tienen prioridad sobre el reloj. AL aplicar alimentación todos los biestables están fijados en un estado definido. Sus memorias de salida de tres estados pueden controlarse desde el terminal de desinhibición OE o permanecer desinhibidos o inhibidos fundiendo fusibles o manteniéndolos intactos en la red de desinhibición (K en la figura 6).

Los secuenciadores 82S156/7 y 82S158/9 tienen, respectivamente, seis y ocho biestables. La arquitectura difiere en detalles pero en principio es similar a la de los 82S154 y 82S155.

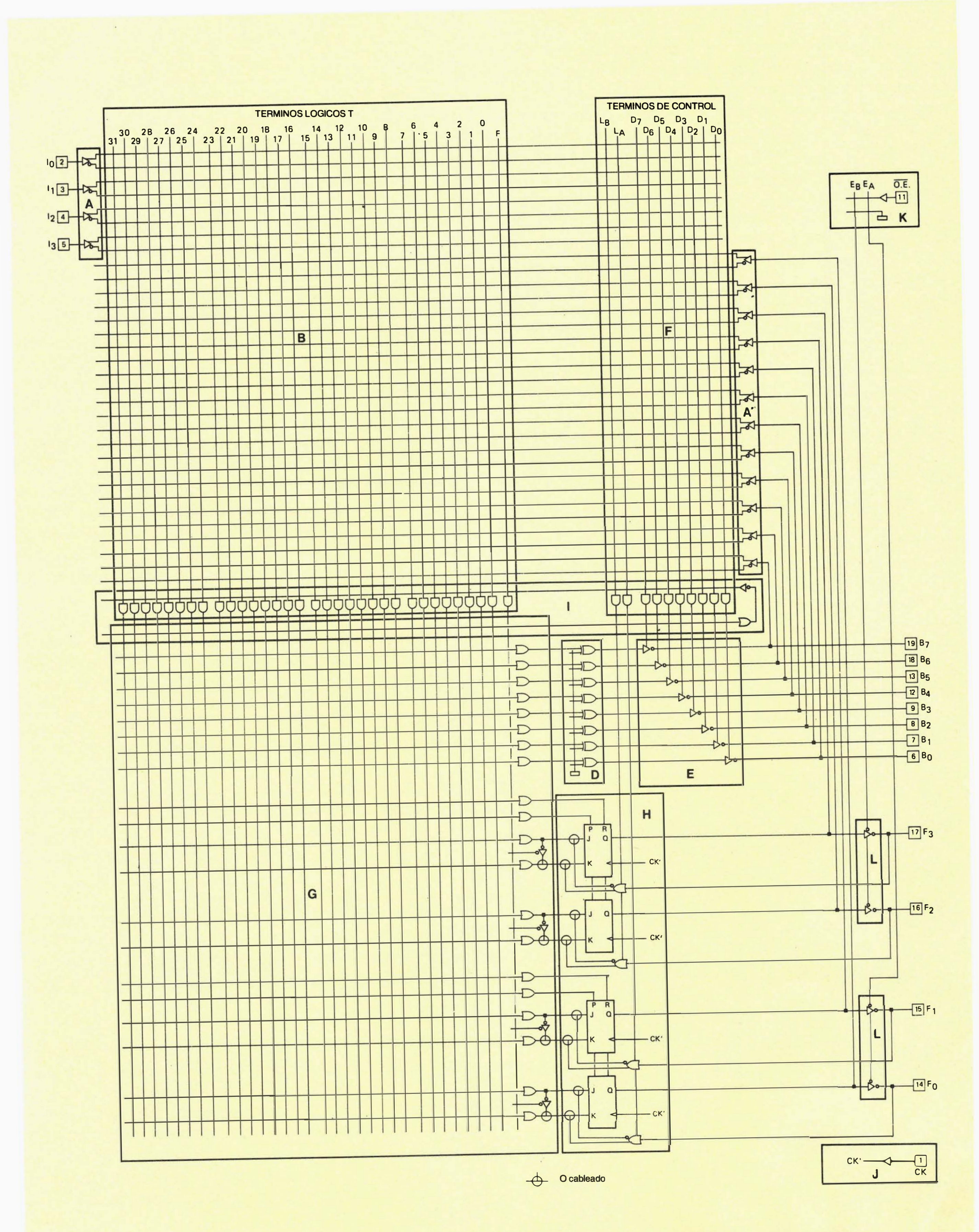


Figura 6. Secuenciador lógico programable por el usuario 82S155. A a G, como en la figura 3. H, biestables y memorias intermedias de carga del bus. J, entrada de reloj. K, desinhibición memoria intermedia de salida. L, memorias intermedias de salida del biestable de tres estados.

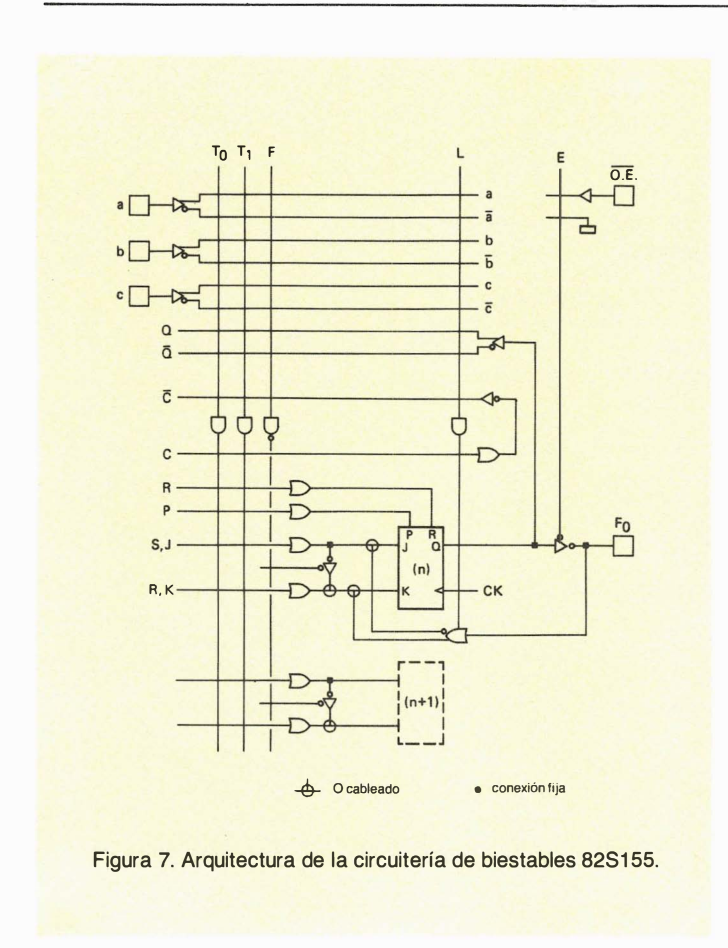


Figura 7. Arquitectura de la circuitería de biestables 82S155.

Programación

El FPLS se programa prácticamente de la misma forma que el FPLA, utilizando una tabla para instruir a la máquina que funda los fusibles no deseados. No es necesario trabajar con un esquema del circuito; en efecto, incluso no es deseable hacerlo, ya que al aplicar las técnicas de reducción lógica necesarias, en muchos casos resultaría difícil leer el diagrama siendo por tanto más obstáculo que ayuda. En el apéndice se da un ejemplo de como programar el FPLS como registro de desplazamiento/contador universal.

ECONOMIA EN EL DESARROLLO Y PRODUCCION CON IFL

Fundamentalmente, la filosofía de diseño de los circuito IFL de la serie 20 es el concepto de redes programables cuya arquitectura emula formatos de ecuación lógica más que meras agregaciones de puertas. La única combinación de características que soporta esta filosofía incluye:

- entradas verdaderas y falsas doblemente memorizadas;
- salidas de polaridad programable;
- E/S programable para realimentación interna y máxima libertad para situar las entradas y salidas;
- formato de programación de la tabla de verdad.

Estas características son comunes en todos los dispositivos IFL. En los secuenciadores lógicos programables por el usuario éstas están soportadas además por:

- biestables con modos de operación alterables dinámicamente;
- una red de complementos para control simplificado del intercambio de indicativos y señales de control.

Desde el punto de vista del ingeniero de desarrollo, una ventaja importante de los circuitos IFL es que simplifican el circuito experimental. Una vez que ha obtenido las funciones requeridas en términos de ecuaciones lógicas minimizadas, se puede programar un dispositivo IFL de acuerdo con ellas. Una vez programado, realizará aquellas funciones.

Para cargar las instrucciones en la máquina de programación normalmente no emplea más de un par de horas; después de esto, la máquina puede programar los dispositivos a una velocidad de 100 por hora.

APENDICE

Programación de un FPLS como un contador/registro de desplazamiento

Objetivo: programar un 82S155 FPLS como un contador ascendente; contador descendente, desplazador hacia la derecha, desplazador hacia la izquierda gobernada por tres términos de control - CONTADOR/DESPLAZADOR, DERECHA/ARRIBA, IZQUIERDA/ABAJO. La implementación directa daría lugar a una máquina con 64 transiciones de estado (ver tabla A1), que están fuera del objeto del 82S155 o incluso del 82S105 del 28 terminales. Por tanto es necesaria la reducción lógica.

Como sólo hay cuatro variables de realimentación (D, C, B, A), se puede hacer la reducción manual, un modo en un instante; los términos de control no necesitan incluirse hasta que se han escrito las ecuaciones resumen. Utilizando el método de representación de transición sugerido aquí, se pueden examinar las ecuaciones de excitación para todos los tipos de biestables (R-S, J-K, D, T) y elegir aquellos tipos que realizarán las funciones requeridas utilizando los mínimos términos producto. La tabla A2 resume las reglas para la implementación del biestable utilizando los mapas; los símbolos utilizados en la tabla significan:

estado actual	próximo estado	símbolo transición
0	0	0
0	1	
1	0	
1	1	1

Utilizando estos símbolos, construir la tabla A3 a partir de la tabla A1 para permitir examinar las ecuaciones de excitación para todos los tipos de biestables. Avanzando

TABLA A1
Tabla de estado actual/próximo estado para el contador/registro de desplazamiento

estado nº	estado actual	próximo estado			
		contaje descendente	contaje ascendente	desplazamiento izquierda	desplazamiento derecha
	D C B A	D C B A	D C B A	D C B A	D C B A
0	0 0 0 0	1 1 1 1	0 0 0 1	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 0	0 0 1 0	0 0 1 0	1 0 0 0
2	0 0 1 0	0 0 0 1	0 0 1 1	0 1 0 0	0 0 0 1
3	0 0 1 1	0 0 1 0	0 1 0 0	0 1 1 0	1 0 0 1
4	0 1 0 0	0 0 1 1	0 1 0 1	1 0 0 0	0 0 1 0
5	0 1 0 1	0 1 0 0	0 1 1 0	1 0 1 0	0 0 1 0
6	0 1 1 0	0 1 0 1	0 1 1 1	1 1 0 0	0 0 1 1
7	0 1 1 1	0 1 1 0	1 0 0 0	1 1 1 0	1 0 1 1
8	1 0 0 0	0 1 1 1	1 0 0 1	0 0 0 1	0 1 0 0
9	1 0 0 1	1 0 0 0	1 0 1 0	0 0 1 1	1 1 0 0
10	1 0 1 0	1 0 0 1	1 0 1 1	0 1 0 1	0 1 0 1
11	1 0 1 1	1 0 1 0	1 1 0 0	0 1 1 1	1 1 0 1
12	1 1 0 0	1 0 1 1	1 1 0 1	1 0 0 1	0 1 1 0
13	1 1 0 1	1 1 0 0	1 1 1 0	1 0 1 1	1 1 1 0
14	1 1 1 0	1 1 0 1	1 1 1 1	1 1 0 1	0 1 1 1
15	1 1 1 1	1 1 1 0	0 0 0 0	1 1 1 1	1 1 1 1
TERMINOS DE CONTROL					
CONTAJE/DESPLAZAMIENTO		1	1	0	0
DERECHA/ARRIBA		0	1	0	1
IZQUIERDA/ABAJO		1	0	1	0

TABLA A3
Tabla de transición para el contador/registro de desplazamiento

estado nº	estado actual	transición			
		contaje descendente	contaje ascendente	desplazamiento izquierda	desplazamiento derecha
	D C B A	D C B A	D C B A	D C B A	D C B A
0	0 0 0 0	α α α α	0 0 0 α	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 β	0 0 α β	0 0 α β	α 0 0 β
2	0 0 1 0	0 0 β α	0 0 1 α	0 α β 0	0 0 β α
3	0 0 1 1	0 0 1 β	0 α β β	0 α 1 β	α 0 β 1
4	0 1 0 0	0 β α α	0 1 0 α	α β 0 0	0 β α 0
5	0 1 0 1	0 1 0 β	0 1 α β	α β α β	α β α β
6	0 1 1 0	0 1 β α	0 1 1 α	α 1 β 0	0 β 1 α
7	0 1 1 1	0 1 1 β	α β β β	α 1 1 β	α β 1 1
8	1 0 0 0	β α α α	1 0 0 α	β 0 0 α	β α 0 0
9	1 0 0 1	1 0 0 β	1 0 α β	β 0 β 1	1 α 0 β
10	1 0 1 0	1 0 β α	1 0 1 α	β α β α	β α β α
11	1 0 1 1	1 0 1 β	1 α β β	β α 1 1	1 α β 1
12	1 1 0 0	1 β α α	1 1 0 α	1 β 0 α	β 1 α 0
13	1 1 0 1	1 1 0 β	1 1 α β	1 β α 1	1 1 α β
14	1 1 1 0	1 1 β α	1 1 1 α	1 1 β α	β 1 1 α
15	1 1 1 1	1 1 1 β	β β β β	1 1 1 1	1 1 1 1

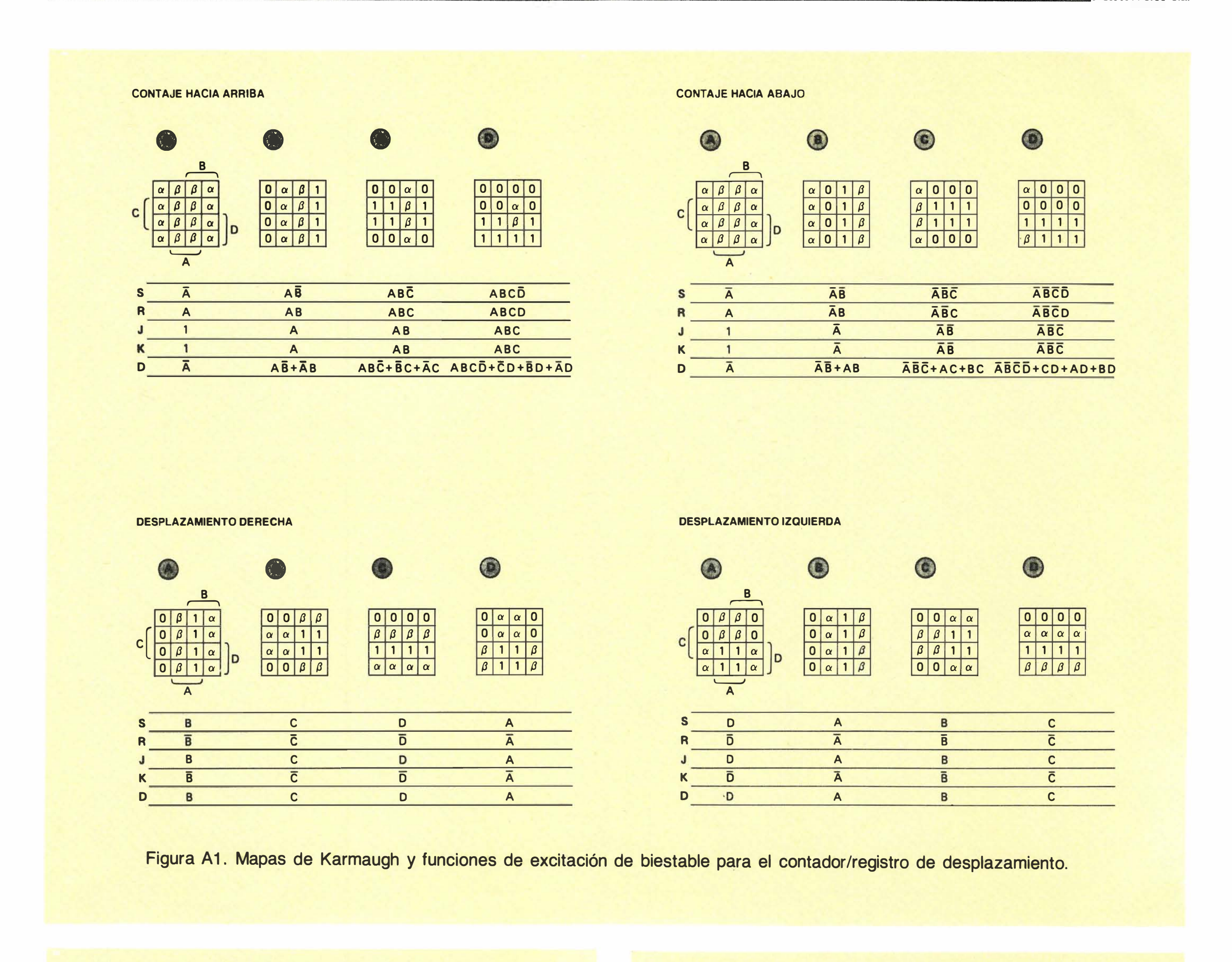


Figura A1. Mapas de Karmaugh y funciones de excitación de biestable para el contador/registro de desplazamiento.

TABLA A2
Reglas para la implementación de biestable utilizando mapas de transición

tipo de biestable	entrada	debe incluir	debe escluir	redundante
R-S	S	α	β,0	1,x
	R	β	α,1	0,x
D	D	α,1	β,0	x
T	T	α,β	0,1	x
J-K	J	α	0	1,β,x
	K	β	1	0,α,x

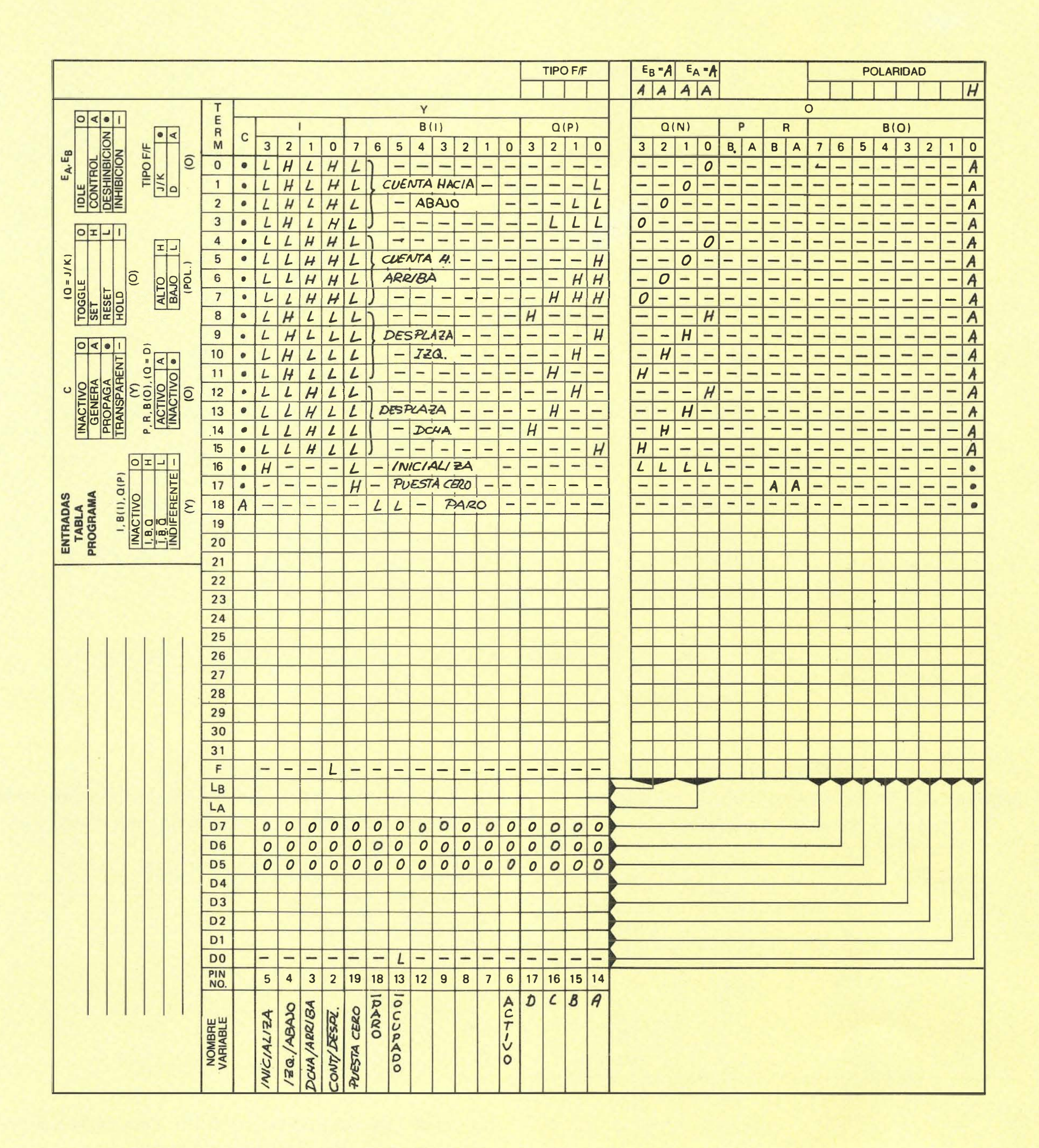
TABLA A-4
Número de términos producto requeridos para excitación de un biestable contador/registro de desplazamiento

tipo de biestable	contaje ascendent.	contaje descendnt.	desplaz. derecha	desplaz. izquierda	Total
Sólo S R	8	8	8	8	32
Sólo J K	4	4	8	8	24
Sólo D	10	10	4	4	28
FPLS	4(J-K)	4(J-K)	4(D)	4(D)	16

un modo en cada instante, transferir las condiciones del estado de la tabla A3 a los mapas de Karnaugh, como en la figura A1. Siguiendo las reglas de la tabla A2, derivar las ecuaciones de excitación para los diferentes tipos de biestables (los ejemplos mostrados en la figura A1 omiten el tipo T porque es el mismo que el tipo J-K cuando J=K). Al decidir que tipos de biestable utilizar, recuerde que la minimización lógica con IFL es diferente de la minimización lógica con "lógica aleatoria": con lógica aleatoria se puede intentar reducir el número de cápsulas estándar requeridas; con IFL se puede intentar reducir el número de términos producto.

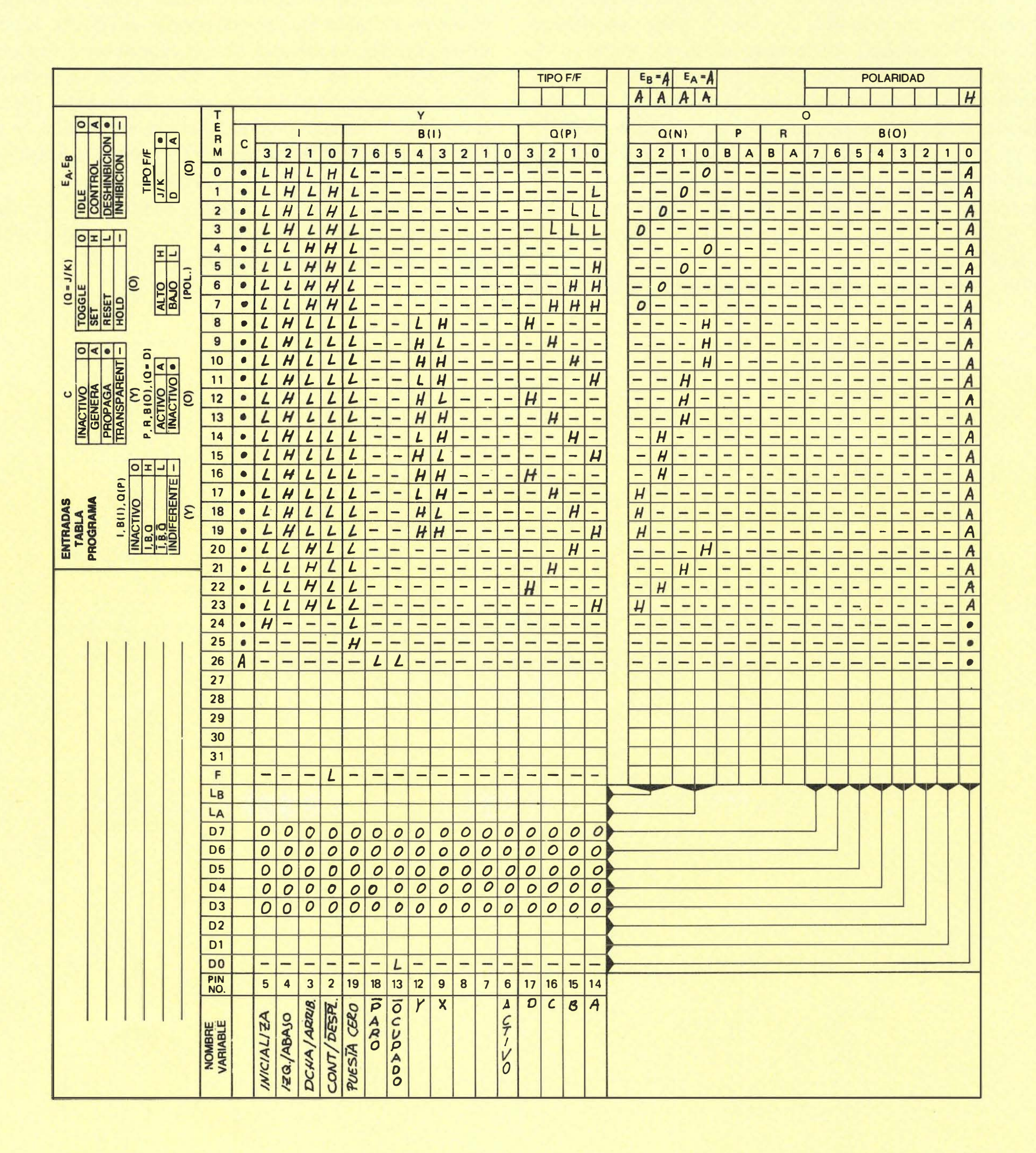
En la figura A1 se ve que es evidente que se puede elegir los biestables J-K o T para el modo contador y los biestables D para el modo de desplazamiento, de modo que se necesite entonces solamente un término producto por biestable y por modo. La tabla A4 resume el número de términos producto por modo que requerirían los diversos tipos de biestables.

La figura A2 muestra la tabla de programación completa para el contador/registro de desplazamiento. La programación de los términos 0 a 15 refleja las ecuacio-



	TIPO F/F																E_B=A		E_A=A						POLARIDAD									
																	A	A	A	A												H
TERM	C	Y: I 3	I 2	I 1	I 0	B(I) 7	B(I) 6	B(I) 5	B(I) 4	B(I) 3	B(I) 2	B(I) 1	B(I) 0	Q(P) 3	Q(P) 2	Q(P) 1	Q(P) 0	O: Q(N) 3	Q(N) 2	Q(N) 1	Q(N) 0	P B	P A	R B	R A	B(O) 7	B(O) 6	B(O) 5	B(O) 4	B(O) 3	B(O) 2	B(O) 1	B(O) 0
0	•	L	H	L	H	L	}	—	—	—	—	—	—	—	—	—	—	—	—	—	O	—	—	—	—	—	—	—	—	—	—	—	A
1	•	L	H	L	H	L	CUENTA HACIA					—	—	—	—	—	L	—	—	O	—	—	—	—	—	—	—	—	—	—	—	—	A
2	•	L	H	L	H	L		—	ABAJO				—	—	—	L	L	—	O	—	—	—	—	—	—	—	—	—	—	—	—	—	A
3	•	L	H	L	H	L	}	—	—	—	—	—	—	—	L	L	L	O	—	—	—	—	—	—	—	—	—	—	—	—	—	—	A
4	•	L	L	H	H	L	}	—	—	—	—	—	—	—	—	—	—	—	—	—	O	—	—	—	—	—	—	—	—	—	—	—	A
5	•	L	L	H	H	L	CUENTA A.				—	—	—	—	—	—	H	—	—	O	—	—	—	—	—	—	—	—	—	—	—	—	A
6	•	L	L	H	H	L	ARRIBA				—	—	—	—	—	H	H	—	O	—	—	—	—	—	—	—	—	—	—	—	—	—	A
7	•	L	L	H	H	L	}	—	—	—	—	—	—	—	H	H	H	O	—	—	—	—	—	—	—	—	—	—	—	—	—	—	A
8	•	L	H	L	L	L	}	—	—	—	—	—	—	H	—	—	—	—	—	—	H	—	—	—	—	—	—	—	—	—	—	—	A
9	•	L	H	L	L	L	DESPLAZA				—	—	—	—	—	—	H	—	—	H	—	—	—	—	—	—	—	—	—	—	—	—	A
10	•	L	H	L	L	L		—	IZQ.		—	—	—	—	—	H	—	—	H	—	—	—	—	—	—	—	—	—	—	—	—	—	A
11	•	L	H	L	L	L	}	—	—	—	—	—	—	—	H	—	—	H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	A
12	•	L	L	H	L	L	}	—	—	—	—	—	—	—	—	H	—	—	—	—	H	—	—	—	—	—	—	—	—	—	—	—	A
13	•	L	L	H	L	L	DESPLAZA				—	—	—	—	H	—	—	—	—	H	—	—	—	—	—	—	—	—	—	—	—	—	A
14	•	L	L	H	L	L		—	DCHA.		—	—	—	H	—	—	—	—	H	—	—	—	—	—	—	—	—	—	—	—	—	—	A
15	•	L	L	H	L	L	}	—	—	—	—	—	—	—	—	—	H	H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	A
16	•	H	—	—	—	L	—	INICIALIZA					—	—	—	—	—	L	L	L	L	—	—	—	—	—	—	—	—	—	—	—	•
17	•	—	—	—	—	H	—	PUESTA CERO				—	—	—	—	—	—	—	—	—	—	—	—	A	A	—	—	—	—	—	—	—	•
18	A	—	—	—	—	—	L	L	—	PARO			—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	•
19																																	
20																																	
21																																	
22																																	
23																																	
24																																	
25																																	
26																																	
27																																	
28																																	
29																																	
30																																	
31																																	
F		—	—	—	L	—	—	—	—	—	—	—	—	—	—	—	—																
L_B																																	
L_A																																	
D7		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																
D6		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																
D5		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																
D4																																	
D3																																	
D2																																	
D1																																	
D0		—	—	—	—	—	—	L	—	—	—	—	—	—	—	—	—																
PIN NO.		5	4	3	2	19	18	13	12	9	8	7	6	17	16	15	14																
NOMBRE VARIABLE		INICIALIZA	$\overline{IZQ.}$/ABAJO	DCHA/ARRIBA	CONT/$\overline{DESPL.}$	PUESTA CERO	$\overline{PARO}$	$\overline{OCUPADO}$					ACTIVO	D	C	B	A																

Figura A2. Tabla de programación del FPLS 82S155 para el contador/registro de desplazamiento.



ENTRADAS TABLA PROGRAMA

I, B(I), Q(P)	
INACTIVO	O
I, B, Q	H
$\overline{I},\overline{B},\overline{Q}$	L
INDIFERENTE	–
(Y)	

C	
INACTIVO	O
GENERA	A
PROPAGA	•
TRANSPARENT	–
(Y)	

P, R, B(O), (Q = D)	
ACTIVO	A
INACTIVO	•
(O)	

(Q = J/K)	
TOGGLE	O
SET	H
RESET	L
HOLD	–
(O)	

(POL.)	
ALTO	H
BAJO	L

E_A, E_B	
IDLE	O
CONTROL	A
DESHINBICION	•
INHIBICION	–

TIPO F/F	
J/K	•
D	A
(O)	

TIPO F/F: | | | | |

E_B = A		E_A = A	
A	A	A	A

POLARIDAD (B(O) 7–0): | | | | | | | | H |

TERM	C	I 3	I 2	I 1	I 0	B(I) 7	B(I) 6	B(I) 5	B(I) 4	B(I) 3	B(I) 2	B(I) 1	B(I) 0	Q(P) 3	Q(P) 2	Q(P) 1	Q(P) 0	Q(N) 3	Q(N) 2	Q(N) 1	Q(N) 0	P B	P A	R B	R A	B(O) 7	B(O) 6	B(O) 5	B(O) 4	B(O) 3	B(O) 2	B(O) 1	B(O) 0
0	•	L	H	L	H	L	–	–	–	–	–	–	–	–	–	–	–	–	–	–	O	–	–	–	–	–	–	–	–	–	–	–	A
1	•	L	H	L	H	L	–	–	–	–	–	–	–	–	–	–	L	–	–	O	–	–	–	–	–	–	–	–	–	–	–	–	A
2	•	L	H	L	H	L	–	–	–	–	–	–	–	–	–	L	L	–	O	–	–	–	–	–	–	–	–	–	–	–	–	–	A
3	•	L	H	L	H	L	–	–	–	–	–	–	–	–	L	L	L	O	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
4	•	L	L	H	H	L	–	–	–	–	–	–	–	–	–	–	–	–	–	–	O	–	–	–	–	–	–	–	–	–	–	–	A
5	•	L	L	H	H	L	–	–	–	–	–	–	–	–	–	–	H	–	–	O	–	–	–	–	–	–	–	–	–	–	–	–	A
6	•	L	L	H	H	L	–	–	–	–	–	–	–	–	–	H	H	–	O	–	–	–	–	–	–	–	–	–	–	–	–	–	A
7	•	L	L	H	H	L	–	–	–	–	–	–	–	–	H	H	H	O	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
8	•	L	H	L	L	L	–	–	L	H	–	–	–	H	–	–	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	A
9	•	L	H	L	L	L	–	–	H	L	–	–	–	–	H	–	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	A
10	•	L	H	L	L	L	–	–	H	H	–	–	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	A
11	•	L	H	L	L	L	–	–	L	H	–	–	–	–	–	–	H	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	A
12	•	L	H	L	L	L	–	–	H	L	–	–	–	H	–	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	A
13	•	L	H	L	L	L	–	–	H	H	–	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	A
14	•	L	H	L	L	L	–	–	L	H	–	–	–	–	–	H	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	A
15	•	L	H	L	L	L	–	–	H	L	–	–	–	–	–	–	H	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	A
16	•	L	H	L	L	L	–	–	H	H	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	A
17	•	L	H	L	L	L	–	–	L	H	–	–	–	–	H	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
18	•	L	H	L	L	L	–	–	H	L	–	–	–	–	–	H	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
19	•	L	H	L	L	L	–	–	H	H	–	–	–	–	–	–	H	H	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
20	•	L	L	H	L	L	–	–	–	–	–	–	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	A
21	•	L	L	H	L	L	–	–	–	–	–	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	A
22	•	L	L	H	L	L	–	–	–	–	–	–	–	H	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	A
23	•	L	L	H	L	L	–	–	–	–	–	–	–	–	–	–	H	H	–	–	–	–	–	–	–	–	–	–	–	–	–	–	A
24	•	H	–	–	–	L	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	•
25	•	–	–	–	–	H	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	•
26	A	–	–	–	–	–	L	L	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	–	•
27																																	
28																																	
29																																	
30																																	
31																																	
F		–	–	–	L	–	–	–	–	–	–	–	–	–	–	–	–																
LB																																	
LA																																	
D7		O	O	O	O	O	O	O	O	O	O	O	O	O	O	O	O																
D6		O	O	O	O	O	O	O	O	O	O	O	O	O	O	O	O																
D5		O	O	O	O	O	O	O	O	O	O	O	O	O	O	O	O																
D4		O	O	O	O	O	O	O	O	O	O	O	O	O	O	O	O																
D3		O	O	O	O	O	O	O	O	O	O	O	O	O	O	O	O																
D2																																	
D1																																	
D0		–	–	–	–	–	–	L	–	–	–	–	–	–	–	–	–																
PIN NO.		5	4	3	2	19	18	13	12	9	8	7	6	17	16	15	14																
NOMBRE VARIABLE		INICIALIZA	IZQ./ABAJO	DCHA/ARRIB.	CONT/$\overline{\text{DESPL.}}$	PUESTA CERO	$\overline{\text{P}}$ARO	$\overline{\text{O}}$CUPADO	Y	X			ACTIVO	D	C	B	A																

Figura A3. Tabla de programación del FPLS 82S155 para el contador/registro de desplazamiento con la adición de un multiplicador binario.

nes de excitación del biestable e ilustra el valor de ser capaz de conmutar dinámicamente los biestables de un tipo de operación a otra. Los términos 16, 17 y 18, respectivamente, proporcionan las funciones de INICIALIZAR, PUESTA A CERO asíncrona y de PARO.

La propagación de las dos entradas adicionales $\overline{\text{HALT}}$ y $\overline{\text{BUSY}}$ ilustran el valor de la red de complemento, que se hace activa cuando $\overline{\text{HALT}}$ y $\overline{\text{BUSY}}$ están en estado bajo (A en el cuadrado del complemento del término 18) y propagados en todos los otros términos (punto en los cuadrados de complemento de los términos 0 a 17). Esto significa que a menos que las entradas $\overline{\text{HALT}}$ y $\overline{\text{BUSY}}$ estén en alto, ninguno de los términos producto será verdad y el estado de la máquina no cambiará. Si no se utilizara la red de complemento, se necesitaría doble número de términos producto, incluso si se omitiera una de las entradas adicionales.

Como esto es así, el diseño utiliza sólo 19 de los 32 términos producto disponibles, de modo que hay una amplia capacidad para extender sus posibilidades. Por ejemplo, la función de desplazamiento a la izquierda puede aumentarse mediante una posibilidad de multiplicación binaria, utilizando un biestable tipo D para hacerlo desplazar uno, dos, o tres lugares de acuerdo con el estado de las entradas adicionales, X e Y. La figura A3 muestra la tabla de programación revisada. La función de multiplicación binaria ocupa nueve términos producto adicionales y es un ejemplo de por qué la minimización inicial del término producto es siempre digna de tenerse en cuenta: proporciona flexibilidad de diseño y capacidad para características o refinamientos adicionales que de otro modo no serían realizables.

El contador/registro de desplazamiento IFL tiene un tiempo de establecimiento de 50 ns - justo la mitad del que se tendría si se utilizara LS TTL. □

Diseño de un amplificador para FM

En este artículo se da la filosofía de diseño de un amplificador de potencia en contrafase de banda ancha utilizando dos transistores BLV 25. Este amplificador está diseñado para proporcionar más de 300W de potencia de salida en la banda de F.M. comprendida entre 87,5 a 108 MHz.

Recientemente se ha introducido un transistor de potencia especialmente diseñado para transmisores y repetidores de F.M. Su designación es BLV25 y es capaz de proporcionar una potencia de salida de 175 W a una frecuencia de 108 MHz y una tensión de alimentación de 28 V. La ganancia de potencia es 10 dB.

El dispositivo está encapsulado en una cápsula SOT-119 que tiene una carcasa con bridas de 6 terminales con una caperuza cerámica de 1/2 pulgada.

DATOS DEL TRANSISTOR

En la tabla 1 se da la ganancia de potencia, la impedancia de entrada y la impedancia óptima de carga para el transistor BLV25 con una potencia de salida de 160 W y una tensión de alimentación de 28 V.

La salida del BLV25 puede representarse con precisión mediante el circuito equivalente de la figura 1.

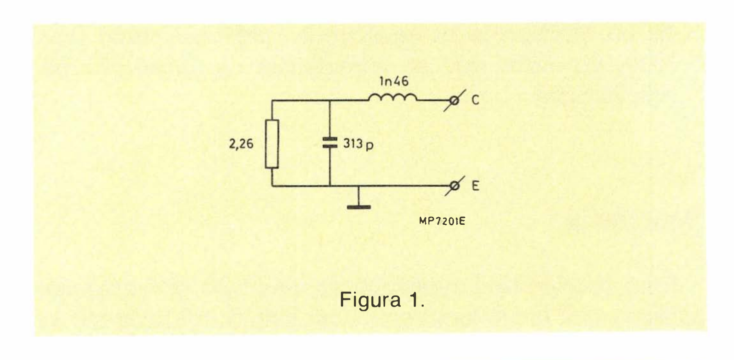


Figura 1.

Tabla 1.

f (MHz)	G (dB)	Z_i (Ω)	Z_L (Ω)
87,5	11,8	0,54 + j0,38	1,96 − j0,04
92,2	11,5	0,56 + j0,43	1,94 − j0,06
97,2	11,1	0,58 + j0,48	1,91 − j0,07
102,5	10,8	0,60 + j0,53	1,88 − j0,08
108,0	10,4	0,63 + j0,59	1,84 − j0,11

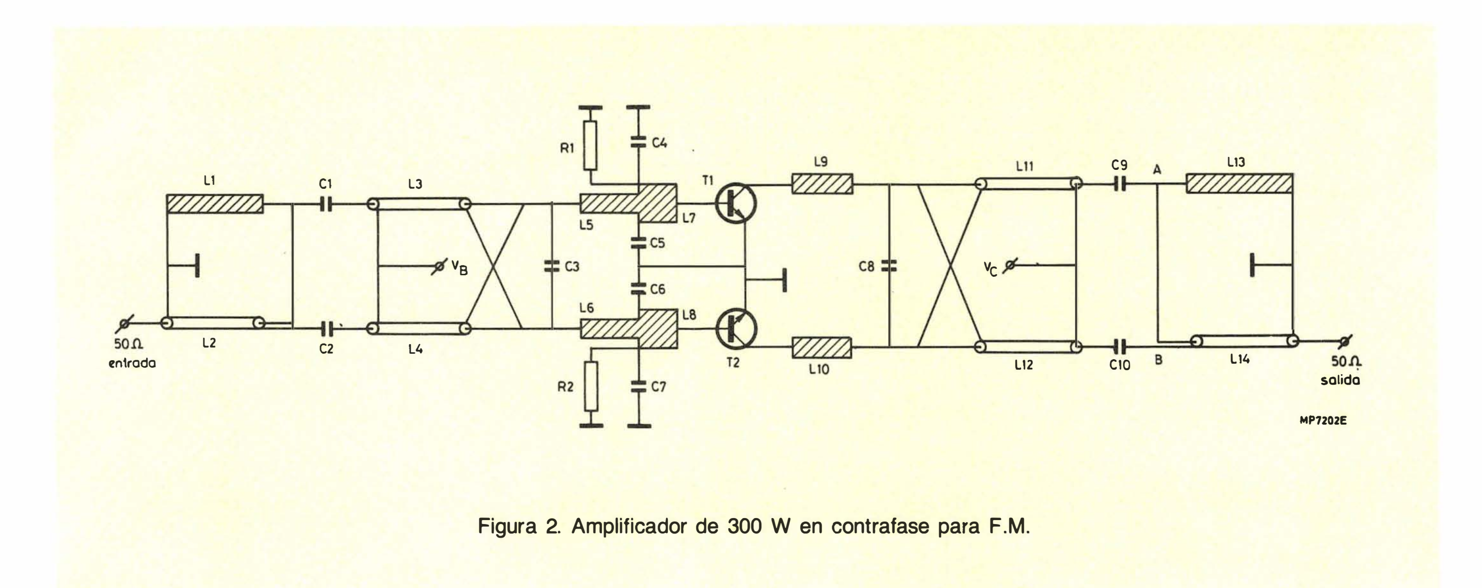


Figura 2. Amplificador de 300 W en contrafase para F.M.

LA RED DE SALIDA

En la figura 2 se da el esquema del circuito completo del amplificador.

La red de salida consta de tres partes:

a) La combinación L9, L10, C8 transforma la impedancia de salida de los transistores a una resistencia de 12,5 Ω equilibrados.

b) Las líneas de transmisión L11, L12 están conectadas de modo que realizan una transformación de impedancias 1:4, con lo que la impedancia de salida de esta parte es de 50 Ω equilibrados.

c) Las líneas de transmisión L13, L14, tienen la función de un transformador equilibrado - no equilibrado (balum), de modo que su impedancia es de 50 Ω no equilibrados.

Sección a

Esta sección de adaptación es más bien convencional excepto que los inductores hayan sido sustituidos por líneas planas.

Sección b

Las líneas L11 y L12 son líneas de transmisión con una resistencia característica de 25 Ω. Están soldadas a una pista de cobre en la placa de circuito impreso. Esta pista tiene una anchura de 2,8 mm y por tanto la impedancia característica de esta pista con respecto al plano de masa de la placa de circuito impreso es aproximadamente 50 Ω.

Teóricamente sus longitudes deben ser igual a un cuarto de longitud de onda para el centro de la banda de frecuencia que es aproximadamente 42 cm. Como esto es casi imposible, hay que encontrar la forma de trabajar con líneas más cortas. Existen dos posibilidades:

1) Las líneas L11 y L12 no están soldadas a pistas de la placa de circuito impreso sino rodeadas de tubos de ferrita de material y dimensiones adecuados.
Como no hemos encontrado la combinación correcta, hemos desechado esta idea.

2) Las longitudes de las líneas L11 y L12 se reducen significativamente y la inductancia en paralelo introducida de esta forma se compensa aumentando el valor de C8. Hemos adoptado este método porque ha dado buen resultado.

Sección c

La línea L14 es una línea de transmisión con una resistencia característica de 50 Ω. También está soldada a una pista de 2,8 mm de grosor en la placa de circuito impreso. Respecto a la longitud de esta línea, la historia es similar a la del transformador de impedancias 1:4. Haciendo la línea más corta que un cuarto de longitud de onda se introduce una inductancia entre el punto B y masa. Para restablecer la simetría hay que introducir una inductancia igual entre el punto A y masa. Esto se hace mediante la línea L13 que es una pista de 2,8 mm de grosor en la placa de circuito impreso con la misma longitud que L14. Finalmente, la inductancia en paralelo (del punto A a masa y del punto B a masa) se compensa mediante los condensadores en serie C9 y C10.

Después del cálculo inicial de las secciones por separado y sus compensaciones, se sometió al circuito completo a un procedimiento de optimización por ordenador. Las dimensiones finales de los elementos se especifican en la lista de componentes al final del artículo. La máxima relación de ondas estacionarias de tensión de esta red está por debajo de 1,05.

Hay que hacer una observación acerca de la carga reactiva de C8 que es casi 900 VA a 108 MHz, de modo que se debe elegir el mejor condensador posible en este punto. Se puede considerar también una conexión de 2 ó 3 condensadores en paralelo.

LA RED DE ENTRADA

Esta red es muy similar a la de salida. Consta también de 3 partes:

a) La combinación L1, L2 forma un transformador de no equilibrado a equilibrado. Su impedancia de salida es 50 Ω equilibrados.
b) La combinación L3, L4 forma un transformador de impedancias 4: 1. Su impedancia de salida es 12,5 Ω equilibrados.
c) Los elementos de L5 a L8 y de C3 a C7 forman una red adaptadora de 2 secciones que adapta la impedancia de entrada de los transistores a 12,5 Ω equilibrados.

Todas las observaciones hechas para la red de salida se aplican también a la red de entrada aunque algunas dimensiones sean diferentes.

El cálculo de la red de entrada se realizó de la misma forma que para la red de salida. Sin embargo, la longitud total de las líneas L1 a L4 es demasiado larga para uso práctico. Después de dividir las longitudes de estas líneas por 1,6, los otros componentes se optimizan de nuevo. El resultado fue que la relación de ondas estacionarias de tensión de entrada aumentó de 1,20 a 1,27. Los valores del elemento se pueden hallar en la lista de componentes al final del artículo.

Una consecuencia de esta forma de diseño es que la ganancia de potencia a 87,5 MHz será aproximadamente 1,4 dB mayor que a 108 MHz. Esto puede compensarse después en una de las etapas excitadoras.

Se puede hacer una alternativa de diseño con una ganancia de corriente aproximadamente plana de unos 10 dB. Sin embargo, en este caso la adaptación de impedancias es buena solamente en el extremo superior de la banda de frecuencias; a 87,5 MHz, la relación de ondas estacionarias de tensión de entrada aumentará entonces a aproximadamente 3,2.

COMPONENTES DE POLARIZACION

Teóricamente, el punto V_B debe estar conectado directamente a masa. Sin embargo, puede ser mejor conectarlo a masa a través de un choque de radio-frecuencia conectado en paralelo con una resistencia de 12 Ω de acuerdo con la figura 3.

Las razones son las siguientes:

a) pequeñas cantidades de asimetría en los transistores y en el circuito;
b) una posible oscilación parásita cuando los transistores trabajan en paralelo en vez de en contrafase.

Se han añadido las resistencias R1 y R2 para mejorar la estabilidad durante la adaptación.

Para el punto V_c se mantiene lo mismo que para el punto V_B excepto que en el punto V_c debe conectarse la tensión de alimentación. En la configuración más sencilla, el punto V_c está desacoplado por frecuencias de radio-frecuencia. Una proposición mejor probablemente es el circuito que se muestra en la figura 4.

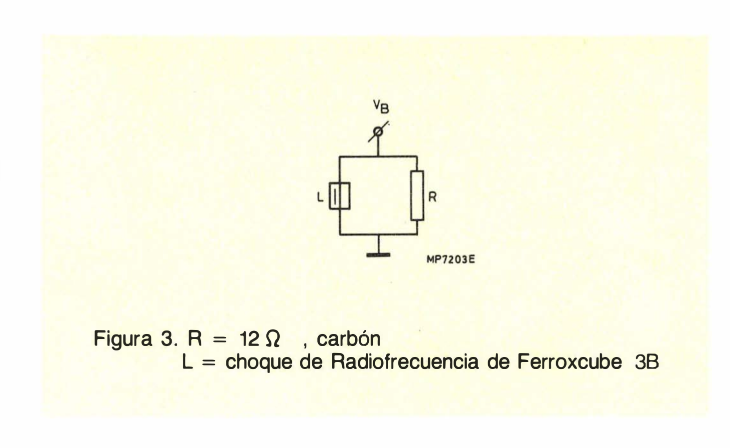


Figura 3. R = 12 Ω , carbón
L = choque de Radiofrecuencia de Ferroxcube 3B

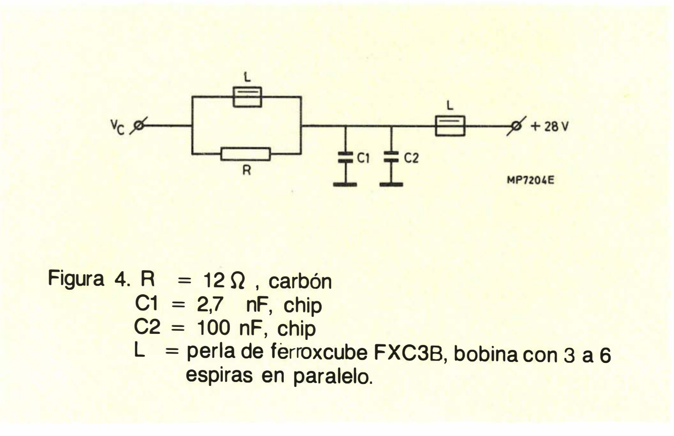


Figura 4. R = 12 Ω , carbón
C1 = 2,7 nF, chip
C2 = 100 nF, chip
L = perla de ferroxcube FXC3B, bobina con 3 a 6 espiras en paralelo.

ALINEAMIENTO

El primer alineamiento se puede hacer mejor sobre una base de pequeña señal comenzando con la red de salida.

Para este propósito se sustituyen los transistores BLV25 por cargas dummy que pueden realizarse a partir de encapsulados varios o pequeñas piezas de placa de circuito impreso. Los componentes que se utilizan son los de la figura 1. Sin embargo es importante mantener todas las inductancias parásitas lo más pequeñas que sea posible utilizando componentes en pastilla (chip).

Hay que mantener también la mejor simetría posible. Puede ser una buena solución algunas resistencias y algunos condensadores en paralelo.

Se puede medir la reflexión respecto a la frecuencia medida en el terminal de salida de 50 Ω. Los condensadores C8, C9 y C10 pueden ajustarse entonces para minimizar esta reflexión.

El alineamiento de la red de entrada debe realizarse con los transistores en el circuito y la tensión de alimentación y la carga conectadas. Una buena posibilidad es ajustar los transistores en clase A para este alineamiento. Con una tensión de alimentación de 28 V y una máxima temperatura del radiador de 70°C, los transistores son capaces de soportar corrientes de c.c. de hasta 4 A por transistor.

Para conseguir esto, la tensión positiva de polarización de base puede ser introducida en el punto V_B. Esto se puede hacer con un circuito de polarización en clase A o con una unidad de polarización en clase A B. Con el generador de señal conectado al terminal de entrada de

50 Ω, la reflexión respecto a la frecuencia debe minimizarse ajustando los condensadores C1 a C7.

Finalmente, es necesario un realineamiento de gran señal en clase B, pero los cambios requeridos serán en general más bien pequeños. La mejor forma de hacer esto es utilizar una fuente de potencia de frecuencia de barrido y estabilizar la potencia de salida del amplificador BLV25. □

Lista de componentes.

T1 = T2 = BLV25

R1 = R2 = 22 Ω ,carbón

C1 = C2 = 200 pF, chip
C3 = 330 pF, chip
C4 = C5 = C6 = C7 = 620 pF, chip
C8 = 240 pF, 500 V, chip
C9 = C10 = 100 pF, 500 V, chip

L1 = cinta de 50 Ω ; anchura = 2,8 mm, longitud = 144 mm.
L2 = cable coaxial semi rígido de 50 Ω ; diámetro = 2,2 mm.
1 = 144 mm + soldado sobre una pista de 50 Ω , anchura = 2,8 mm.
L3 = L4 = cable coaxial semi-rígido de 25 Ω , diámetro = 2,2 mm,
longitud = 96 mm; soldado sobre una pista de 50 Ω,
anchura = 2,8 mm.
L5 = L6 = cinta de 50 Ω; anchura = 2,8 mm, longitud = 18,1 mm.
L7 = L8 = consta de 30 Ω; anchura = 6,0 mm, longitud = 3,8 mm.
L9 = L10 = cinta de 30 Ω; anchura = 6,0 mm, longitud = 14,1 mm.
L11 = L12 = cable coaxial semi-rígido de 25 Ω, diámetro = 3,5 mm.
longitud = 60,3 mm., soldado sobre una pista de 50 Ω,
W = 2,8 mm.
L13 = línea plana de 50 Ω; anchura = 2,8 mm, longitud = 139,6 mm.
L14 = cable coaxial semi-rígido de 50 Ω; diámetro = 3,5 mm,
longitud = 136,6 mm; soldado sobre una pista de 50 Ω; anchura = 2,8 mm.

Material de la placa de circuito impreso: fibra de vidrio epoxi de 1/16 de pulgada, ϵ_r = 4,5.

Regulación del tiempo de encendido de un motor de combustión interna con FPLA

El diagrama de la figura 1 muestra un sistema para optimizar el tiempo de encendido de un motor de combustión interna en función de la velocidad del motor, la temperatura y la depresión en el delco. La mayor contribución al avance correcto de la chispa proviene de la velocidad del motor. Para esta medida se necesitan dos relojes: una base de tiempos constante procedente del oscilador de cristal y un ciclo completo de la salida de un disco finamente ranurado en el distribuidor.

Los valores de avance de la chispa computados por

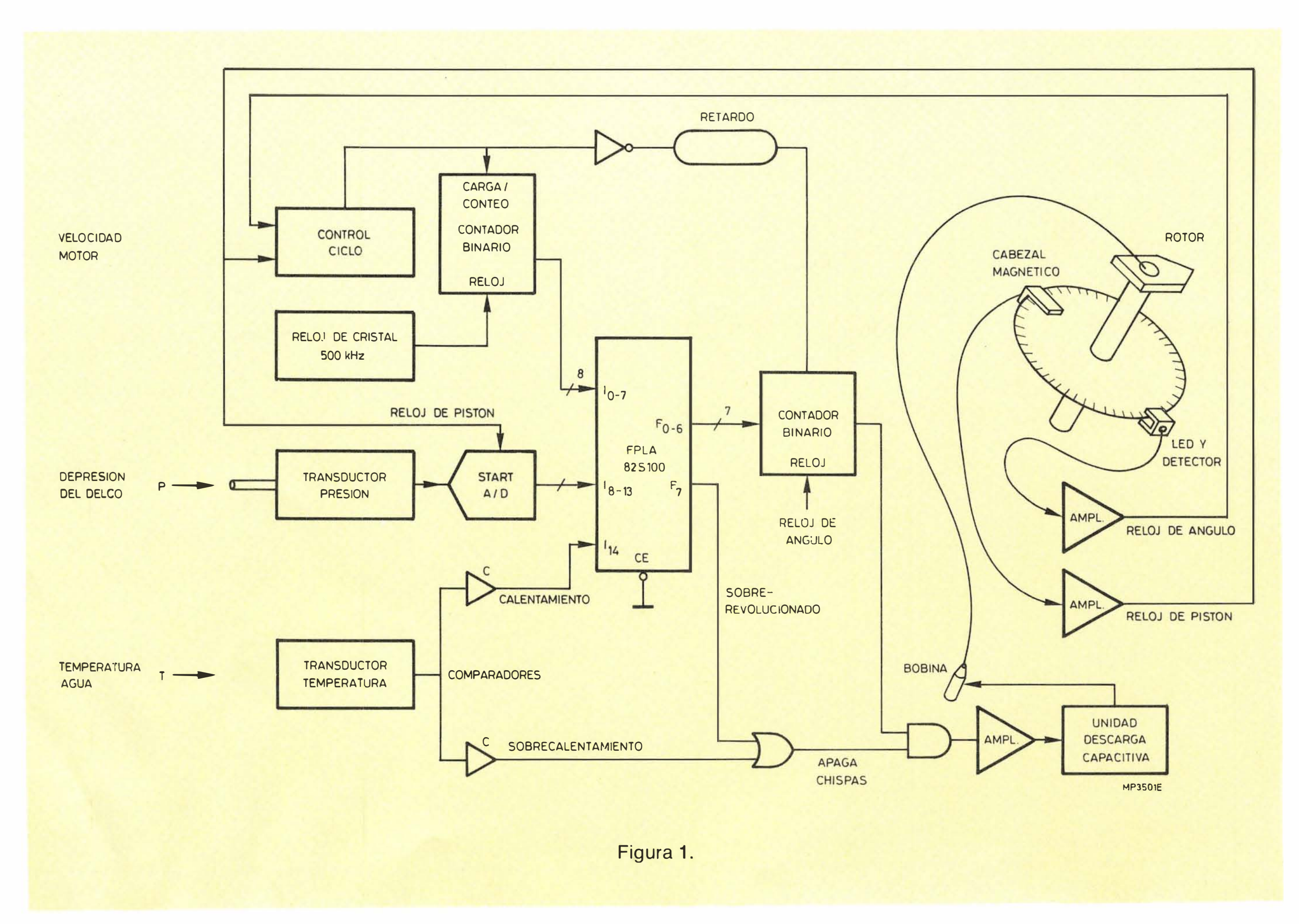


Figura 1.

FPLA son cargados en el contador de salida a través de un elemento de retardo en cuanto se ha determinado la velocidad del motor. Al mismo tiempo, se desinhibe la entrada de reloj angular y el contador se incrementa a su máximo valor. Este disparará una unidad de descarga capacitiva que a su vez enciende la mezcla en la cámara de combustión. Se ha añadido una puerta para anular la chispa bajo determinadas condiciones de trabajo del FPLA tal como una velocidad excesiva del motor.

Aunque sólo hay 48 términos disponibles en el 82S100, es suficiente para un encendido de automóvil. Sin embargo, la resolución efectiva de los valores de entrada y salida no está limitada a una parte de las 48. Debido a las linealidades y a que hay más de un valor de entrada variable, puede haber numerosas formas de expresión para cualquiera de las 48 soluciones. Una pendiente de entrada creciente tendrá un efecto decreciente sobre una salida y los bits de orden inferior pueden programarse para un estado "No indiferente". Además, si un parámetro de entrada pasa a ser prioritario en determinada salida, la importancia de los otros disminuirá en la misma relación.

Mientras se trabaja con soluciones hipotéticas, parece obvio que es preferible mantener los valores de entrada en proporción directa a los de salida. De esta forma, se necesitan menos bits para definir una nueva función en la que pueden haber cierto número de variables de entrada "indiferentes". Esta regla no fué cumplida sólo en el circuíto de cuentavueltas en favor del tiempo de respuesta. Aquí, fueron necesarios varios bits para determinar el intervalo de tiempo más pequeño que significa un motor sobre-acelerado. □

Uso del circuito integrado SAA 1027 para motores paso a paso de ocho polos

Dados los avances tecnológicos que implican el uso de microprocesadores para la manipulación de datos, también hoy en día se emplean los mismos para el control preciso de elementos electromecánicos requeridos en usos científicos, industriales y periféricos.

Entre estos ocupa un lugar preeminente el "Stepper Motor" o motor paso a paso. Este provee un control preciso del ángulo de rotación de un eje según el número de impulsos recibidos de un circuito lógico. Por esto son de particular interés los circuitos que generan las formas de onda requeridas para el funcionamiento de tales motores.

Entre los modelos actuales de dichas unidades se va generalizando el uso de un sistema que es suficiente para determinar tanto la rotación como el sentido de dichos motores paso a paso. Estos pueden ser de baja potencia o de alto par de torsión requeridos en máquinas herramienta con control numérico de 200 pasos por vuelta.

Con objeto de simplificar los circuitos, la firma Philips Signetics ha producido un circuito integrado SAA1027 capaz de proporcionar hasta 0,36 A de corriente por bobina en los motores cuadrifásicos (fig. 1.) Para mayores prestaciones se emplean transistores externos de la potencia requerida.

Para usos específicos se requieren a veces motores paso a paso de ocho fases como el PD12 y PD16 de fabricación Philips para los cuales existe un circuito con elementos discretos para pilotarlo (Philips nº 9904.131.03004). Este circuito puede ser sustituido por el integrado SAA1027 con mayor eficiencia, simplicidad y economía. Con todo este servicio se requieren dos unidades SAA1027 para generar las ocho fases (fig. 2).

Del circuito puede apreciarse que los impulsos de entrada son divididos por dos por el integrado 4013 y las salidas Q y $\overline{Q}$ son conectadas a la patilla 15 de los dos SAA1027. Para asegurar el correcto orden de las ocho fases se debe proporcionar un "reset" (puesta a cero) en el momento de puesta en marcha usando el circuito RC ilustrado.

Para algunos usos en que los impulsos tienen una frecuencia constante superior a la frecuencia de arranque permitida del motor paso a paso junto con sus sistema mecánico y si por otra parte no se requiere el contaje de los mismos, se puede emplear un integrado PLL como el 4046. Es sabido que dicho integrado tiene un oscilador con frecuencia dependiente de una tensión aplicada y además un comparador de fase. Este comparador genera una tensión más o menos positiva según la

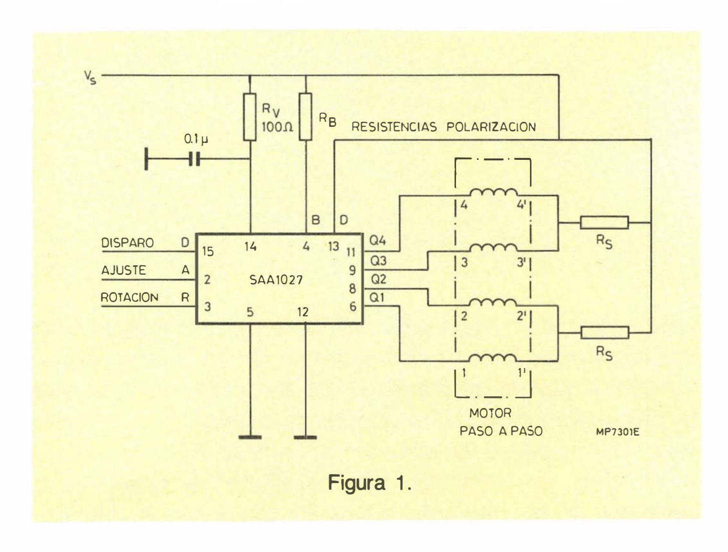


Figura 1.

Figura 2.

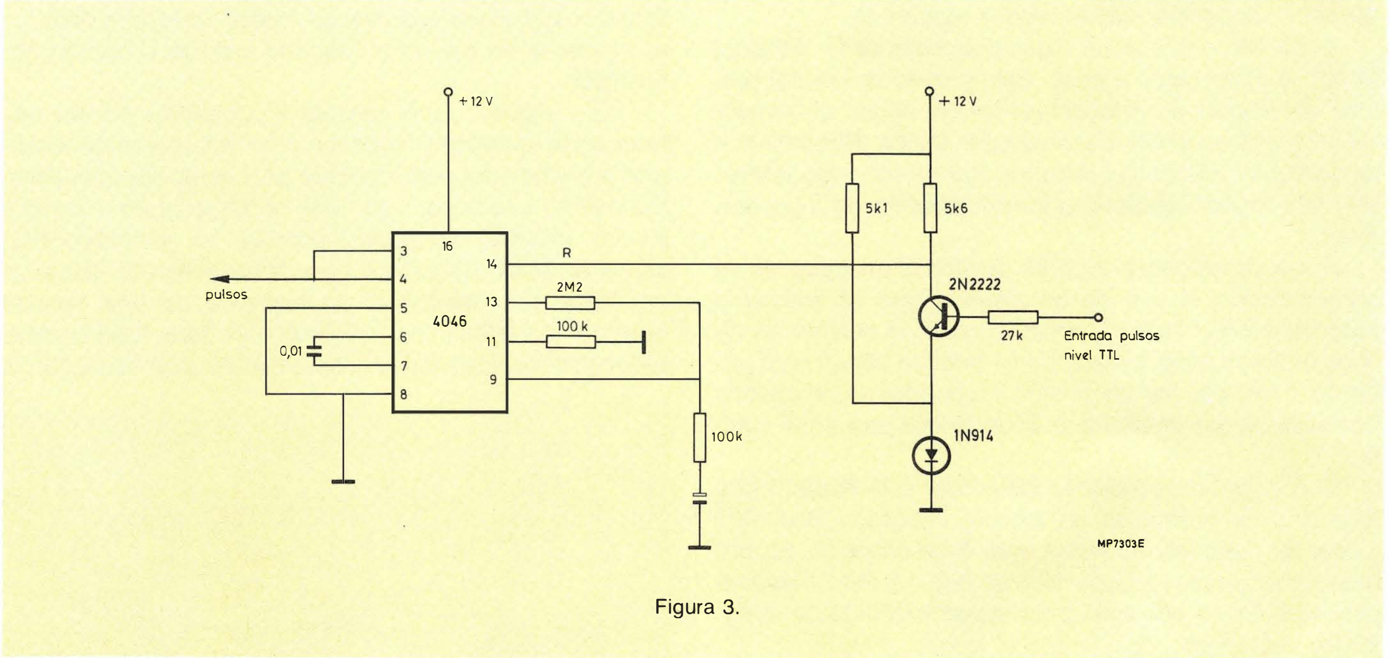


Figura 3.

fase entre dos frecuencias una de las que puede ser del oscilador antedicho y otra exterior. Si se interconectan estas dos partes del 4046, el oscilador interno seguirá a la frecuencia externa trayéndolo al sincronismo. Si además, se introduce un circuito de retardo RC en la realimentación, se obtendrá gradualmente el sincronismo después de un intervalo según la constante de tiempo.

Este oscilador interno será al fin el que proporcionará los pulsos requeridos por el SAA1027 que así acelerará desde cero al motor paso a paso hasta traerlo a la velocidad de régimen. Este circuito puede apreciarse en la figura 3. Se añadió un simple circuito para cambiar del nivel TTL (p.ej de un microprocesador) al nivel de los circuitos CMOS con alimentación de 12 voltios. □

EXCITACION DIRECTA DE 32 SEGMENTOS DE CRISTAL LIQUIDO

La gama Miniwatt de excitadores de visualizadores de cristal líquido ha sido ampliada con el doble excitador en un solo chip PCF2112. Este circuito integrado puede excitar directamente visualizadores de cristal líquido de hasta 32 segmentos y acepta datos en serie de un microordenador. El PCF 2112 está diseñado para aplicaciones de baja tensión, acepta una alimentación de 2,25 V a 6,5 V, consume sólo 10 µA, y opera sobre el amplio margen de temperatura de −40°C a +85°C. Esto lo hace muy adecuado para utilizarlo con visualizadores de cristal líquido en el tablero de instrumentos de automóviles y en visualizadores de frecuencia en autorradios.

Este nuevo excitador se añade a los PCE 2100, PCE 2110 y PCE 2111, que pueden excitar hasta 40 segmentos LCD, 60 segmentos LCD con 2 LEDS, y 64 segmentos LCD respectivamente.

Existe un surtido de encapsulados; el PCF 2112 P en una cápsula de plástico DIL de 40 terminales (SOT-129), el PCF 2112T en un encapsulado de plástico plano de 40 terminales (VSO40 / SOT-158).

El encapsulado VSO-40 /SOT-158 es el mismo que el SO de 24 terminales (SOT-137A), pero con terminales con un paso de 0,762 mm. Este encapsulado es adecuado para todos los métodos de soldadura, incluso soldadura por onda. La disposición DIL de los terminales implica que, por ejemplo, es posible conectar en cascada varios excitadores PCF 2112 sobre una placa de circuito impreso de una cara y de 20 mm de ancho. El encapsulado VSO-40 / SOT-158 se suministra también con rieles y por tanto es adecuado para montaje automático.

MICROORDENADOR RAPIDO Y DE BAJA POTENCIA

Miniwatt presenta el microordenador H-MOS, MAB 8048H, que tiene todas las características del MAB 8048 NMOS ya conocido pero incorpora la alta velocidad y el bajo consumo de potencia de la tecnología H-MOS. Las aplicaciones típicas de este microordenador son en equipos de comunicaciones, controladores, aplicaciones domésticas, instrumentos de prueba y de medida, automóvil y equipos de radio y televisión.

El MAB8048H tiene un procesador central de 8 bits, memoria de programa (ROM) de 1 K octeto, memoria de lectura/escritura (RAM) de 64 octetos, 27 líneas de E/S, y un contador/temporizador de 8 bits además de los circuitos de reloj y oscilador.

También presentamos el MAB8035H, que es idéntico al MAB8048H pero sin incluir memoria de programa, por lo que se utiliza con una EPROM/ROM externa.

Están disponibles dos versiones de los microordenadores MAB8048H y MAB8035H, con frecuencias de reloj de 6 MHz y 8 MHz. Cada una de estas versiones requiere una única alimentación de +5 V (±10%), y consume una máxima corriente de alimentación de sólo 80 mA. El consumo de potencia típico es 50 mA.

Ambos microordenadores están encapsulados en una cápsula de plástico DIL de 40 terminales (SOT-129), cerámica CERDIL (SOT-145), o metal-cerámica CERDIP (SOT-88A). Versiones en encapsulados VSO-40 (de dimensiones muy pequeñas) están en preparación.

CIRCUITOS INTEGRADOS PARA RELOJES DE AUTOMOVIL CON VISUALIZADOR DE CRISTAL LIQUIDO DE 4 DIGITOS

Los excitadores de visualizadores de cristal líquido PCF 1171 y PCF 1172 anunciados por Miniwatt tienen todas las características necesarias para relojes de automóviles. Estos circuitos tienen regulación de tensión incorporada, un oscilador controlado por cristal de 4,19 MHz a temperatura estable, conmutadores de entrada insensibles al ruido, y trabajan en un amplio margen de temperaturas.

El PCF 1171 es un visualizador de 31/2 o 4 dígitos que tienen 12/24 horas seleccionable; el PCF 1172 es un visualizador de 31/2 dígitos que tiene 12 horas con indicación AM/PM. Ambos circuitos visualizan horas y minutos con un punto intermitente o continuamente iluminado (segundos). Para que el circuito trabaje a partir de baterías sólo necesita una resistencia, dos condensadores y un cristal de cuarzo.

Existe una variedad de encapsulados: el PCF 1171AT / PCF 1172AT en una cápsula SOT-158A (terminales doblados hacia abajo) o VSO-40 de 40 terminales para montaje del substrato, el PCF 1171BT / PCF 1172BT en una cápsula SOT 158B (terminales doblados hacia arriba) o VSO-40 de 40 terminales para montaje en los orificios de una placa de circuito impreso, y el PCF 1171U /PCF 1172U se suministran como chips desnudos en bandeja.

Para mayor información dirigirse a Miniwatt, S.A. División Comercial Balmes, 22 Barcelona - 7.

BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

C7	12-82	VARIABLE CAPACITORS	150 Ptas.
IC3	09-82	ICs FOR DIGITAL SYSTEMS AND RADIO, AUDIO AND VIDEO EQUIPMENT	600 Ptas.
S5	11-82	FIELD-EFFECT TRANSISTORS	280 Ptas.
C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 Ptas.

Data Handbooks

	S1	09-82	DIODES	525 ptas.
	S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
	S3	11-82	SMALL–SIGNAL TRANSISTORS	625 ptas.
	S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
	S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
	S7	12-82	MICROMINIATURE SEMICONDUCTORS	425 ptas.
*	S8	06-81	DEVICES FOR OPTOELECTRONICS	470 ptas.
*	S10	09-81	WIDEBAND TRANSISTORS AN HYBRIDS	475 ptas.
*	IC1	05-80	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	425 ptas.
	IC2	05-80	BIPOLAR ICs FOR VIDEO	500 ptas.
	IC4	10-80	DIGITAL INTEGRATED CIRCUITS-LOCMOS	650 ptas.
	IC5	02-80	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
	IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
	IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
	IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
	C1	10-81	ASSEMBLIES	700 ptas.
	C2	06-81	TUNERS	375 ptas.
	C3	01-81	LOUSPEAKERS	475 ptas.
	C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
	C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
*	C6	05-81	ELECTRIC MOTORS AND ACCESORIES	450 ptas.
	C10	10-80	CONNECTORS	280 ptas.
	C11	05-82	NON-LINEAR RESISTORS	325 ptas.
	CM12	11-79	VARIABLE RESISTORS AND TEST SWITCHES	250 ptas.
	CM13	12-79	FIXED RESISTORS	350 ptas.
	C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
	C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
*	T1	02-80	TUBES FOR R.F. HEATING	500 ptas.
	T2	04-80	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
*	T3	06-80	KLYSTRONS, TWTS, MICROWAVE DIODES	350 ptas.
	T4	09-80	MAGNETRONS	325 ptas.
*	T5	08-81	CATHODE-RAY TUBES	525 ptas.
	T6	07-80	GEIGER MULLER TUBES	280 ptas.
	T7	02-82	GAS FILLED TUBES	300 ptas.
	T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
	T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.
	T10	05-81	CAMARA TUBES IMAGE INTENSIFIERS	510 ptas.

Catálogos

CT1	81/82	GENERAL CATALOGUE	960 ptas.
CT2	81/82	SEMICONDUCTORS	300 ptas.
CT3	81/82	INTEGRATED CIRCUITS CATALOGUE	300 ptas.
CT4		RESISTORES	25 ptas.

*** Agotados**



Miniwatt

Vol. 22 Nº 2 Abril 1983 175 ptas.

Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

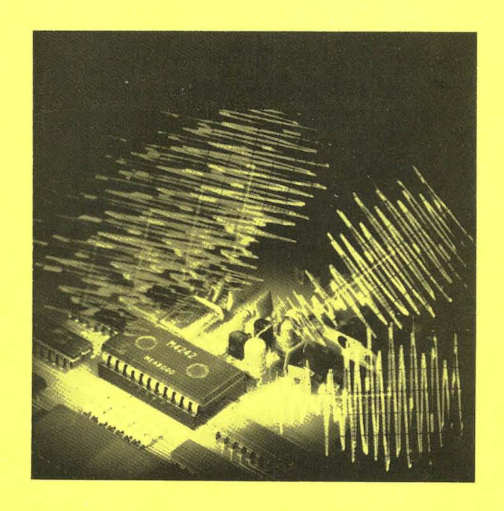
Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspes, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210.2641



signetics





Vol. 22 Nº 2 Abril 1983 175 ptas.

Indice

Revista Miniwatt

Publicado por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.

Circuitos CMOS de alta velocidad

La nueva familia lógica de circuitos integrados de alta velocidad PC54/74 puede reemplazar, con un consumo de potencia menor, a los circuitos lógicos schottky TTL de baja potencia y, a su vez, es también una alternativa rápida a los recientes circuitos de tecnología CMOS. Basados en procesos mejorados de la actual tecnología CMOS, permiten operar a tensiones de alimentación de hasta 2 voltios, por lo que serán compatibles con las futuras generaciones de microprocesadores y memorias que necesitarán una alimentación inferior a 5 voltios.

Los procesos de fabricación de circuitos integrados de cierta complejidad como son microprocesadores y memorias de gran capacidad han sido mejorados hasta tal punto que estos circuitos son ahora más rápidos y tienen un consumo de potencia inferior que los circuitos empleados hasta el momento como acoplamiento o interconexión. Este contratiempo, que perjudica notablemente el aprovechamiento de las características del sistema que los utiliza, ha resaltado la vital importancia de continuar con los actuales programas de desarrollo para reducir el consumo de potencia y aumentar la velocidad de los circuitos que componen un diseño con componentes lógicos.

En la década de los setenta se ha empleado un proceso CMOS de autoalineado de 6 μm (y posteriormente de 4 μm) y la técnica de oxidación local (LOCOS) para la fabricación de la familia HE4000B. Esta familia de circuitos CMOS era aproximadamente tres veces más rápida que la entonces utilizada familia CMOS de puerta de metal, consumiendo un 65 % de la potencia dinámica. Actualmente se emplean los mismos sistemas de fabricación de circuitos CMOS, pero con ligeras diferencias: una estructura de puerta de 3 μm y una capa más delgada de óxido en la región de puerta, para obtener un incremento de velocidad y mejorar las características de la nueva familia de circuitos integrados lógicos de alta velocidad en tecnología CMOS, PC54/74.

Estas mejoras en el proceso CMOS dotan a la familia PC54/74 de unas características de bajo consumo, alta inmunidad al ruido y un margen de temperaturas de operación que las de la familia CMOS anterior, combinadas todas ellas con una mayor velocidad y mayor cargabilidad de salida; carateristicas que hasta el momento sólo

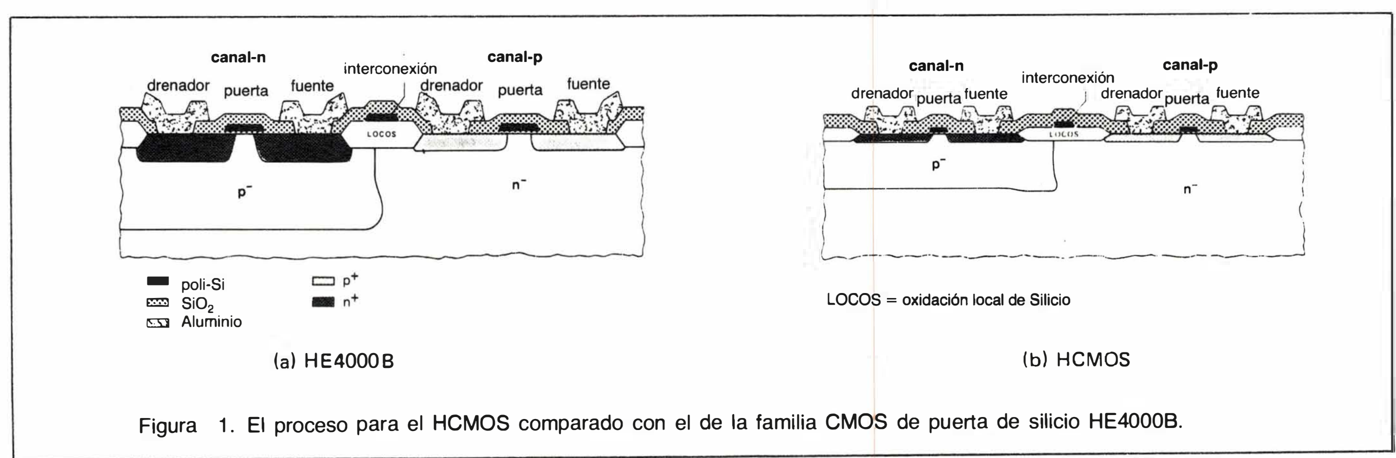


Figura 1. El proceso para el HCMOS comparado con el de la familia CMOS de puerta de silicio HE4000B.

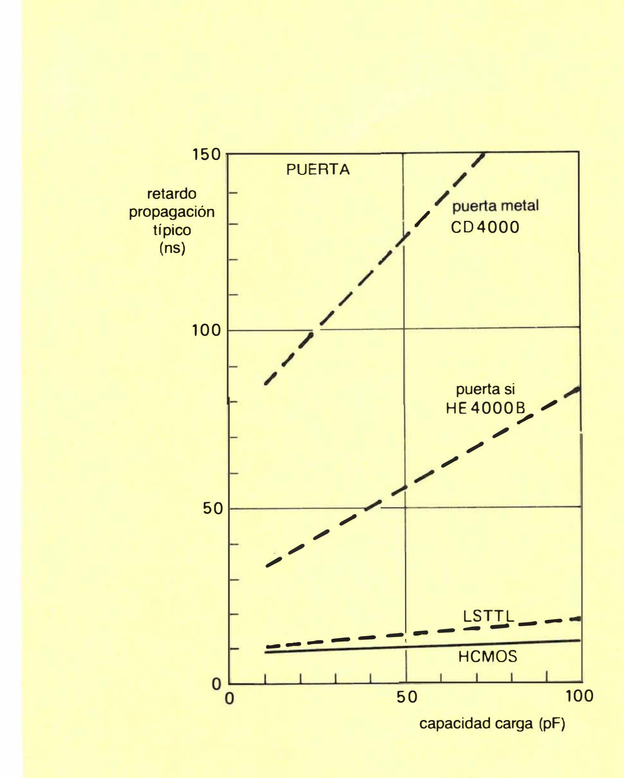


Figura 2. Como su nombre sugiere, el CMOS de alta velocidad es rápido. El tiempo de propagación con una carga de 50 pF es 1/6 del de los primeros circuitos CMOS y 1/12 del de la puerta de metal CMOS

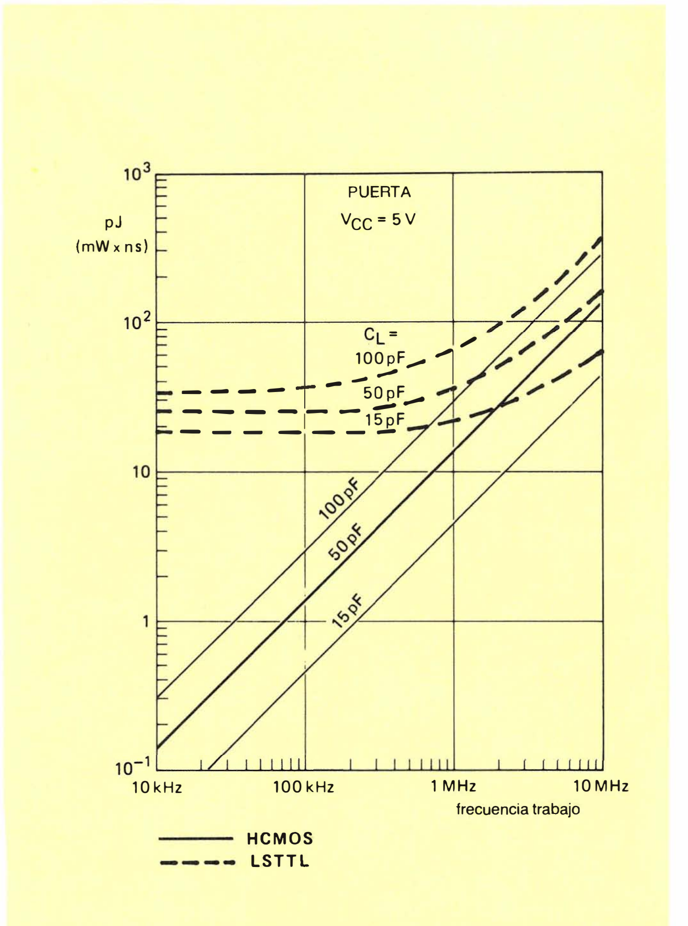


Figura 3. El producto potencia/velocidad para los HCMOS y LSTTL muestra las ventajas del HCMOS a frecuencias inferiores a 10 MHz.

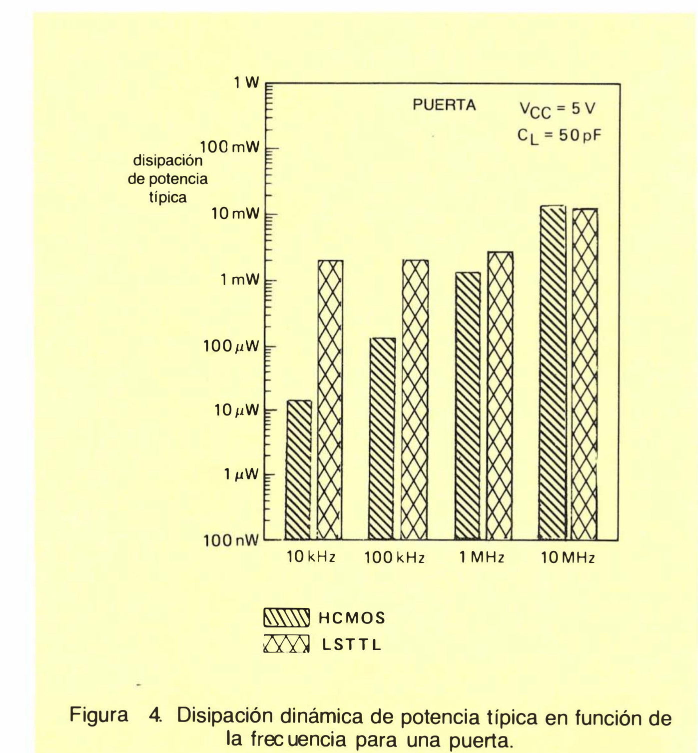


Figura 4. Disipación dinámica de potencia típica en función de la frecuencia para una puerta.

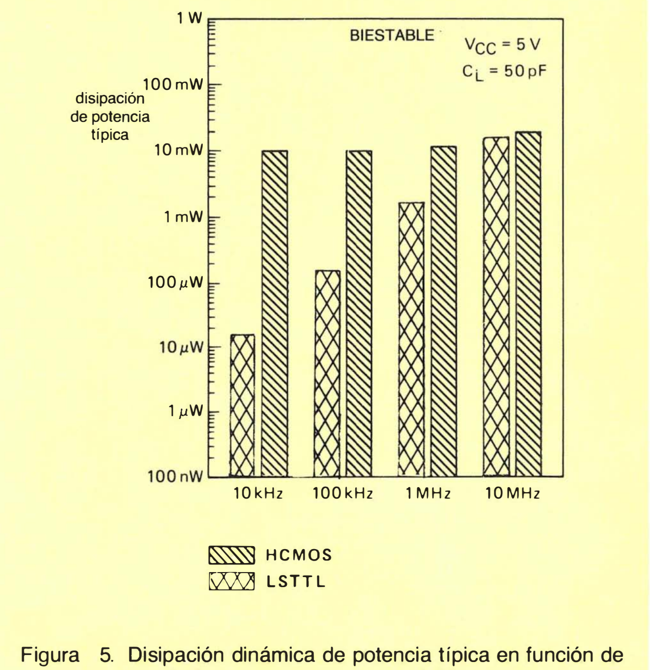


Figura 5. Disipación dinámica de potencia típica en función de la frecuencia para un biestable.

Comparación de CIs digitales que contienen 4 puertas NAND

	puerta metal CD4000	puerta-Si HE4000B	LSTTL 54/74LS	HCMOS PC54/74
Máxima tensión alimentación (V_{CC})	3-18 V	3-15 V	5 V ± 5% (com.) 5 V ± 10% (mil)	2-6 V (HC/HCU) 5 V ± 10% (HCT)
Disipación típica en reposo por puerta	2,5 nW	2,5 nW	2 mW	2,5 nW
Máx. corriente en reposo por circuito a 85° C	7,5 μA	7,5 μA	3 mA*	20 μA
Disipación típica de potencia por puerta (V_{CC} = 5 V, C_L = 50 pF)				
a 10 kHz	25 μW	16 μW	2mW	14 μW
a 100 kHz	250 μW	160 μW	2 mW	140 μW
a 1 MHz	2,5 mW	1,6 mW	2,8 mW	1,4 mW
a 10 MHz	—	—	12,5 mW	14 mW
Retardo propagación típico				
C_L = 15 pF	90 ns	36 ns	10 ns	9 ns
C_L = 100 pF	175 ns	83 ns	17 ns	11,5 ns
Cargabilidad (cargas TTL)	1	1	10	10
Máx. frecuencia funcionamiento con C_L = 15 pF	3 MHz	5 MHz	25 MHz	25 MHz
Márgen de ruido en el peor caso				
V_N en nivel 0 (% V_{CC})	29	29	8	18
V_N en nivel 1 (% V_{CC})	29	29	14	28
Márgen temperatura funcionamiento				
estandar (° C)	−40 a +85	−40 a +85	−0 a +70	−40 a +85
ampliado (° C)	−55 a +125	−55 a +125	−55 a +125	−55 a +125

* 50% de puerta en el nivel 1.

podian obtenerse con los circuitos bipolares LSTTL. Asímismo, la familia PC54/74 elimina el compromiso entre velocidad y potencia consumida y permite una optimización de los nuevos diseños con circuitos lógicos CMOS. La famiia PC54/74 también permite reemplazar directamente, en parte o en su totalidad, los componentes lógicos de las familias CMOS y LSTTL, sin ningún problema de acoplamiento. Esto reduce considerablemente los costos, ya que simplifica las fuentes de alimentación y los requisitos de refrigeración, permite una mayor densidad de componentes, mejora la fiabilidad y prolonga la vida operativa del equipo.

En principio, la familia PC54/74, que será ampliada en el futuro, comprende 117 circuitos, todos ellos disponibles en dos versiones. Circuitos con la referencia HC, con memorias intermedias de salida con niveles de conmutación CMOS de alta inmunidad al ruido, una corriente de puerta típica de 3 μA a 10 kHz, corrientes de entrada y alimentación en reposo despreciables, tiempos de propagación típicos de 9 a 11,5 ns (con carga capacitiva de 15 a 100 pF), y una tensión de alimentación entre 2 V y 6 V; su principal papel es el de reemplazar a circuitos CMOS en nuevos diseños con una mayor velocidad.

También hay inversores sin memorias intermedias de salida (referencia HCU) para construir redes RC, osciladores a cristal y otros circuitos de realimentación que operan en forma lineal.

Los circuitos con referencia HCT también poseen memorias intermedias de salida con las mismas funciones y características que los tipos HC, pero los niveles de entrada son TTL compatibles, y operan a una tensión de alimentación de 5 V ±10%, y son compatibles patilla a patilla con los de la serie lógica LSTTL. Su principal función es reemplazar a los circuitos LSTTL, reduciendo el consumo sin reducir la velocidad.

Resumiendo, las características principales de la familia de circuitos CMOS de alta velocidad PC54/74 son:

- Baja disipación . El consumo típico en reposo es de 2 nA para puertas, 4 nA para biestables y de 8 nA para MSI. Para puertas, la corriente máxima de reposo a 85°C es de 20 μA. La corriente típica de funcionamiento es de 3 μA a 10 kHz, 30 μA a 100 **kHz** y 300 μA a 1 MHz. Esto se compara con las corrientes de funcionamiento de la serie LSTTL que son de 400 μA hasta 100 kHz y de 560 μA a 1 MHz para cada puerta.

- Frecuencia de operación típica de hasta 50 MHz (15 pF, 25°C). A una tensión de alimentación de 5 voltios, el tiempo de propagación típico por puerta es de 9 a 11,5 ns, tanto para las transiciones de uno a cero como de cero a uno con unas cargas capacitivas entre 15 y 100 pF. Es decir, la cuarta parte del tiempo de propagación de las primeras series CMOS.
- Funciones y distribución de patillas idénticas a los circuitos de las familias LSTTL y HE4000B.
- Los tipos de alta velocidad en los nuevos diseños de CMOS (referencias HC/HCU) operan desde 2 V a 6 V y disponen de niveles de conmutación de las entradas iguales a los CMOS estándar de alta inmunidad al ruido (el doble del nivel de ruido en c.c. de la serie LSTTL).
- Tipos con niveles de conmutación TTL disponibles (referencia HCT). Estos tipos trabajan con una alimentación de 5 V ±10% y son empleados principalmente para reemplazar a la serie LSTTL para reducir el consumo de potencia sin pérdida de velocidad. Estos tipos también son utilizables en aquellos casos en los que se desee convertir los niveles TTL a niveles CMOS.
- Cargabilidad de salida de 10 LSTTL para salidas estándar (4 mA); y de 15 LSTTL para salidas de bus (6 mA). Es decir, diez veces más que los primeros circuitos de tecnología CMOS.
- La estandarización de las memorias intermedias de salida permite tener los mismos consumos de corriente tanto en los flancos de subida como en los de bajada de las señales (7,5 ns para salidas estándar y 6 ns para salidas de bus). Esto significa una simplificación de los diseños en combinación con una velocidad y características óptimas.
- Alta inmunidad a descargas electrostáticas.
- Amplio margen de temperaturas de trabajo:
  Estándar (referencia PCF74): −40°C a +85°C
  Ampliada (PCC54): −55 a +125°C
- Encapsulados disponibles:
  plástico DIL y microencapsulado (SO)
  Cerámicos DIL

CARACTERISTICAS DE LA FAMILIA HCMOS

Tensión de alimentación

El límite inferior de la tensión de alimentación ha sido ampliado a 2 V, permitiendo una variación entre 2 V y 6 V. Esto proporciona una ventaja importante sobre los primeros circuitos CMOS porque permitirá el uso continuado de los circuitos HCMOS en los diseños con las futuras generaciones de memorias y microprocesadores, los cuales requeriran una tensión de alimentación menor de 5 V. La relación de 3 a 1 entre los límites inferior y superior de la tensión de alimentación permite el empleo de fuentes de alimentación sencillas, facilitando el empleo de baterias y permitiendo el empleo de baterias de litio como fuentes de emergencia.

Los circuitos HCMOS con referencia HCT son compatibles patilla a patilla con los circuitos equivalentes de la familia LSTTL y están diseñados para reemplazar a aquellos con el fin de reducir el consumo de potencia de los diseños existentes. Los circuitos HCT conservan la alimentación tradicional de la familia LSTTL (5 V), pero

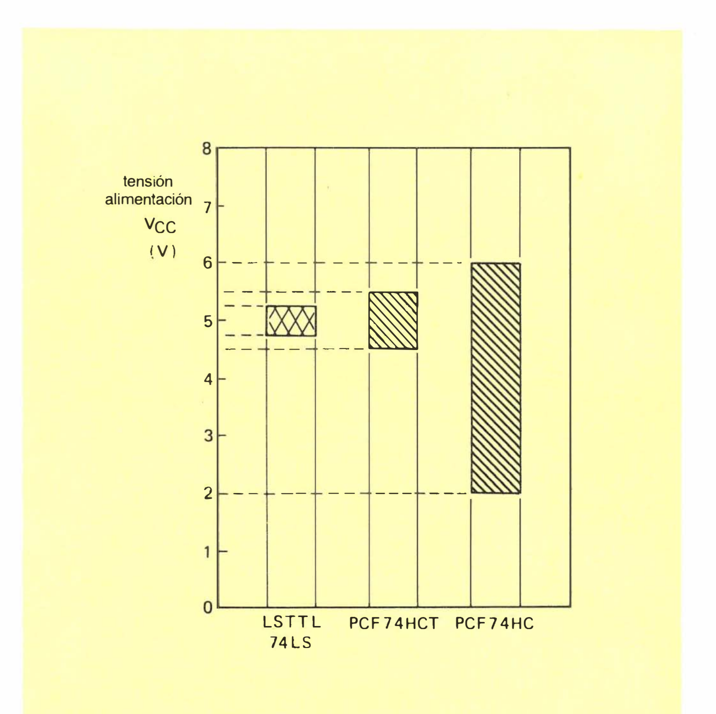


Figura 6. Los rangos de alimentación muestran que los circuitos HCT poseen un 5 % más de margen que los 74LS. Los circuitos con referencia HC pueden operar a una tensión de 2 V.

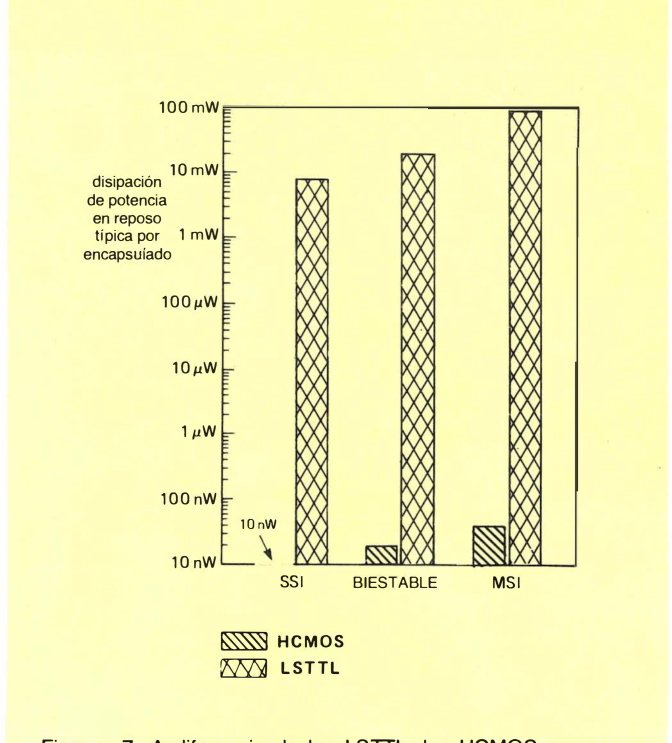


Figura 7. A diferencia de los LSTTL, los HCMOS consumen una potencia despreciable cuando no están en conmutación.

ha sido ampliada desde ±5% a ±10% para todos los márgenes de temperatura. Esto permite a los circuitos LSTTL de amplio margen de temperatura, ser reemplazados por circuitos HCMOS con un margen de temperaturas estándar.

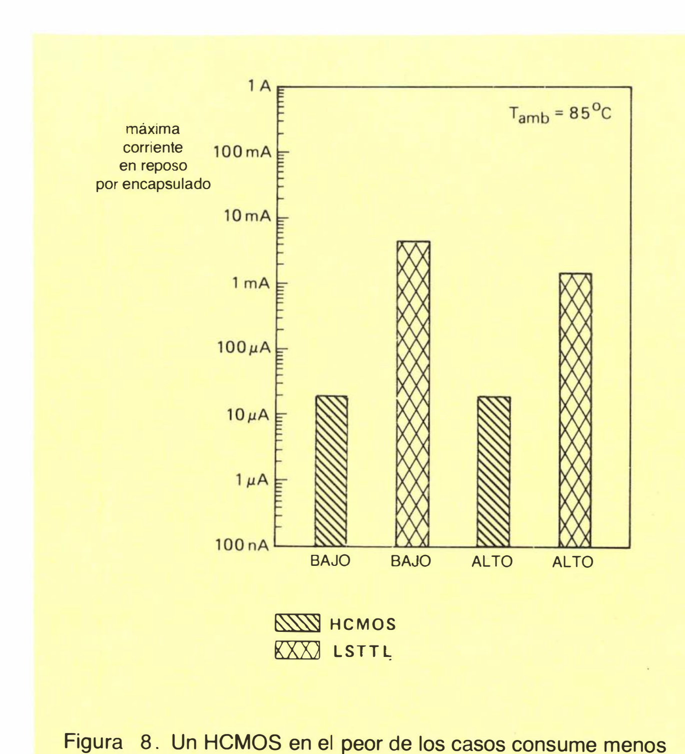


Figura 8. Un HCMOS en el peor de los casos consume menos de la mitad de potencia que su función equivalente en LSTTL.

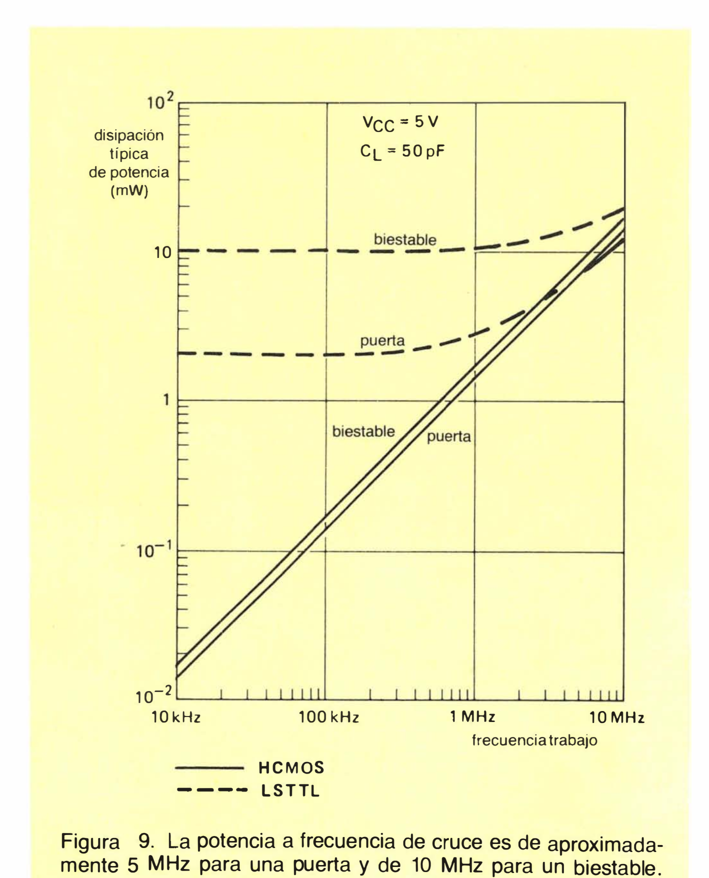


Figura 9. La potencia a frecuencia de cruce es de aproximadamente 5 MHz para una puerta y de 10 MHz para un biestable.

Disipación de potencia

Uno de los principales requisitos de cualquier sistema lógico es la disipación de potencia. Aparte de un ahorro de energía, una baja disipación de potencia minimiza los costos de un sistema y mejora la fiabilidad, ya que reduce la producción de calor. Esto simplifica las fuentes de alimentación (hasta el punto de que en algunos casos pueden emplearse baterias), y puede reducirse la circuiteria. Como se ha expuesto, las placas con baja disipación permiten una gran densidad de componentes con la consecuente reducción de peso y tamaño del equipo.

Considerando en primer lugar la disipación de potencia, la figura 7 muestra que todas las funciones HCMOS disipan menos de la quinta parte de la potencia disipada por las funciones equivalentes en LSTTL. Esto es debido, a diferencia de los circuitos TTL a que los circuitos CMOS solamente disipan una potencia insignificante debido a la corriente de reposo cuando no están en conmutación. La figura 8 muestra que la corriente máxima de reposo de los circuitos HCMOS de cuatro puertas tomada en estado uno a 85°C es solamente el 1,3% de la corriente de un circuito LSTTL en las mismas condiciones.

La figura 9 compara la disipación dinámica de las puertas y biestables de los circuitos LSTTL y HCMOS con una carga de 50 pF y muestra la amplia diferencia de potencia a bajas frecuencias. Esto es debido a que el gran valor de la corriente de reposo de los circuitos TTL predomina sobre su corriente de tránsito y hace que la potencia disipada sea independiente de la frecuencia por debajo de 1 MHz. En los circuitos HCMOS, la corriente de reposo es tan baja que predomina la corriente de transición y su disipación de potencia es siempre directamente proporcional a la frecuencia. La frecuencia de cruce (la frecuencia a la cual un circuito HCMOS comienza a disipar más potencia que su equivalente en LSTTL) es aproximadamente de 5 MHz para una puerta, y de aproximadamente 10 MHz para un biestable. Sin embargo, los gráficos son solamente para una puerta y un biestable. Si la disipación dinámica de potencia se considera para un total de cuatro puertas con sólo una de ellas en conmutación, la situación cambia considerablemente. Ya que las cuatro puertas LSTTL pueden estar en conmutación o no estarlo, la disipación de potencia para una puerta LSTTL en la figura 9 deberá incrementarse en 6 mW (tres puertas estáticas) en todas las frecuencias. En el caso de circuitos HCMOS, solamente la puerta en conmutación precisará corriente. La línea correspondiente a la gráfica del circuito HCMOS en la figura 9 muestra la ventaja para el total de cuatro puertas. En la figura 9 puede apreciarse claramente, considerando el total de puertas de un encapsulado (cuatro), que la potencia a frecuencia de cruce se incrementa aproximadamente a 10 MHz.

Es interesante resaltar que, en un circuito complejo como puede ser una cadena de diez estables, la potencia en frecuencia de cruce aumenta por encima del límite superior del margen de frecuencias de trabajo del HCMOS. Esto es debido a que en una cadena de divisores con HCMOS, cada biestable disipa la mitad de potencia que su predecesor ya que éste trabaja a la mitad

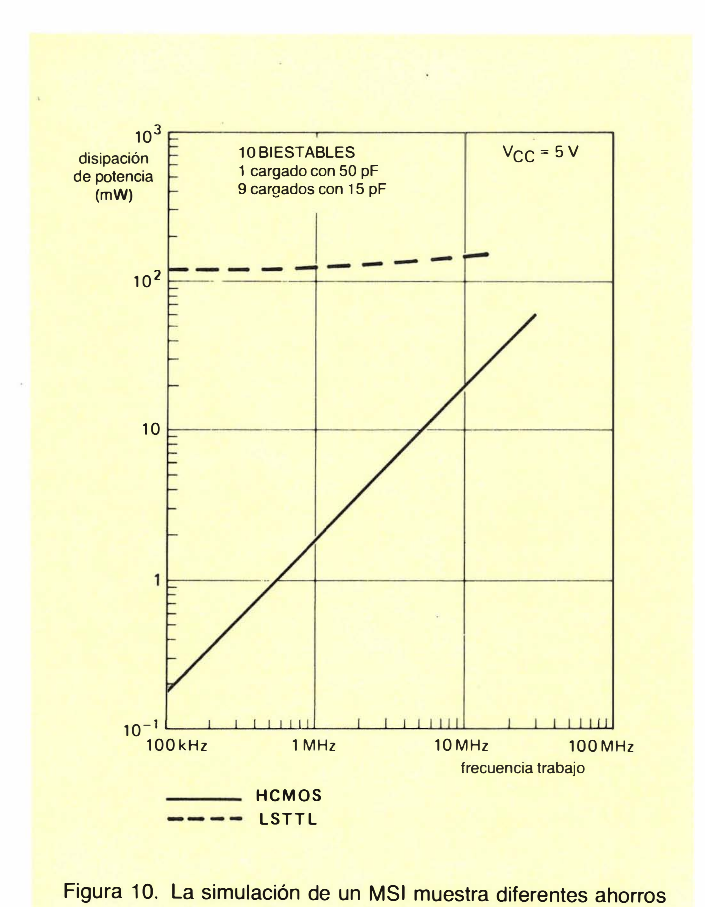


Figura 10. La simulación de un MSI muestra diferentes ahorros de energía para todas las frecuencias.

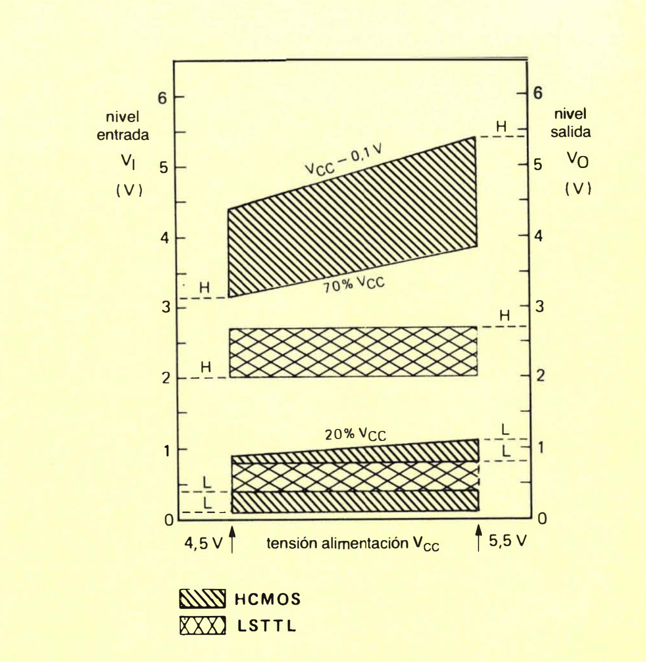


Figura 11. Los márgenes de ruido de los HCMOS son más amplios que los de LSTTL.

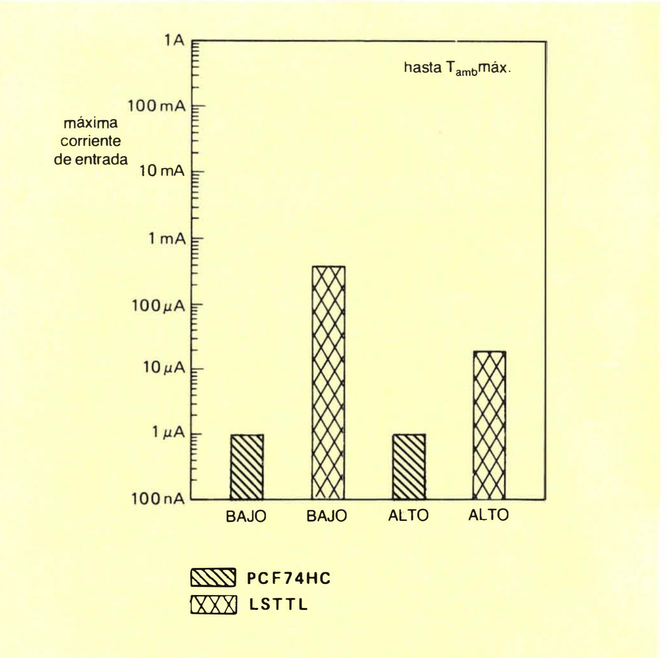


Figura 12. La corriente de entrada de un HCMOS es simétrica y mucho menor que la del LSTTL.

de la frecuencia. En el divisor con circuitos LSTTL, los diez biestables disipan la misma potencia. La potencia a frecuencia de cruce se amplía al límite superior de las frecuencias de trabajo de los circuitos LSTTL y HCMOS.

De lo anterior se deduce obviamente que los circuitos HCMOS disipan mucha menos potencia que sus equivalentes LSTTL. Los circuitos HCMOS disipan aproximadamente la misma potencia que los primeros circuitos CMOS de puerta de silicio como se muestra en la tabla de comparación. No obstante, los circuitos HCMOS tienen aún una importante ventaja ya que son cinco veces más rápidos que los primeros circuitos CMOS de puerta de silicio.

Niveles de entrada e inmunidad al ruido

Para aquellos circuitos HCMOS con referencia HC y con salidas estándar, el bajo nivel de inmunidad al ruido a una tensión de alimentación de 5 V es el 18% de V_{CC}, y el nivel alto es del 28% de V_{CC}. Esto significa una notable mejora sobre la familia LSTTL donde el margen en el estado bajo es solamente del 8% de V_{CC}, y el margen en estado alto es el 14% de V_{CC}. Como se muestra en la figura 11, las diferencias son todavía mayores en favor del HCMOS con una tensión de alimentación mayor. Los circuitos HCMOS encuentran una aplicación ideal en situaciones que precisan una elevada inmunidad a ruidos, tales como industria, telefonía y equipos móviles.

Debido a que la tensión de entrada de los circuitos CMOS no es compatible con la de los circuitos TTL, es habitualmente necesario sacrificar los márgenes de ruido, velocidad y disipación de potencia, para permitir un acoplamiento entre circuitos de diversas tecnologías. Esto no es verdad en el caso de la familia PC54/74 ya que ésta incluye una gran cantidad de circuitos con entradas compatibles con TTL (referencia HCT), de manera que pueden reemplazar directamente a los circuitos LSTTL equivalentes sin incluir componentes pasivos de acoplamiento en las salidas.

Otra ventaja importante de los circuitos HCMOS está en la baja corriente de entrada. Como se muestra en la figura 12, la familia PC54/74 precisa solamente 1 μA de corriente en cada uno de sus estados lógicos. Esto es solamente 1/400 de la corriente de una entrada de un circuito LSTTL en estado lógico bajo.

Tiempo de propagación

Una característica vital de la familia PC54/74 es su velocidad, que, generalmente es compatible con los circuitos equivalentes de la familia LSTTL. Esto hace que los circuitos HCMOS sean evidentemente apropiados, con velocidad comparable, para reemplazar a los LSTTL con una menor demanda de energía, en aquellos campos del mercado en los que se habían excluido los circuitos CMOS debido a que eran demasiado lentos. La combinación de alta velocidad y baja disipación de la nueva familia se ha conseguido empleando un nuevo proceso de integración con una estructura de puerta de 3 μm para obtener un tiempo de propagación óptimo.

Como se indica en la tabla, el tiempo de propagación por puerta es de 10 ns y es solamente un 8% del tiempo de propagación de una puerta de metal CMOS, y el 17% del de una puerta CMOS de silicio, siendo aproximadamente igual al de LSTTL. El límite típico de la frecuencia de conmutación para un biestable es 50 MHz. Debido a la capacidad de entregar corriente de las salidas de baja impedancia de los HCMOS, la variación del tiempo de propagación por puerta es de solo 9 ns a 11,5 ns para un margen de capacidades de carga de 15 pF a 100 pF. Esta variación del tiempo de propagación con la carga es mucho menor que en otras familias de integrados digitales.

Protección de las entradas

El proceso de integración de la familia CMOS, mejorado para la familia PC74/54, permite utilizar el polisilicio como resistencia en todas las entradas para reducir los transitorios provocados por descargas electrostáticas y

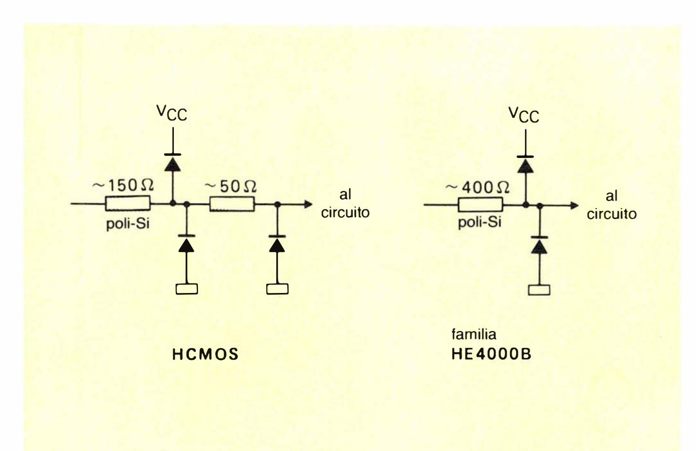


Figura 13. Entradas protegidas contra cargas electrostáticas. Se recomienda no obstante tomar las precauciones habituales para el manejo de circuitos CMOS.

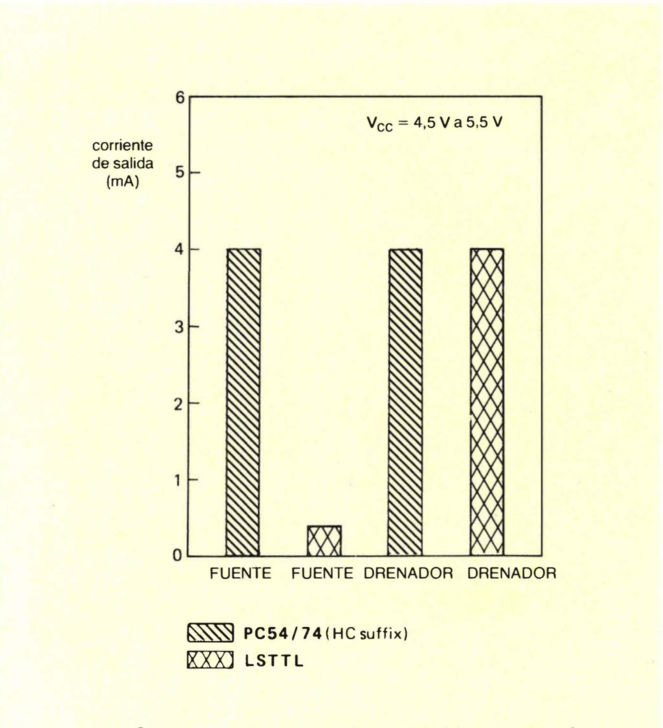


Figura 14. Cargabilidad entre 4 mA y 6 mA (de 10 a 15 LSTTL).

disipar parte de su energía. A pesar de que junto con dos diodos proporcionan una buena protección de las entradas de los componentes HCMOS, deberán seguirse las medidas de precaución observadas con los CMOS.

Cargabilidad

A pesar de que la familia PC54/74 tiene la corriente de entrada más baja, lo cual es característico de los circuitos CMOS, es capaz de entregar la misma corriente de salida que los LSTTL sin sacrificio la velocidad o la inmunidad a ruidos. Sin embargo, a diferencia de los circuitos LSTTL, todos los circuitos HCMOS, excepto los de referencia HCU, tienen estandarizadas las memorias intermedias de salida lo que permite corrientes de salida simétricas para obtener tiempos de subida y bajada idénticos. Todo ello simplifica el diseño y da lugar a una velocidad óptima.

Las salidas de todos los dispositivos con margen de temperaturas estándar (serie PC74) excepto los excitadores de bus pueden entregar hasta 4 mA (una carga de 10 LSTTL). Las salidas para excitadores de bus en el margen de temperaturas estándar pueden entregar hasta un 50% más de corriente (6 mA = 15 LSTTL) en función de su aplicación. La capacidad de los circuitos HCMOS en el margen ampliado de temperaturas (serie PC54) es de 3,4 mA (una carga de 8 LSTTL) excepto los excitadores de bus que pueden entregar hasta 5,1 mA (12 LSTTL). La corriente de salida de los circuitos HCMOS es pues diez veces mayor que los circuitos CMOS de puerta de silicio. Con cargas LSTTL, la cargabilidad de los HCMOS es igual al de los LSTTL.

VALORES LIMITE

Valores límite de acuerdo con el sistema de Máximos Absolutos (IEC 134)
Las tensiones están referidas a masa (= 0 V).

margen tensión alimentación c.c.	V_{CC}	−0,5 a +7 V
margen tensión entrada c.c.	V_I	−0,5 a V_{CC} +0,5 V
margen tensión salida c.c.	V_O	−0,5 a V_{CC} +0,5 V
corriente continua de entrada	$\pm I_I$	20 mA máx.
corriente continua de salida		
salidas estándar	$\pm I_O$	25 mA máx.
salidas excitadoras de bus	$\pm I_O$	35 mA máx.
corriente continua a V_{CC} o a masa:		
salidas estándar	$\pm I_{CC}; \pm I_{masa}$	50 mA máx.
salidas excitadoras de bus	$\pm I_{CC}; \pm I_{masa}$	70 mA máx.
margen temperatura almacenamiento	T_{AL}	−65 a +150°C
disipación de potencia por encapsulado		
para un margen de temperatura estándar −40°C a +85°C; PCF74HC/HCT/HCU		
encapsulado plástico o cerámico DIL	P_{tot}	400 mW máx. por encima de 60° C disminuye linealmente con 8 mW/K
miniencapsulado plástico (SO)	P_{tot}	200 mW máx. por encima de 70° C disminuye linealmente con 5 mW/K
para margen ampliado de temperatura −55 a 125° C; PCC54HC/HCT/HCU		
encapsulado cerámico DIL	P_{tot}	400 mW máx. por encima de 100° C disminuye linealmente con 8 mW/K.

CONDICIONES DE FUNCIONAMIENTO RECOMENDADAS

Las tensiones están referidas a masa (= 0 V)

parámetro	símbolo	mín.	típ.	máx.	unidad
margen tensión c.c. alimentación*					
PCF74HC/HCU; PCC54HC/HCU	V_{CC}	2	5	6	V
PCF74HCT; PCC54HCT	V_{CC}	4,5	5	5,5	V
margen tensión c.c. entrada	V_I	0	—	V_{CC}	V
margen tensión c.c. salida	V_O	0	—	V_{CC}	V
margen temperatura ambiente trabajo					
PCF74HC/HCT/HCU	T_{amb}	−40	—	+85	°C
PCC54HC/HCT/HCU	T_{amb}	−55	—	+125	°C
tiempos de subida y caida de entrada excepto para entradas de disparador de Schmitt	$t_r; t_f$		6	500	ns

* los parámetros de c.c. están especificados para V_{CC} = 4,5 a 5,5 V; la tabla de verdad es aplicable desde $V_{CC\,mín}$ a $V_{CC\,máx}$.

CARACTERISTICAS DE C.C.

Para PCE74HC/HCT/HCU, PCC54HC/HCT/HCU. V_{CC} está referida a masa.

parámetro	símbolo	límites PCF74/PCC54 T_{amb} (°C) +25 máx.	límites PCF74 T_{amb} (°C) −40 a +85 máx.	límites PCC54 T_{amb} (°C) −55 a +125 máx.	unidad	condiciones
corriente en reposo						
SSI, puertas	I_{CC}	2	20	40	μA	$V_I = V_{CC}$ o masa
biestables, memorias	I_{CC}	4	40	80	μA	$V_{CC} = 6$ V
MSI	I_{CC}	8	80	160	μA	
corriente fugas entrada	$\pm I_{IN}$	0,1	1,0	1,0	μA	$V_I = V_{CC}$ o masa $V_{CC} = 6$ V
salida de 3 estados corriente de fugas	$\pm I_{OZ}$	0,5	5,0	10	μA	$V_O = V_{CC}$ o masa $V_{CC} = 6$ V
entrada conmutadores bilaterales/ corriente de fugas conmutador salida por canal	$\pm I_{IS}$	0,1	1,0	10	μA	$V_I = V_{CC}$ o masa $\lvert V_{CC}\rvert$ en canal $V_{CC} = 5V \pm 10\%$

Para PCF74HC/HCT/HCU, PCC54HC/HCT/HCU. V_{CC} referida a masa

Parámetro	símbolo	límites mín.	límites máx.	unidad	condiciones
PCF74HC/PCC54HC					
tensión entrada en nivel 1	V_{IH}	3,15		V	$V_{CC} = 4,5$ V
tensión entrada en nivel 1	V_{IH}	3,85		V	$V_{CC} = 5,5$ V
tensión entrada en nivel 0	V_{IL}		0,9	V	$V_{CC} = 4,5$ V
tensión entrada en nivel 0	V_{IL}		1,1	V	$V_{CC} = 5,5$ V
PCF74HCU/PCC54HCU					
tensión entrada en nivel 1	V_{IH}	3,6		V	$V_{CC} = 4,5$ V
tensión entrada en nivel 1	V_{IH}	4,4		V	$V_{CC} = 5,5$ V
tensión entrada en nivel 0	V_{IL}		0,9	V	$V_{CC} = 4,5$ V
tensión entrada en nivel 0	V_{IL}		1,1	V	$V_{CC} = 5,5$ V
PCF74HCT/PCC54HCT					
tensión entrada en nivel 1	V_{IH}	2,0		V	$V_{CC} = 5\text{ V} \pm 10\%$
tensión entrada en nivel 0	V_{IL}		0,8	V	$V_{CC} = 5\text{ V} \pm 10\%$

Para PCF74HC/HCT,PCC54HC/HCT a $V_I = V_{IH}$ o V_{IL} V_{CC} referida a masa

		límite							
		PCF74/PCC54		PCF7/4		PCC54			
		T_{amb} (°C)							
		+25		−40 a +85		−55 a +125			
parámetro	símbolo	mín.	máx.	mín.	máx.	mín.	máx.	unidad	condiciones
Tensión salida en nivel 1 estandar y salidas excitadoras bus	V_{OH}	V_{CC} −0.1	—	V_{CC} −0.1	—	V_{CC} −0.1	—	V	$V_{CC} = 5V \pm 10\%$ $-I_O = 20\,\mu A$
salidas estándar	V_{OH}	3.8	—	3.7	—	3.5	—	V	$V_{CC} = 4.5\,V$ $-I_O + 4\,mA$
salidas excitadores bus	V_{OH}	3.8	—	3.7	—	3.5	—	V	$V_{CC} = 4.5\,V$ $I_O = 6\,mA$
Tensión salida en nivel 0 estandar y salidas excitadoras bus	V_{OL}	—	0.1	—	0.1	—	0.1	V	$V_{CC} = 5\,V \pm 10\%$ $I_O = 20\,\mu A$
salidas estandar	V_{OL}	—	0.32	—	0.4	—	—	V	$V_{CC} = 4.5\,V$ $I_O = 4\,mA$
salidas estandar	V_{OL}	—	—	—	—	—	0.4	V	$V_{CC} = 4.5\,V$ $I_O = 3.4\,mA$
salidas excitadores bus	V_{OL}	—	0.32	—	0.4	—	—	V	$V_{CC} = 4.5\,V$ $I_O = 6\,mA$
salidas excitadores bus	V_{OL}	—	—	—	—	—	0.4	V	$V_{CC} = 4.5\,V$ $I_O = 5.1\,mA$

Para PCF74HCU,PCC54HCU a $V_I = V_{IH}$ o V_{IL} V_{CC} referida a masa

		límite							
		PCF74/PCC54		PCF74		PCC54			
		T_{amb} (°C)							
		+25		−40 a +85		−55 a +125			
parámetro	símbolo	mín.	máx.	mín.	máx.	mín.	máx.	unidad	condiciones
Tensión salida nivel 1	V_{OH}	V_{CC} −0.5	—	V_{CC} −0.5	—	V_{CC} −0.5	—	V	$V_{CC} = 5V \pm 10\%$ $-I_O = 20\,\mu A$
Tensión salida nivel 1	V_{OH}	3.8	—	3.7	—	3.5	—	V	$V_{CC} = 4.5\,V$ $-I_O = 4\,mA$
Tensión salida nivel 0	V_{OL}	—	0.5	—	0.5	—	0.5	V	$V_{CC} = 4.5\,V$ $I_O = 20\,\mu A$
Tensión salida nivel 0	V_{OL}	—	0.32	—	0.4	—	—	V	$V_{CC} = 4.5\,V$ $I_O = 4\,mA$
Tensión salida nivel 0	V_{OL}	—	—	—	—	—	0.4	V	$V_{CC} = 4.5\,V$ I

Nuevos diodos Schottky que combinan las mejores caracteristicas de los diodos de germanio y de silicio

Los dos tipos básicos de diodos de unión p-n son:

— Diodos de silicio, que admiten un ancho margen de tensiones inversas, tienen una característica tensión-corriente directa cuya pendiente crece exponencialmente a partir de los 700 mV (fig.1) y unos tiempos de recuperación moderados.

— Diodos de germanio, más caros que los de silicio, con un margen muy estrecho de tensiones inversas, una característica tensión-corriente directa cuya pendiente crece exponencialmente a partir de los 200 mV y un tiempo de recuperación mucho mayor que el de los diodos de silicio.

Es evidente que seria deseable reunir en un solo diodo, las mejores características de los de germanio y de los de silicio. Estas características deseables son: construcción simple y barata, baja tensión en conducción directa, tiempo de recuperación lo menor posible (conmutación rápida) y un margen razonable de tensiones de ruptura inversa.

Los diodos Schottky pueden dar una respuesta satisfactoria al problema, porque tienen una tensión de conducción directa muy baja y una pequeña densidad de corriente, como se muestra en la figura 1, y además, la unión metal-semiconductor es mucho más fácil de fabricar.

En un diodo metal-semiconductor, la conducción en sentido directo ocurre cuando el metal está polarizado positivamente respecto al semiconductor, los electrones fluyen desde el semiconductor al metal, pero los electrones que han entrado en el metal no forman carga minoritaria. Cuando se invierte la tensión de polarización, los electrones transportados no pueden pasar a través de la unión, por lo que los diodos Schottky tienen un tiempo de almacenamiento despreciable en comparación con los diodos de unión p-n en los que los tiempos de conmutación dependen de los portadores minoritarios.

Se puede afirmar que el tiempo de conmutación en los diodos Schottky dependen solamente de la capacidad del diodo en polarización inversa y esta capacidad depende a su vez de la tensión inversa.

La capacidad del diodo viene expresada por:

$$C_D = \frac{C_o}{(1+V_R)^n}$$

donde: C_o = capacidad del diodo con $V_R = 0$;
n = factor que varia según lo abrupta que es la unión n = (0,3 a 0,5);
V_R = tensión inversa aplicada.

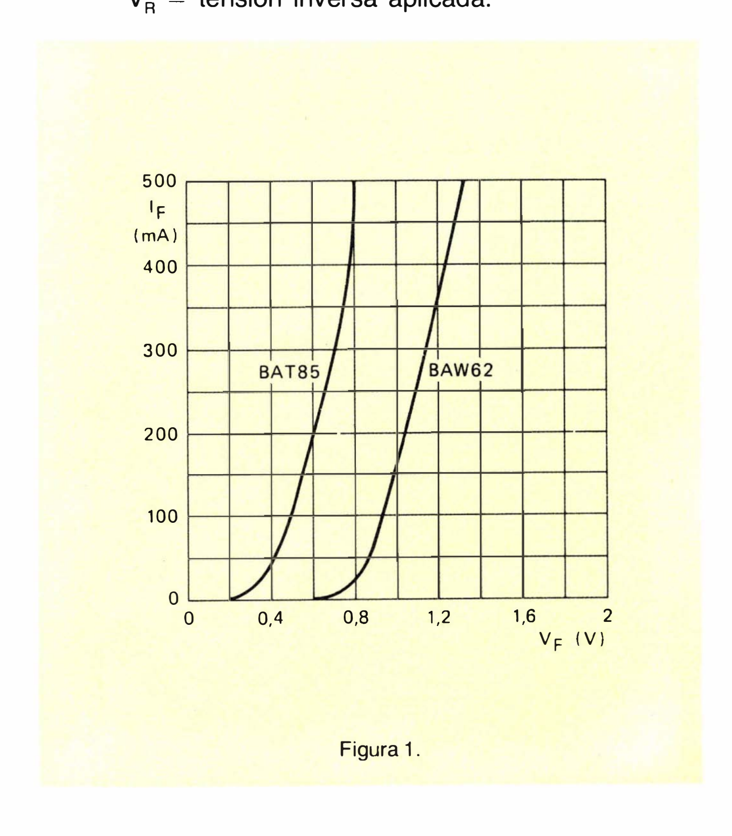
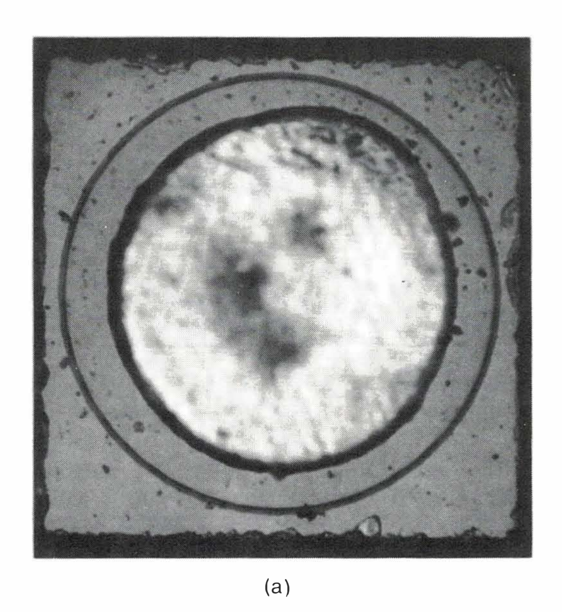
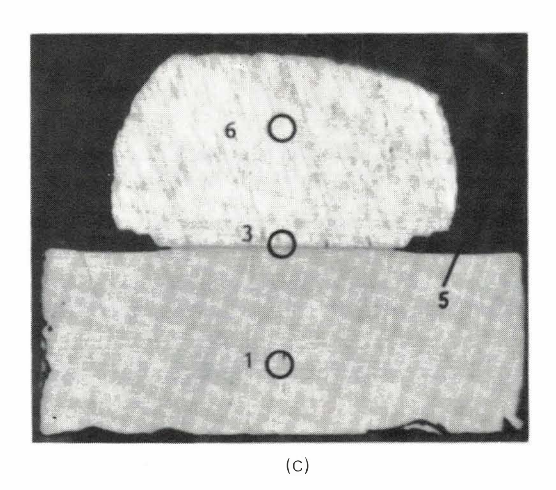


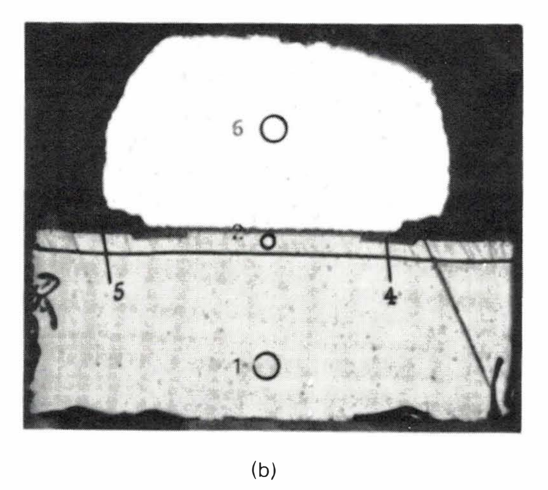
Figura 1.



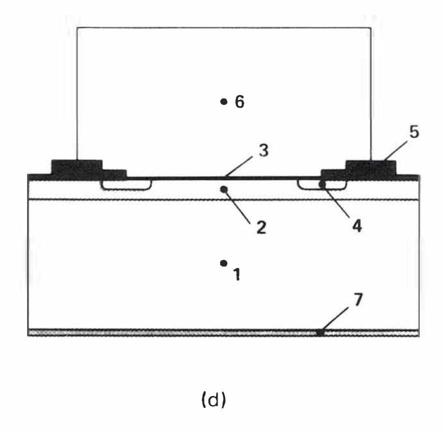
(a)



(c)



(b)



(d)

1. substrato dopado de baja resistividad.
2. capa con dopado N de alta resistividad.
3. contacto metálico.
4. anillo de protección con dopado P.
5. aislante.
6. contacto de plata.
7. contacto metálico.

Figura 2. Sección del diodo Schottky BAT83 con anillo protector.
(a) visto por encima.
(b) corte transversal antes del decapado.
(c) corte transverasl después del decapado.
(d) dibujo esquemático que muestra las distintas secciones.

Por el contrario, los diodos Schottky no pueden absorber una gran energía cuando están polarizados en sentido inverso, pero existen soluciones para evitar este problema.

En un diodo Schottky con semiconductor tipo n, puede resolverse el problema difundiendo una pequeña corona circular con semiconductor tipo p y después en el centro de dicha corona circular construir la unión metal-semiconductor. Por tanto, tenemos dos diodos en paralelo, de modo que en conducción directa es el diodo metal-semiconductor el que actúa y en polarización inversa, debido a la especial configuración del conjunto, actúa la unión p-n.

De esta forma se tiene una característica tensión-corriente en sentido inverso similar a la de un diodo zener y pueden construirse diodos Schottky que soportan tensiones inversas mayores a 100 V. Estos diodos suelen tener la denominación BAT...

Existen tipos tales como los BAT81/82/83 cuya característica más sobresaliente es un tiempo de recuperación pequeñísimo, lo que los hace ideales para ser usados en circuitos de conmutación. El tipo BAT85 tiene una característica tensión-corriente en sentido directo similar a la de los diodos de germanio (AAZ18), pero las restantes características son muy superiores.

El tipo BA481 es un diodo Schottky, especialmente diseñado para ser usado como mezclador de U.H.F. por su bajo ruido y su pequeñísima capacidad cuando está polarizado en sentido inverso. Puede ser un buen sustituto de los diodos de germanio de punta de contacto.

TECNOLOGIA DE FABRICACION

Para fabricar estos diodos Schottky se utiliza la tecnología planar. La figura 2 muestra las fases de fabricación del tipo BAT85.

Se parte de un substrato con dopado n^{++} de bajísima resistividad (1) dentro del cual se difunde una fina capa con dopado n de alta resistividad (2), después se difunde un pequeño anillo con dopado p^{+} (4) que es el que define la tensión inversa de ruptura.

Se añade la capa de metal y luego se colocan las partes (6) y (7) que facilitan la unión eléctrica con el exterior. Finalmente, un encapsulado en cristal tipo DO-34 proporciona una alta fiabilidad y una buena conductividad térmica, y lo hace totalmente estanco. (Ver fig. 2).

La tabla 1 y la figura 3 muestran las principales características de estos diodos.

Tipo BA481

Está diseñado para ser usado en mezcladores de U.H.F., tiene una tensión directa muy baja, como muestra la figura 3a. Con una corriente directa de 40 mA, tiene una caída de tensión directa de 600 mV y una resistencia dinámica menor de 16 Ω . Otra característica importante de este diodo es su baja capacidad (fig. 3d) y su factor de ruido menor de 8 dB (tabla 1).

TABLA 1
Características de los diodos Schottky (T_{amb} = 25°C)

características	BA481	BAT81	BAT82	BAT83	BAT85
tensión inversa de ruptura					
V_R(V) a I_R(μA)	4/10	40/10	50/10	60/10	30/10
corriente inversa					
I	10/4	200/30	200/30	200/30	1500/25
tensión directa en mV					
a I_F = 1 mA	400	410	410	410	250 típ.
10 mA	550	1000	1000	1000	400
100 mA	—	—	—	—	500 típ.
capacidad C_d (pF)					
a V_R = 0 V	1,1	—	—	—	—
1 V	—	1,6	1,6	1,6	10
tiempo de recuperación inversa t_{rr}(ns)					
(I_F = I_R	—	1	1	1	5
factor de ruido NF_{SSB} (dB)					
(f_O = 900 MHz, f_{if} = 35 MHz, F_{if} = 1,5 dB, I_O = 2 mA	8	—	—	—	—
encapsulado	DO-34				
resistencia térmica unión-ambiente $R_{th\ j-a}$	0,32K/nW*				
temperatura máxima de almacenamiento $T_{stg\ máx}$	200° C				
temperatura máxima de la unión $T_{j\ máx}$	125 °C* a* $V_{R\ máx}$				

* en refrigerador infinito y con 4 mm de longitud de patillas.
** para mantener una estabilidad de las características en inversa.

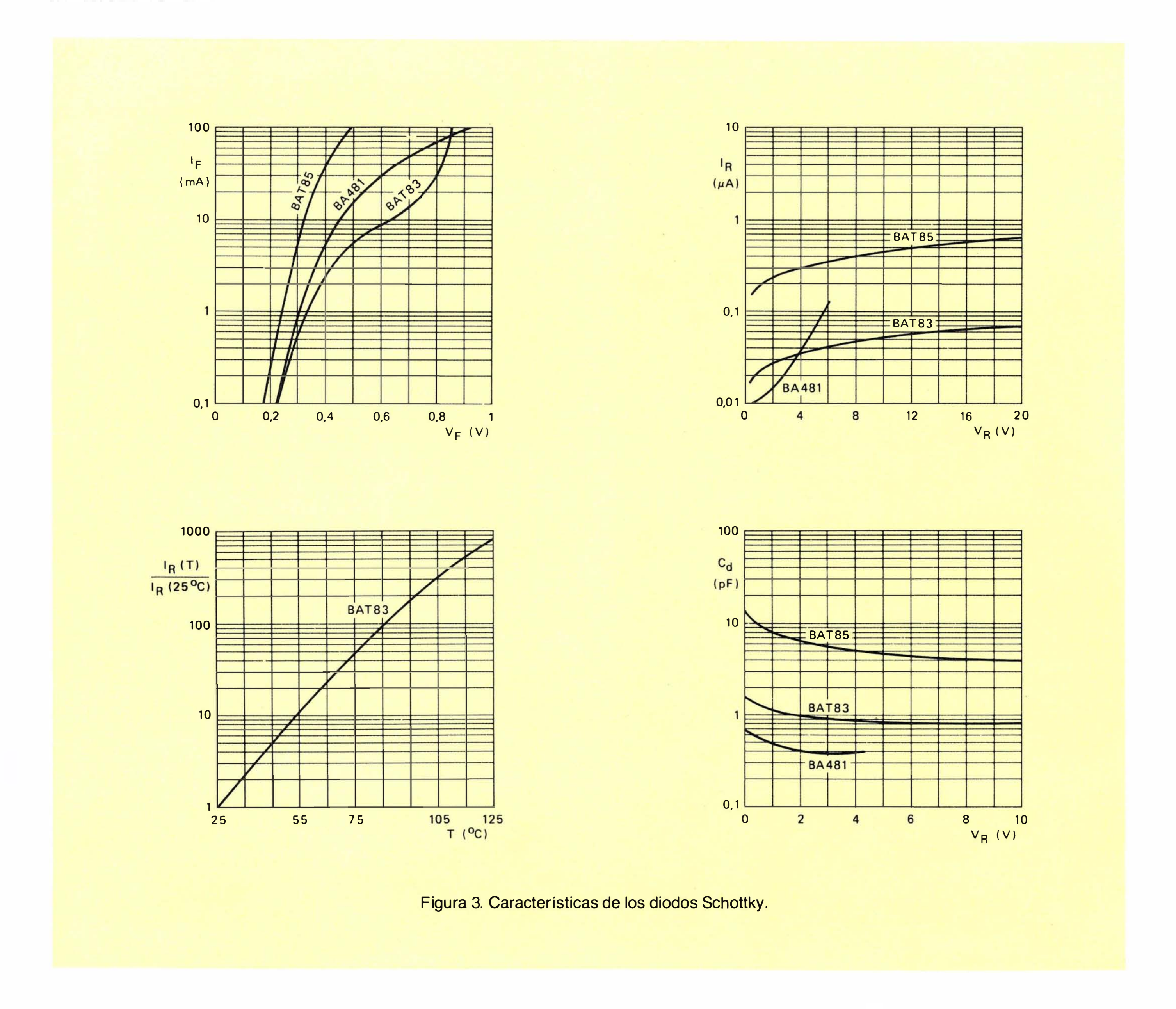


Figura 3. Características de los diodos Schottky.

Tipos BAT81/82/83

Estos diodos Schottky están provistos del anillo protector y como consecuencia pueden soportar tensiones inversas de 40 V, 50 V y 60 V respectivamente. Como muestran la figura 3 y la tabla 1, estos diodos se caracterizan por tener una baja tensión directa, una pequeña capacidad y un tiempo de recuperación (en inversa) menor de 1 ns con una carga de 100 Ω. Estas características los hacen particularmente adecuados para que puedan ser usados en circuitos de conmutación rápida, circuitos recortadores y fijadores de nivel, y en circuitos aceleradores de la velocidad de conmutación.

Tipo BAT85

Este diodo soporta una tensión inversa máxima de 30 V y su principal diferencia respecto a los diodos BAT81/82/83 es que la intensidad directa puede llegar a los 100 mA en régimen continuo y puede soportar intensidades directas no repetitivas (t < 10ms) de 600 mA.

COMPARACION CON OTROS DIODOS

En la tabla 2 se comparan las principales características de los diodos Schottky con las de los diodos de silicio de unión p-n. La figura 4 compara las tensiones directas e inversas de los diodos de germanio OA90 y AAZ18 con las de los diodos Schottky BA481 y BAT85.

Las características tensión-corriente del diodo BA481 se comparan en la figura 4 con el diodo de germanio de punta de contacto OA90. Con una corriente directa de 0,1 mA, la caida de tensión en el diodo BA481 es aproximadamente de 250 mV y, esta tensión llega a los 450 mV cuando la corriente es de 10 mA. Por lo tanto la resistencia directa es menor que en el diodo de germanio OA90 que tiene una caida de tensión directa de 1 V cuando la intensidad que lo atraviesa es de 10 mA.

El tipo BA481 es el sustituto del diodo OA90 en los circuitos detectores de relación empleados en los receptores de frecuencia modulada.

Las características tensión-corriente del diodo BAT85 se comparan en la figura 4 con las del diodo de germa-

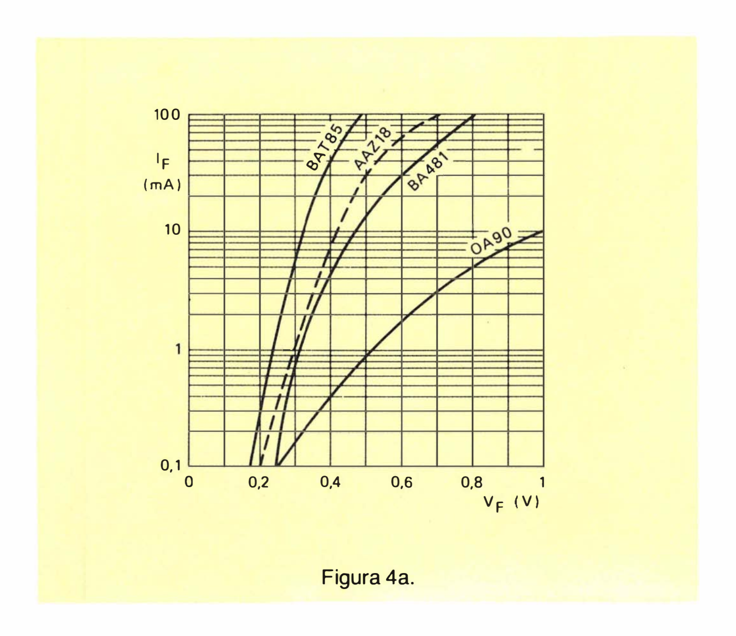


Figura 4a.

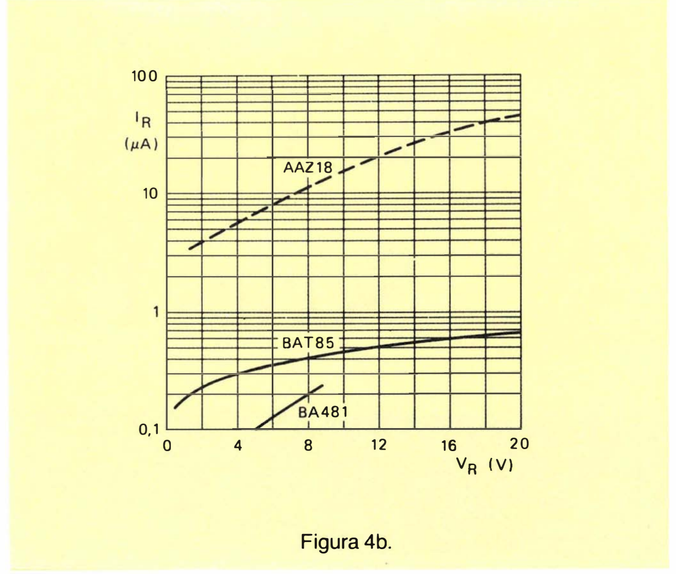


Figura 4b.

TABLA 2
Diodos Schottky-barrier comparados con los de unión p-n

parametros	diodo Scottky-barrier	diodo p-n
pendiente directa	ajustable, < 500 mV típ	700 mV típ
resistencia diferencial	depende del cristal	independiente del cristal
tiempo de conmutación	corto, no depende de los portadores minoritarios	largo, depende de los portadores minoritarios
capacidad en inversa	idéntica	idéntica
características de ruptura en inversa	suave	abrupta
capacidad de absorción de energía en inversa	crítica pero se soluciona con el anillo protector	no es crítica

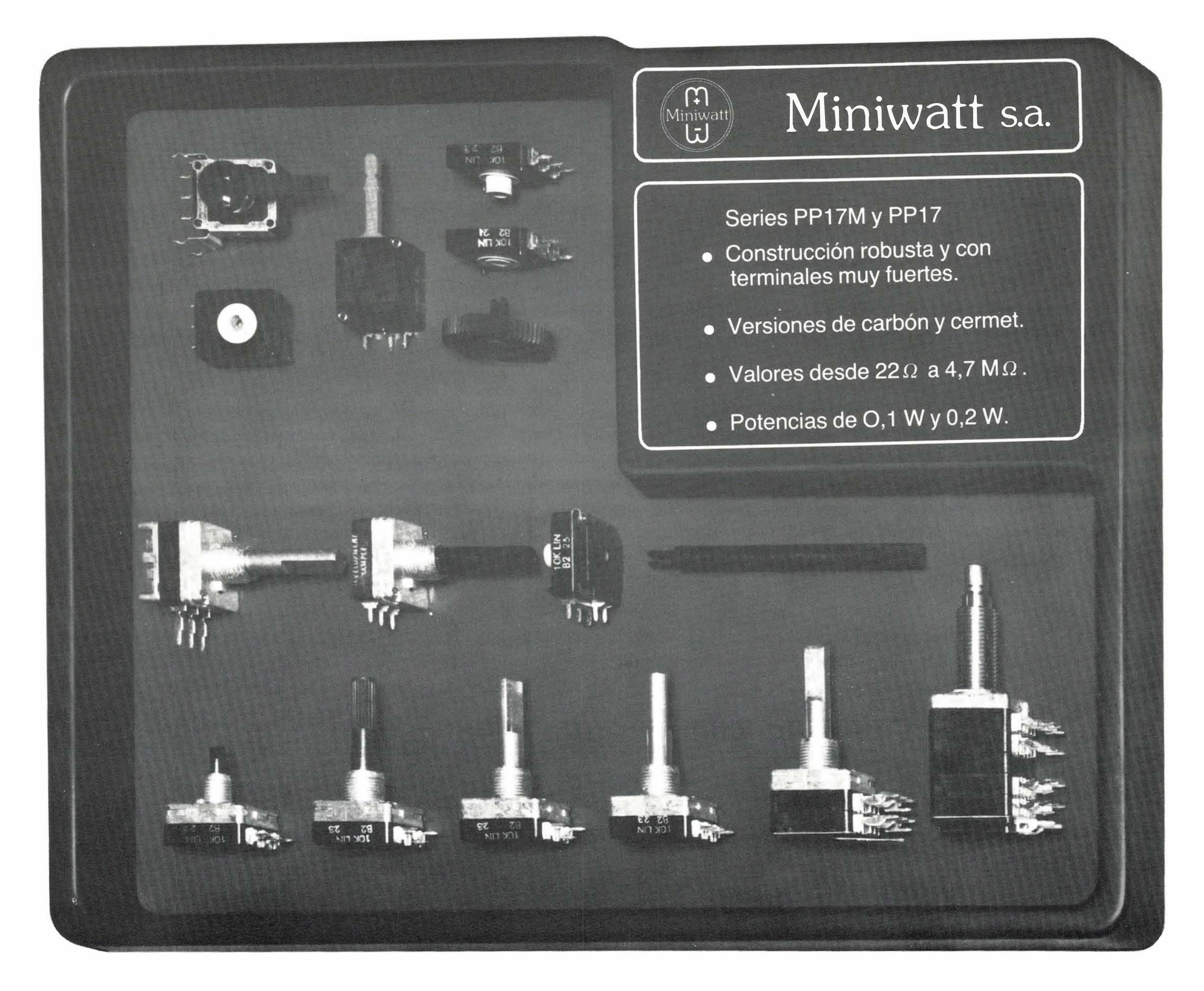
nio AAZ18. Las características directas son muy similares aunque la caida de tensión directa es algo menor en el diodo BAT85 para cualquier corriente directa.

La figura 4b muestra que la corriente inversa en el diodo BAT85 es muchísimo menor que la del diodo AAZ18 y por último, en la tabla 2 se puede ver que el tiempo de recuperación inversa en el diodo BAT85 es menor de 5 ns con una carga de 100 Ω.

Aunque este tiempo es cinco veces mayor que el especificado para los diodos Schottky BAT81/82/83 (1ns), es sin embargo mucho menor que el tiempo especificado para el diodo AAZ18 que es menor de 70 ns. El diodo Schottky BAT85 es un diodo rápido, tecnológicamente más avanzado, con mejores características eléctricas y térmicas que los diodos de germanio, por lo que puede sustituirlos en un gran número de aplicaciones.

POTENCIOMETROS DE GRAN CALIDAD

Series PP17M y PP17



Gran variedad de aplicaciones:
TV, sintonizadores, voltímetros, teléfonos, equipos de audio, aparatos domésticos, automóvil, equipos médicos, equipos industriales y profesionales, etc.

Diseño de transformadores e inductores de potencia de alta frecuencia con ferrita (I)

Requisitos de los componentes magnéticos en las fuentes de alimentación conmutadas

A menudo surgen problemas en el diseño de los componentes magnéticos, transformadores e inductores con núcleos de ferrita, de las fuentes de alimentación por conmutación. La interacción entre el diseño electrónico y el magnético merece una atención particular. En primer lugar, el transformador, el inductor y el circuito electrónico de las fuentes de alimentación conmutadas son tan dependientes entre si que el diseño es prácticamente imposible sin que sean tomados constantemente en consideración los aspectos magnéticos. En segundo lugar, si se combinan el diseño electrónico y el magnético se consigue una mejor comprensión del circuito, con la consiguiente mejora en el diseño mismo.

Este artículo es la primera parte de una serie que cubre la mayor parte de los aspectos del diseño de las fuentes de alimentación conmutada, con especial énfasis en los aspectos magnéticos. Se dan aquí las relaciones eléctricas básicas de las fuentes conmutadas con convertidores directos, simétricos e indirectos, se dan fórmulas prácticas para los valores de autoinducción y corrientes efectivas, y se incluyen también consideraciones acerca de salidas auxiliares y otras características especiales. También son tratados algunos aspectos del control, pero siempre relacionado con el diseño magnético.

La 2.ª parte trata del diseño de componentes magnéticos propiamente dichos, especialmente la elección del núcleo apropiado. La 3.ª parte de la serie trata del diseño de los devanados. La 4.ª parte es un ejemplo de diseño que traza una ruta a través del procedimiento de diseño completo. En Vol. 21, N.º 7, Julio de 1982, se publicó un artículo sobre el diseño de inductores, al que nos referimos en esta serie.

Cada parte contribuye paso a paso a un procedimiento de diseño completo, cuya utilización exige solamente unos conocimientos generales de ingeniería electrónica. Antes de iniciar el procedimiento hay que elegir el tipo de convertidor que se va a utilizar.

1. EL CONVERTIDOR DIRECTO

1.1. No aislado

Principio de funcionamiento

La figura 1 muestra el esquema del circuito convertidor directo. El funcionamiento básico de un convertidor ideal se caracteriza por:

$$V_o = \delta V_i \qquad (1)$$

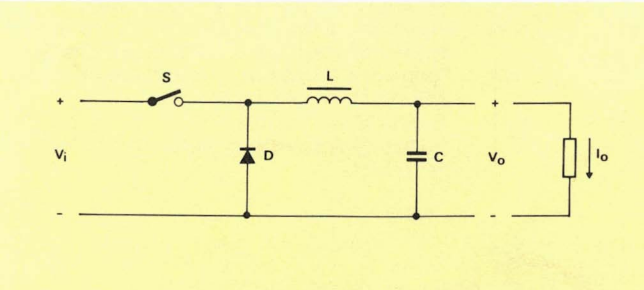


Figura 1. Esquema del circuito de una fuente conmutada con convertidor directo.

TABLA 1

Lista de simbolos para la 1ª y 2ª parte.

simbolo	*unidad**	*definición*
A_{cp}	m²	Area de la sección de la rama central del núcleo.
$A_{cp\,min}$	m²	Area mínima de la sección de la rama central del núcleo.
A_e	m²	Area efectiva de la sección del núcleo.
B_{ac}	T	Densidad de flujo barrido; la mitad de la excursión pico a pico de la densidad de flujo.
$B_{ac\,opt}$	T	Densidad de flujo barrido de pico en la rama central para un máximo de potencia transferida.
B_{CF}	mm	Anchura del carrete (o ventana para el devanado).
dV/dt	V/s	Máxima velocidad permisible de aumento de tensión.
f	Hz	Frecuencia de funcionamiento.
f_r	Hz	Frecuencia de resonancia del primario del transformador y la combinación de condensadores para subida lenta.
H_{CF}	mm	Altura del carrete o ventana para el devanado.
I_{ac}	A	Mitad de la intensidad pico a pico de zumbido.
I_e	A	Corriente eficaz a máxima carga.
I_M	A	Corriente de pico en el inductor.
$I_{mag\,M}$	A	Corriente máxima (pico) de la corriente magnetizante del transformador.
I_{maxM}	A	Corriente de pico máxima en el inductor.
I_o	A	Corriente de salida de la fuente (carga).
$I_{o\,min}$	A	Corriente mínima de salida necesaria (carga).
$I_{o\,max}$	A	Corriente máxima de salida necesaria (carga).
$I_{1\,M}$	A	Corriente de pico primaria.
k	—	$P_{aux}/P_{aux\,max}$.
ℓ_{av}	m	Longitud de la espira media.
ℓ_e	m	Longitud efectiva del circuito magnético de un núcleo.
L	H	Autoinducción de un inductor.
L_{aux}	H	Autoinducción de un inductor con devanado auxiliar.
L_{min}	H	Valor mínimo de L necesario.
L_s	H	Autoinducción dispersa del circuito de salida de la fuente de alimentación.
m	—	Relación de espiras entre el devanado desmagnetizante (recuperador de energía) y el devanado secundario.
n	—	Número de espiras.
N	—	Número de espiras en una parte del devanado.
N_D	—	Número de espiras en el devanado principal de un inductor.
N_{prim}	—	Número de espiras primarias totales definitivas.
P	W	Potencia
P_c	W	Pérdidas totales en el núcleo.
P_e	W	Pérdidas por corrientes erráticas en un núcleo.
P_h	W	Pérdidas por histéresis en un núcleo.
P_{in}	W	Potencia de entrada al convertidor.
P_L	W	Potencia absorbida en un inductor.
$P_{o\,max}$	W	Potencia de salida máxima utilizada para el cálculo del inductor.
$P_{o\,min}$	W	Potencia de salida mínima utilizada para el cálculo del inductor.
P_{th}	W	Potencia transferida en un transformador.
P_W	W	Disipación en los devanados de un transformador.
r	—	Relación de espiras de un transformador.
$R_{th\,c}$	K/W	Resistencia térmica de un transformador o un inductor con espacios anti-arco incorporados.
$R_{th\,n}$	K/W	Resistencia térmica de un transformador o un inductor sin espacios anti-arco.
t_c	s	Tiempo de conmutación.
t_f	s	Tiempo de desconexión (caída) de un interruptor de potencia.

simbolo	*unidad**	*definición*
V_{aux}	V	Tensión en un devanado auxiliar.
V_{CEM}	V	Tensión máxima en el interruptor de potencia.
V_{CESM}	V	Tensión colector-emisor máxima en transistores de conmutación de potencia con tensión base-emisor $VBE \leqslant 0$.
V_e	m_3	Volumen efectivo de un núcleo.
V_F	V	Caida de tensión en un inductor de salida y las conexiones.
V_i	V	Tensión de entrada nominal (c.c.) a un convertidor.
$V_{i\,bo}$	V	Tensión de entrada "Brown-out" a un convertidor.
$V_{i\,max}$	V	Tensión de entrada máxima (pico) a un convertidor.
$V_{i\,min}$	V	Tensión de entrada mínima (valle) a un convertidor, incluyendo fallos momentáneos.
V_{ir}	V	Tensión de rizado pico a pico de entrada a un convertidor.
V_o	V	Tensión de salida (en la carga).
$V_{o\,max}$	V	Tensión máxima de salida.
V_R	V	Caida de tensión del rectificador de salida.
V_r	V	Sobretensión transitoria (oscilación) máxima admisible.
x	%	Factor de realimentación positiva directa. Máximo % de aumento del factor de trabajo admitido por el control en respuesta a un cambio repentino de la carga.
z	—	Factor de proporcionalidad.
α	—	Relación entre el flujo de saturación y el de trabajo en un núcleo, admisible en respuesta a transitorios sin que se produzca saturación.
β	—	Factor limitador de tensión.
δ	—	Factor de trabajo de el interruptor de potencia.
δ_{max}	—	Factor de trabajo máximo admisible.
δ_{min}	—	Factor de trabajo mínimo.
$\delta_{o\,max}$	—	Factor de trabajo máximo en condiciones normales.
δ_{tr}	—	Factor de trabajo transitorio.
ΔI_o	A	Cambio en escalón en la corriente de carga.
ΔT	K	Aumento de temperatura por encima del ambiente.
ϵ	—	Factor de desequilibrio.
μ_a	—	Amplitud de la permeabilidad a una determinada densidad de flujo medio y para una determinada variación.
μ_e	—	Permeabilidad relativa efectiva.
μ_0	H/m	Permeabilidad del espacio libre: $4\pi \times 10^{-7}$ H/m.
	—	Relación entre la sobrecorriente prevista y la corriente de salida normal.

Subíndices

1	Pertenencia al primario de un transformador o a la porción primaria del devanado (en el diseño de devanados).
2	Perteneciente al secundario de un transformador o a la porción secundaria del devanado (en el diseño de devanados).
aux	Perteneciente a un devanado auxiliar.
cp	Perteneciente a la rama central de un núcleo E o EC, o a la rama en la que va el devanado de un núcleo U.
e	Valor efectivo.
L	Perteneciente al inductor.

Nota.- Si en el texto aparece algún simbolo con apóstrofe (por ej. r'), significa que es un valor preliminar (no definitivo).

* Si no se especifica otra cosa.

La figura 2 muestra la forma de onda de la tensión en la inductancia y la de la corriente asociada.

Nota: todos los símbolos de las magnitudes utilizadas están listadas en la tabla 1.

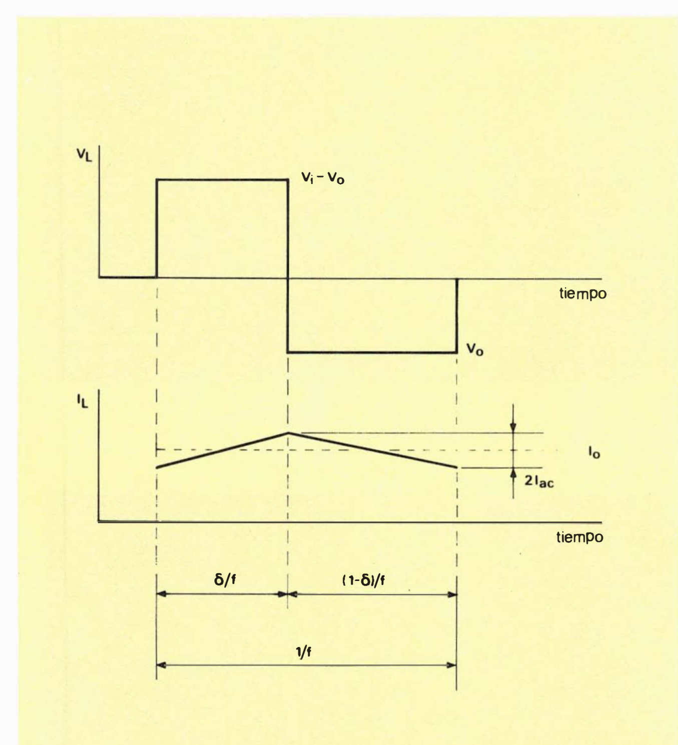


Figura 2. Forma de onda de la tensión y de la corriente asociada en el inductor de potencia de una fuente conmutada con convertidor directo.

Autoinducción mínima

Para un funcionamiento en modo contínuo (flujo de corriente ininterrumpida a través del inductor) –de lo contrario la regulación se deteriora– la corriente de salida I_o debe ser siempre más grande que la mitad de la corriente de rizado en la misma, $2I_{ac}$. Esto se asegura utilizando un valor mínimo de la autoinducción igual a:

$$L_{mín} = \frac{1}{2f} \frac{V_o}{I_{o\,mín}} \left(1 - \delta_{máx} \frac{V_{i\,mín}}{V_{i\,máx}}\right) \qquad (2)$$

Un aumento de δ como resultado de un repentino aumento de la carga provocará un aumento temporal en la corriente de rizado en el inductor. Mientras la componente de rizado sea más pequeña que la componente contínua, como es normalmente **el caso, esto no afecta al diseño del inductor.**

Diseño del inductor

El inductor de salida L soporta una corriente contínua igual a la de carga. Así pués, para evitar la saturación, es necesario un entrehierro en el núcleo. Las etapas del diseño son:

– determinar $I_M = \sigma I_{omáx} + I_{ac}$
– calcular $I^2_M\, L_{min}$
– continuar como se describe en el artículo titulado "Método mejorado de inductores de potencia" que se publicó en Vol. 21, N.º 7.

Para las pérdidas en el inductor, ver la 2.ª parte.

Obtención de salidas auxiliares del inductor

Durante el periodo de recuperación (1– δ)/f, es decir mientras el interruptor no conduce, la tensión en extremos del inductor es estable. Añadiendo devanados secundarios al inductor, se pueden obtener tensiones auxiliares bajas estabilizadas, como muestra la figura 3. Estas tensiones auxiliares son rectificadas por diodos que conducen durante el periodo de recuperación. Como las cargas auxiliares reducen la cantidad de energía por el diodo de efecto volante D, la cantidad de energía que puede ser obtenida es limitada a un 20 o 30 % de la potencia total de salida.

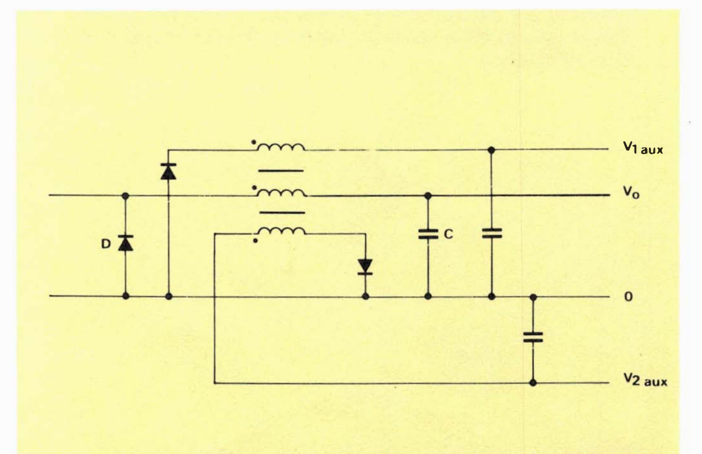


Figura 3. Se pueden obtener salidas auxiliares de baja tensión añadiendo devanados al inductor de un convertidor directo.

Con el fin de almacenar suficiente energía en el inductor para alimentar una carga auxiliar, la autoinducción L_{min} calculada según la ecuación 2 debe ser aumentada a L_{aux}. Esto puede conducir al empleo de un núcleo mayor: Ver Vol. 21, N.º 7, pág. 267.

La relación entre L_{min} y L_{aux} es:

$$L_{aux} > L_{mín} / \{1 - (0{,}3 \text{ a } 0{,}4) \frac{1}{1 - \delta_{máx}})\} \qquad (4)$$

Un factor (entre 0,3 y 0,4) corresponde a una carga auxiliar entre el 20 y el 30 % del total. Si no es importante el rizado de salida, se puede extraer una mayor proporción de carga auxiliar.

La relación de espiras es:

$$r \approx V_o/V_{aux} = N_D/N_{aux} \qquad (5)$$

Durante la conversión directa, es decir durante el periodo δ/f, la potencia de entrada es:

$$P_{in} = \delta V_i I_o$$

De forma similar la potencia transmitida es:

$$P = \delta V_o I_o$$

La diferencia entre ambas es la potencia almacenada y posteriormente cedida por el inductor.

$$P_L = P_{in} - P = \delta I_o (V_i - V_o)$$

Según la ecuación 1:

$$P_L = \delta I_o (V_i - \delta V_i) = \delta V_i I_o (1 - \delta) = P_{in} (1 - \delta)$$

Si durante el periodo de recuperación (1− δ)/f, la corriente en el inductor se reparte entre la salida y los diodos de efecto volante como indica la línea a de la figura 4, P_{aux} es máxima, $P_{aux\,máx}$. La corriente por debajo de a es la que circula a través del diodo de efecto volante de la salida primaria. La figura 5 muestra algunas formas de onda.

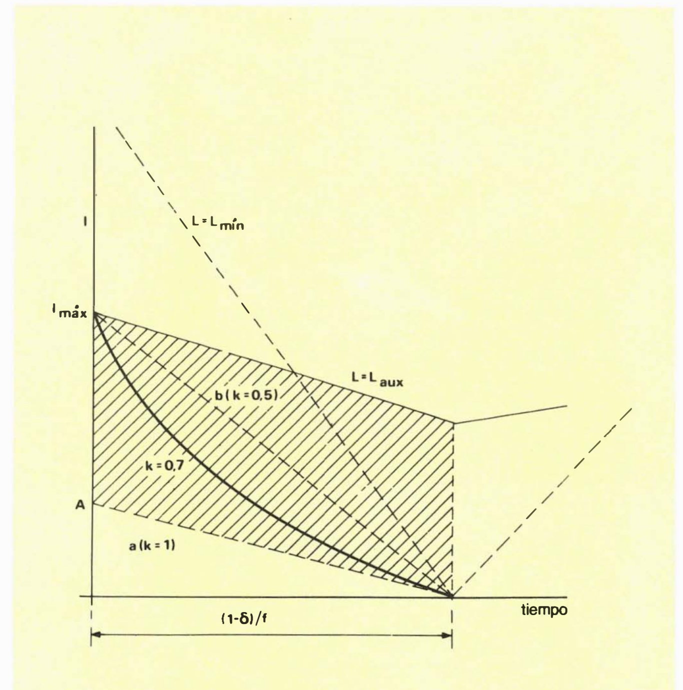
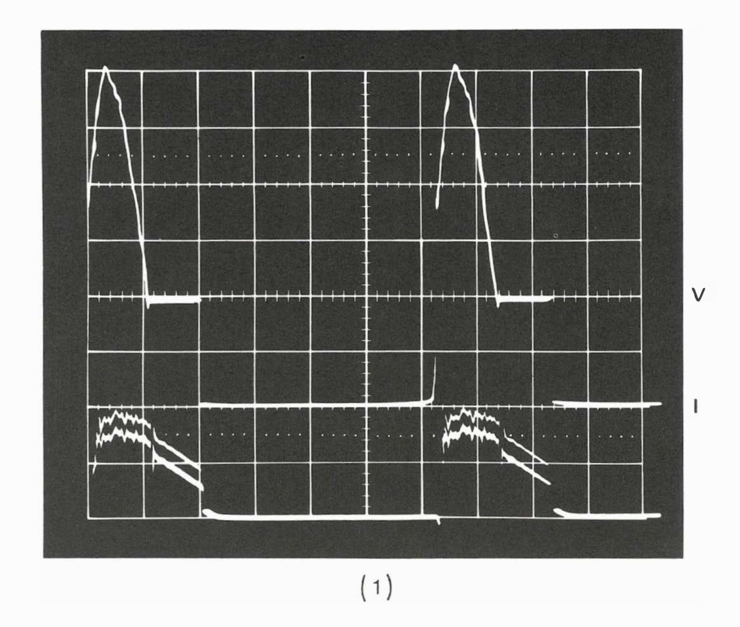
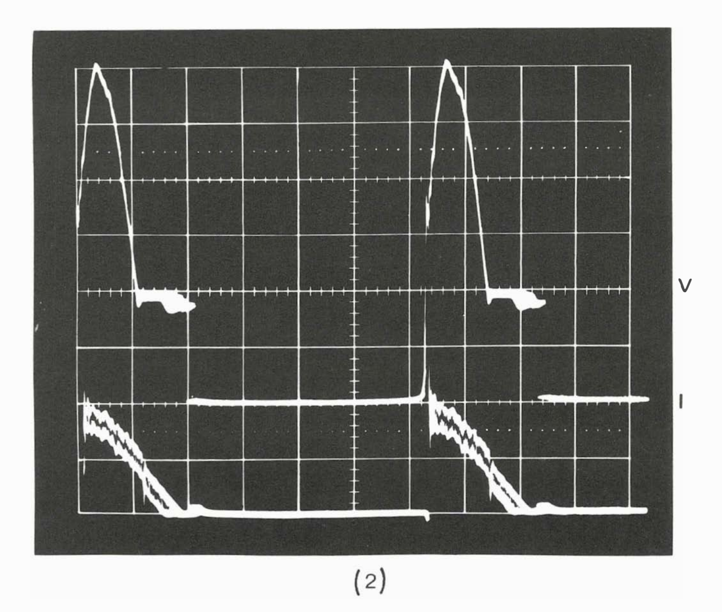


Figura 4. Corriente a través del inductor de un convertidor directo con devanados auxiliares.

La corriente a través del diodo de efecto volante no empieza en A, debido a la presencia de autoinducción de dispersión, sino en $I_{máx}$, ya que son entonces cero las corrientes de las salidas auxiliares. Esto disminuye el valor de $P_{aux\,máx}$. Si la corriente se reparte de acuerdo con la línea b de la figura 4, $P_{aux} = k\,P_{aux\,máx}$, siendo k = 0,5. En la práctica, k será algo mayor. Un valor de k = 0,7 resulta razonable.



(1)



(2)

Figura 5. Oscilograma de las formas de onda en el inductor si $L > L_{aux}$ (1) y si $L < L_{aux}$ (2). Nótese que estos oscilogramas fueron tomados en una fuente de alimentación para TV, causa de los picos de tensión.

Si $L = L_{min}$, no se puede extraer potencia auxiliar. De estas consideraciones se desprende que la potencia auxiliar que se puede obtener es limitada y que depende de k, δ y L, de forma que:

$$P_{aux} \leq k(1 - \delta)(1 - L_{aux}/L_{mín}) P_{in}$$

El valor necesario de L_{aux} se obtiene de:

$$L_{aux} > L_{min} / \left\{ 1 - \frac{P_{aux}}{k P_{tot} (1 - \delta_{máx})} \right\}$$

sustituyendo k = 0,7, y P_{aux} P_{tot} = (de 0,2 a 0,3)se obtiene la ecuación 4.

$$(P_{tot} = P_{th} - I_o (V_F + V_R + V_o))$$

1.2. Convertidor directo simple con transformador aislador

Principio de funcionamiento

En la figura 6 aparece el esquema del convertidor directo con aislamiento de la red.

La energía magnética almacenada en el transformador mientras S está conectado debe ser desalojada cuando S está abierto; si por el contrario, el total de la energía almacenada y desalojada durante un ciclo completo de conmutación no fuera cero, el núcleo del transformador se saturaría rápidamente. Una solución que involucra un mínimo de pérdidas de potencia es la inclusión de un devanado, fuertemente acoplado al primario, y un diodo D_3 de forma que quede asegurado el flujo de la corriente magnetizante cuando S está abierto.

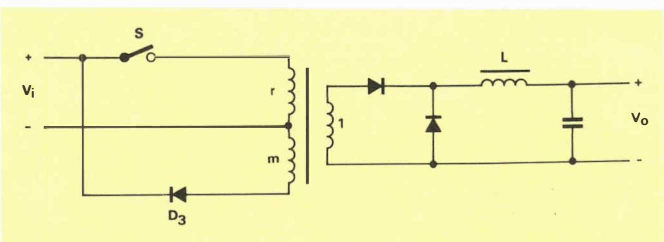


Figura 6. Esquema del circuito de una fuente conmutada aislada de la red con convertidor directo.

El funcionamiento del convertidor directo aislado por transformador se expresa por la misma fórmula (ecuación 1) que fué utilizada para la versión no aislada. El transformador añade además un grado adicional de libertad en la elección de la tensión de salida con valores prácticos de δ . Esta tensión de salida es ahora:

$$V_o = \frac{\delta V_i}{r} \tag{6}$$

En la figura 7 se dan las formas de onda de la tensión y la corriente del convertidor directo aislado.

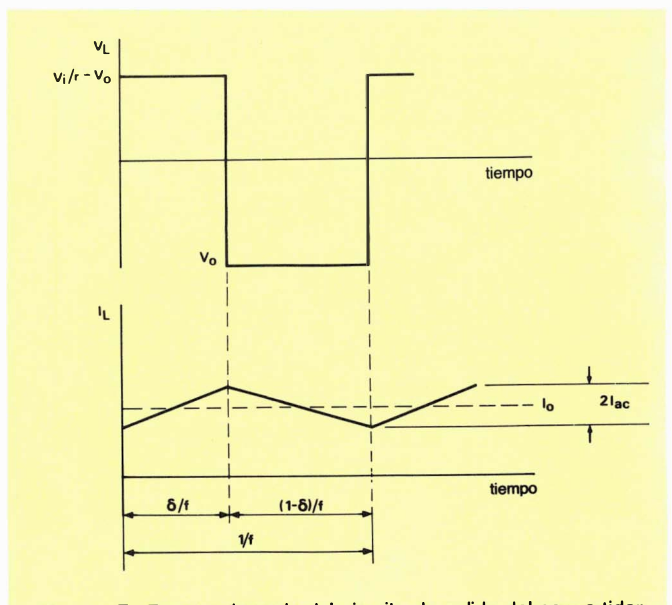


Figura 7. Formas de onda del circuito de salida del convertidor directo aislado de la red.

Factor de trabajo

El máximo factor de trabajo admisible con el que el núcleo no se saturará con el flujo depende de r y de m:

$$\delta_{máx} < 1 - \frac{m}{m+r} \tag{7}$$

La tensión máxima en el interruptor (aquí un transistor) es entonces:

$$V_{CEM} = V_{i\,máx} \frac{m + r}{m} \tag{8}$$

Cuando se utiliza un transistor con una V_{CESM} = 850 V en un convertidor directo con una tensión de entrada máxima (rectificada) de 375 V, es normalmente adecuado limitar la V_{CE} a 2 × 375 = 750 V.
Así con m = r queda un margen de 100 V para oscilaciones parásitas y picos en la tensión de alimentación.

El valor efectivo del factor de trabajo depende de la frecuencia, la relación de espiras r, la corriente de carga, la autoinducción dispersa del transformador y la autoinducción de las conexiones a los diodos de salida.

Como orientación, en las fuentes conmutadas alimentadas por la red, se disminye el tiempo de conducción de forma que:

$$\delta_e/f = \delta/f - rI_o \times 1{,}2 \times 10^{-9} \tag{9}$$

La autoinducción de las conexiones a los diodos de salida se reflejan en el primario en razón del cuadrado de la relación de espiras. Con relaciones de espiras elevadas junto con altas corrientes de conmutación, las pérdidas debidas al retraso en la conmutación resultan sustanciales.

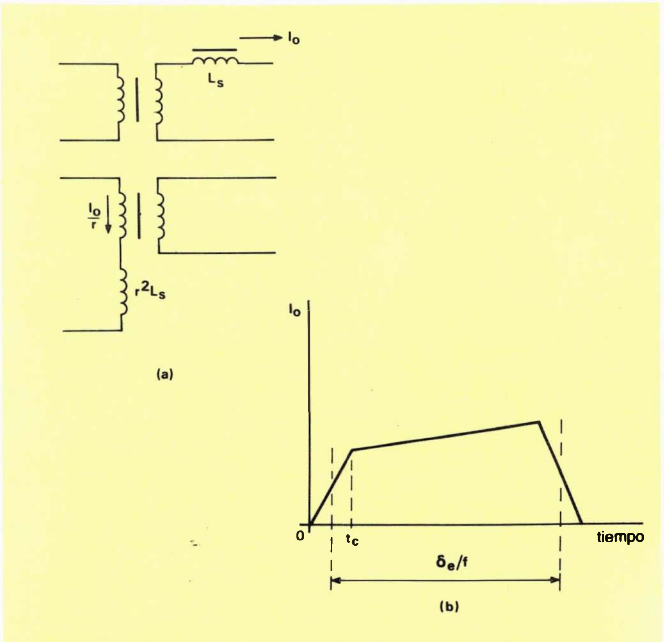


Figura 8. Efecto de las autoinducciones dispersas en el circuito de salida de un convertidor directo aislado: a) La autoinducción en el secundario es reflejada al primario en función del cuadrado de la relación de espiras; b) Se produce un retraso en la conmutación t_C durante el cual no conduce ningún diodo de salida.

En la figura 8a,

$$t_c \approx I_o r L_s / V_i$$

L_s es de alrededor de 1nH/mm de conductor, y con una red alimentadora de 220 V, $Vi_{min} \cong 200$ V. La experiencia demuestra que con conexiones a los diodos lo más cortas posibles el retraso de conmutación es:

$$t_c \approx 1{,}2 I_o r \times 10^{-9}$$

Esta es una razón importante para no hacer funcionar fuentes conmutadas de baja tensión y elevada corriente a altas frecuencias, sino más bien utilizar frecuencias justo por encima del márgen audible.

Relación de espiras preliminar y elección del núcleo

La relación de espiras preliminar es:

$$r' = \frac{\delta_{e\,máx} V_{i\,mín}}{V_{o\,máx} + V_F + V_R} \qquad (10)$$

Para la elección del núcleo del transformador, ver la 2ª parte que se publicará en el próximo número.

Transformadores con múltiples salidas

Se pueden obtener salidas adicionales a cualquier nivel de c.c. añadiendo simplemente otros secundarios al transformador de salida. La regulación de las salidas adicionales será mejor que con el convertidor indirecto. Sin embargo, cada salida necesita dos diodos y un inductor de potencia, frente a un único diodo con el convertidor indirecto.

Atención: El diodo de efecto volante debe conducir siempre que el diodo directo no conduzca. De lo contrario, se produce la rectificación del pico y la tensión de salida puede subir hasta la de pico directa, que puede ser mucho más elevada que la nominal, con resultados desastrosos. Así pués, se debe asegurar que en cada salida esté siempre presente la carga mínima adecuada.

Con varias salidas diferentes, es necesario hallar el valor del producto tensión por espiras del transformador que permite que cada tensión de salida sea obtenida dentro de la tolerancia permitida con un número entero de espiras. El procedimiento para conseguirlo se describe en la 3.ª parte que se publicará en Vol. 22, N.º 4.

Sistema de control

La misión del circuito de control es estabilizar la salida frente a variaciones de la tensión de entrada y de la carga ajustando el factor de trabajo del dispositivo interruptor. Sin embargo, el efecto de los cambios bruscos de la carga no pueden ser corregidos inmediatamente porque se necesita algún tiempo para que la corriente a través del inductor alcance el nuevo valor de la corriente de carga.

Es por lo tanto inevitable un cambio momentáneo de la tensión de salida. El tiempo necesario para que se establezca el nivel deseado de la tensión de salida después de un cambio repentino de la carga depende en gran parte de las propiedades del sistema de control. Se pueden distinguir dos características básicas del sistema de control (figura 9).

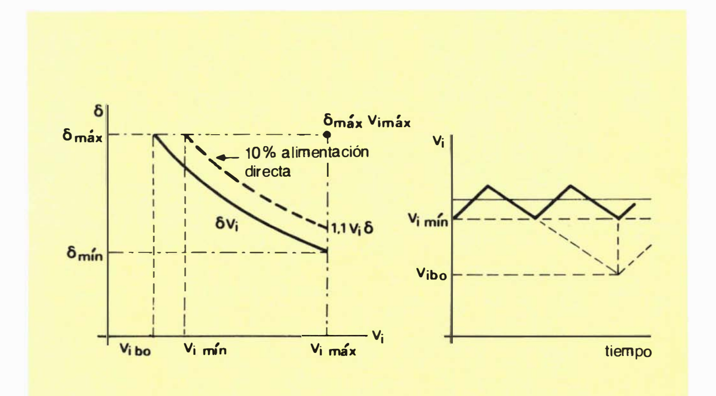


Figura 9. Combinaciones de tensión de entrada y factor de potencia en condiciones de carga transitorias con control con realimentación negativa o directa.

Realimentación negativa: Un aumento en forma de escalón de la corriente de carga hace que el factor de trabajo del interruptor de potencia aumente instantáneamente a su valor máximo $\delta_{máx}$, independientemente del nivel de la tensión de entrada. Es así posible que:

$$(\delta V_i)_{máx} = \delta_{máx} V_{i\,máx}.$$

Realimentación positiva: Un aumento en escalón de la corriente de carga provoca un aumento del factor de trabajo del interruptor de potencia a un valor un x% más elevado que el valor estable correspondiente a una carga constante.

El producto ($\delta V_i)_{máx}$, como respuesta a un aumento en escalón, será más alto con control por realimentación negativa. Esto da como resultado un retraso inferior en adecuarse a la nueva carga debido a que la corriente del inductor es forzada a aumentar a máxima velocidad. Sin embargo, el transformador de salida debe ser diseñado de forma que sea capaz de manejar el producto $\delta_{máx}$ $Vi_{máx}$ sin saturarse.

Con control por realimentación positiva,

$$(\delta V_i)_{máx} = \left(1 + \frac{x}{100}\right) \delta_{mín} V_{i\,máx}$$

El valor de α correspondiene para el diseño del transformador es:

$$\alpha = 1 + \frac{x}{100}$$

Se pueden encontrar dificultades con el convertidor arrancado a plena carga con la tensión mínima en la red

(15% por debajo de la nominal). Si el factor de trabajo está demasiado cerca del máximo, toda la corriente de salida fluirá hacía la carga y no habrá corriente disponible para cargar el condensador de salida. El arranque mejorará si el valor estable del factor de trabajo es un 10% inferior al valor máximo admisible.

Una desventaja del control por realimentación negativa es que generalmente es necesario un núcleo del transformador más grande para evitar saturación.

El tiempo de respuesta transitoria como resultado del sistema de control, se discute al final de la sección 1.2.

Autoinducción primaria y desaturación

La autoinducción primaria es expresada por:

$$L_1 = \mu_0 \mu_a n_1^2 A_e/\ell_e \qquad (11)$$

en donde el valor de μ_a es el obtenido de los datos del núcleo.

El máximo de pico de la corriente magnetizante primaria es:

$$I_{magM} = \frac{(\delta V_i)_{máx}}{L_1 f} \qquad (12)$$

El pico de corriente primaria es:

$$I_{1M} = \frac{1}{r}\left(I_o + \frac{I_{o\,min}}{2}\right) + I_{magM} \qquad (13)$$

La autoinducción primaria L_1, junto con el condensador moderador del dV/dt (figura 10) en paralelo con el interruptor, forman un circuito resonante con una frecuencia de resonancia natural igual a:

$$f_r = 1/\{2\pi\sqrt{(L_1 C)}\} \qquad (14)$$

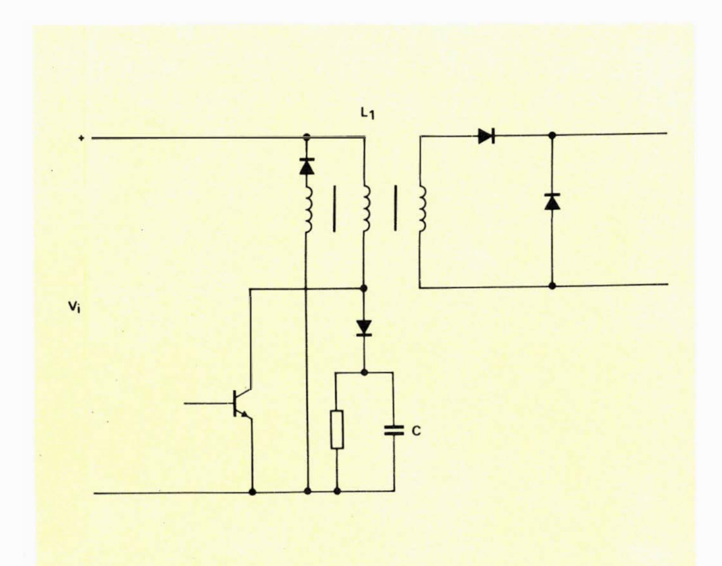


Figura 10. Transformador de un convertidor directo con devanado de magnetización (recuperador de energía), y condensador para pendiente suave en el circuito primario.

El valor de C utilizado debe cumplir la siguiente relación:

$$\frac{I_{1M} t_f}{2V_{CESM}} = C > I_{1M}/(dV/dt) \qquad (15)$$

Se recomienda que $f_r > f$. Con un valor f_r bajo, si falla la desaturación, se puede producir una acumulación de flujo con resultados desastrosos. Una f_r más alta ofrece suficiente margen de seguridad bajo cualquier circunstancia. Una relación $mf_r/(rf)$ de alrededor de 1,2 es un buen compromiso. Una solución electrónica al problema se realiza con algunos circuitos de control (por ejemplo el TDA1060) en los que existe la posibilidad de reducir el factor de trabajo cuando es posible la saturación del núcleo. Se puede reducir tanto el valor y como la dispersión de L_1, introduciendo un entrehierro en el núcleo que tiene como contrapartida una mayor corriente magnetizante. La separación necesaria es generalmente más pequeña que el margen para el que se aplican las curvas de I^2L que se discutieron en Vol. 21, N.º 7, pág. 267. Para estos valores pequeños de la separación S, (entrehierro total igual a 2S), el valor de μ_e (y por lo tanto de L_1) se puede obtener en los núcleos de *sección perpendicular constante de*:

$$s = \frac{\ell_e}{2}\left(\frac{1}{\mu_e} - \frac{1}{\mu_a}\right) \qquad (16)$$

Si no es posible disminuir L_1 suficientemente para hacer que $f_r > f$, debe considerarse la posibilidad de añadir un devanado sensor en el transformador para generar una señal que evite la conducción prematura del interruptor.

Corrientes en el transformador

El rizado en el inductor de salida es, en general, solamente un pequeño tanto por ciento de la c.c. de carga. Por esta razón, la corriente en el transformador puede ser considerada como una onda cuadrada para el cálculo de las pérdidas en los devanados.

Los valores máximos de las corrientes eficaces, tanto para el primario como para el secundario vienen expresados aproximadamente por:

$$I_{e\,1} = \frac{I_o}{r}\sqrt{\delta_{o\,máx}} = \frac{I_{e\,2}}{r} \qquad (17)$$

en donde

$$\delta_{o\,máx} = \delta_{máx}\,\frac{V_i}{V_{i\,av\,mín}} \qquad (18)$$

El factor $\delta_{o\,max}$ es utilizado en estos cálculos por la siguiente razón.

En una red de 220 V, la tensión mínima es aproximadamente de 185 V eficaces. Si se utiliza como filtro de entrada un condensador de alrededor de 2 μF/W (para que se puedan admitir interrupciones de 10 ms de dura-

ción), la tensión de rizado con 185 V en red es de unos 20 V. Bajo estas condiciones la tensión media mínima de entrada (en condiciones estables es):

$$V_{i\,av\,mín} = \sqrt{2}\,V_{i\,mín} - ½V_{ir} = 252\,V. \qquad (19)$$

Sin embargo, $\delta_{máx}$ se ha fijado de manera que el convertidor pueda manejar una interrupción de 10 ms. No obstante, las interrupciones en la red no son una condición estable, por lo que $\delta_{o\,máx}$ debe de utilizarse para calcular I_e y, así, las pérdidas y el consecuente aumento de temperatura en el transformador.

Diseño del inductor

Para determinar la autoinducción mínima necesaria en el inductor, véase la sección 1.1.

Respuesta de tiempo a transitorios

La respuesta de tiempo a transitorios necesaria en un convertidor directo para seguir a un escalón en la corriente de carga de ΔI_o es:

$$t_r = (\Delta I_o L)/\{(V_o + V_F + V_R)\,(\frac{\delta_{tr}}{\delta} - 1)\} \qquad (20)$$

1.3. El convertidor directo doble

Principio de funcionamiento

La figura 11 muestra el esquema del circuito equivalente de un convertidor directo doble. Comprende dos convertidores directos en paralelo, con diodo de efecto volante D y filtro L C común a ambos. Los interruptores S_1 y S_2 actuan alternativamente, con lo que se dobla la frecuencia de rizado de la corriente en el inductor. Como se maneja el doble de energía por cada periodo del conversor, la tensión de salida es:

$$V_o = 2\delta\,V_i \qquad (21)$$

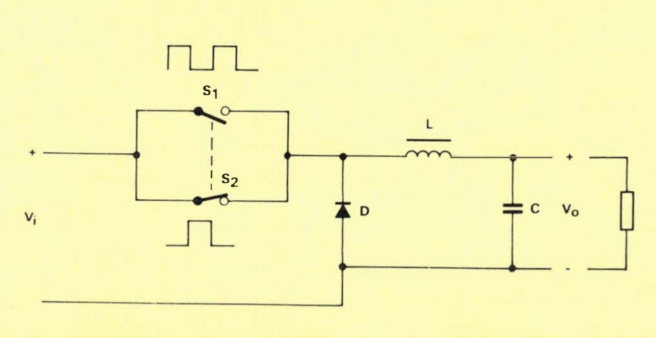


Figura 11. Esquema del circuito de una fuente conmutada con convertidor directo doble. Los interruptores S_1 y S_2 actúan alternativamente.

Autoinducción del inductor

La autoinducción mínima del inductor se calcula de forma similar que en el convetidor directo. Sin embargo, como en este caso hay dos cargas y dos descargas por perioro del conversor,

$$L > \frac{V_o}{4 f I_{o\,mín}}\,(1 - \frac{2\delta_{máx} V_{i\,mín}}{V_{i\,máx}}) \qquad (22)$$

el resto del diseño del inductor se efectuará de acuerdo con la sección 1.1.

Relación de espiras preliminar del transformador

El transformador se diseña de manera similar que en el convertidor directo simple, excepto que en este caso la relación de espiras es el doble. La relación de espiras del transformador del convertidor directo es:

$$r' = 2\,\frac{\delta_{e\,máx} V_{i\,mín}}{V_{o\,máx} + V_F + V_R} \qquad (23)$$

El resto del procedimiento de diseño se efectúa de acuerdo con la 2ª parte de esta serie, que se publicará en Vol. 22, N.º3.

Tiempo de respuestas a transitorios

El tiempo de respuesta a transitorios necesaria en un convertidor directo doble para seguir a un escalón en la corriente de carga de ΔI_o es:

$$t_r = (\Delta I_o L)/2\,\{(V_{o\,máx} + V_F + V_R)(\frac{\delta_{tr}}{\delta} - 1)\} \qquad (24)$$

2. EL CONVERTIDOR INDIRECTO

2.1. Convertidor indirecto no aislado

El esquema del circuito del convertidor indirecto se encuentra en la figura 12. El funcionamiento básico de un convertidor indirecto inversor de polaridad viene expresada por:

$$V_o = \frac{\delta}{1 - \delta}\,V_i \qquad (25)$$

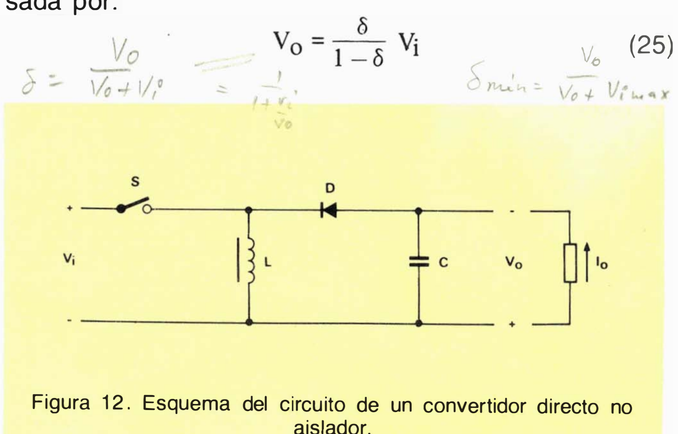


Figura 12. Esquema del circuito de un convertidor directo no aislador.

La forma de onda de la tensión en el inductor L y de la corriente asociada en condiciones estables aparece en la figura 13.

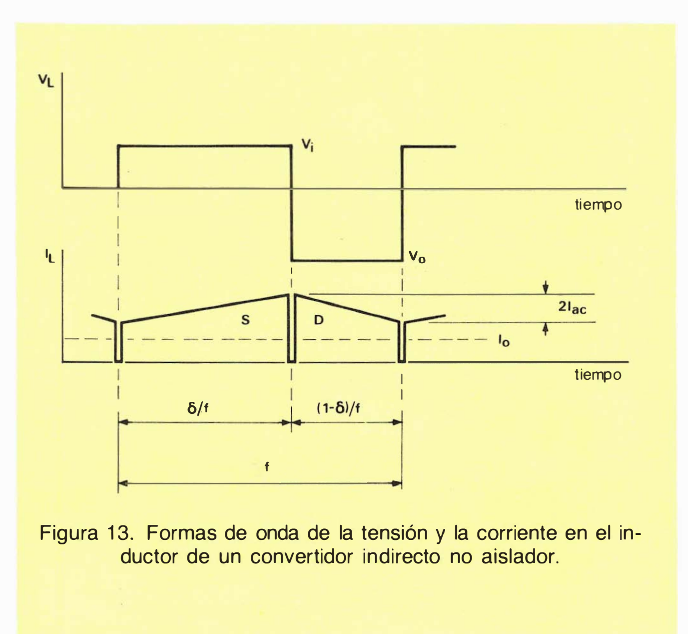


Figura 13. Formas de onda de la tensión y la corriente en el inductor de un convertidor indirecto no aislador.

Inductor de potencia

La autoinducción mínima necesaria para asegurar un funcionamiento de modo contínuo con la carga mínima $P_{o\,mín}$ es:

$$L > \frac{(\delta_{mín} V_{i\,máx})^2}{2 f P_{o\,mín}} \tag{26}$$

Nota: En el término P_o se permite despreciar las pérdidas en el diodo de salida.

La corriente de pico máxima a través de inductor es

$$I_M = I_{dc\,máx} + 2 I_{ac}$$

y

$$I_M = \frac{\sigma P_{o\,máx}}{\delta_{máx} V_{i\,mín}} + \frac{\delta_{máx} V_{i\,mín}}{2 f L} \tag{27}$$

Para el diseño del inductor, ver Vol. 21, N.º 7, pág. 267.

Es evidente que el valor del inductor es inversamente proporcional a la carga mínima. Por otra parte, el inductor no debe saturarse con la carga máxima cuando la tensión de alimentación es mínima. Así pues, el que la corriente en el inductor no se interrumpa con grandes variaciones en la potencia de salida, no es siempre práctico. Otras alternativas son:

- Cargar la salida con una carga adicional para disminuir la relación $P_{o\,máx}$ / $P_{o\,mín}$
- Cambiar la frecuencia de funcionamiento.
- Aceptar que la corriente en el inductor sea discontinua a expensas de un valor de pico más alto a través del interruptor y el condensador de salida.

En este último caso, la forma de onda de la corriente en el inductor será triangular en lugar de trapezoidal. Con una forma de onda triangular de la corriente, las ecuaciones (26) y (27) son:

$$L > \frac{(\delta_{mín} V_{i\,máx})^2}{2 f P_{o\,mín.}} \tag{28}$$

y

$$I_M = 2 \frac{\sigma P_{o\,máx}}{\delta_{máx} V_{i\,mín}} \tag{29}$$

se procede seguidamente según el artículo publicado en Vol. 21, N.º 7.

Convertidor no inversor aumentador

El esquema del circuito del convertidor aumentador se muestra en la figura 14. Su funcionamiento viene expresado por:

$$V_o = \frac{V_i}{1 - \delta}$$

La forma de onda de la tensión en el inductor L y la corriente asociada en condiciones estables se muestra en la figura 15.

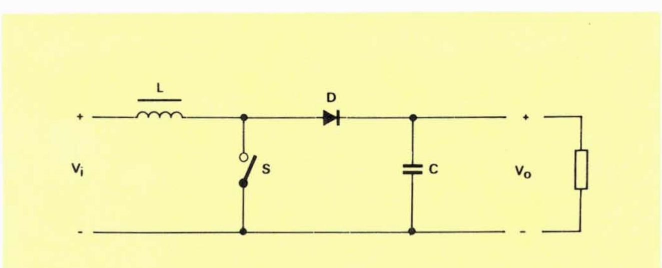


Figura 14. Esquema del circuito de un convertidor indirecto aumentador.

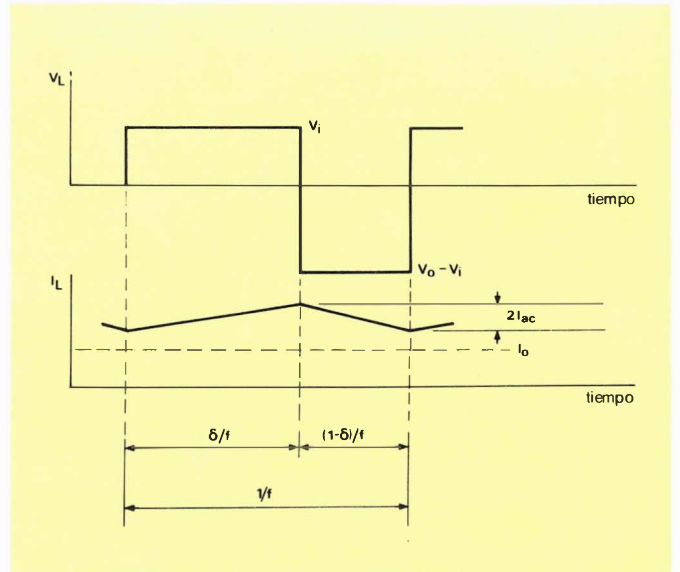


Figura 15. Formas de onda de la tensión y la corriente en el inductor de un convertidor indirecto aumentador.

Inductor de potencia

La autoinducción mínima necesaria para asegurar el funcionamiento en modo contínuo del inductor con una carga $P_{o\,min}$ es:

$$L > \frac{2}{27}\frac{V_o^2}{fP_{o\,mín}} \qquad (30)$$

La corriente máxima de pico en el inductor es:

$$I_{maxM} = \frac{\sigma P_{o\,máx}}{V_{i\,mín}} + \frac{\delta_{máx} V_{i\,mín}}{2fL} \qquad (31)$$

Se prosigue ahora con lo indicado en Vol. 21, N.º 7.

2.2. Convertidor indirecto aislado por transformador

Principio de funcionamiento

Una variante del convertidor indirecto útil para fuentes de alta tensión y baja corriente se obtiene añadiendo devanados secundarios al inductor para formar un transformador, figura 16. Una ventaja adicional de esta disposición es el aislamiento de la red.

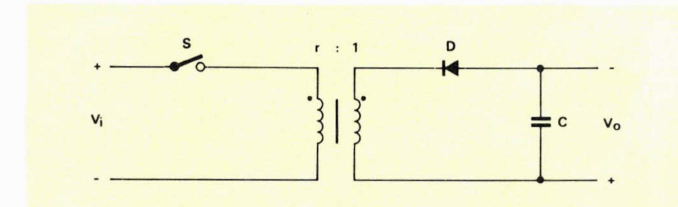


Figura 16. Esquema del circuito de un convertidor indirecto aislado por transformador.

Relación de espiras

Con el fín de proteger los dispositivos conmutadores, la relación de transformación es:

$$r < \frac{V_{CESM} - (V_{i\,máx} + V_r)}{V_o + V_F + V_R} \qquad (32)$$

Con tensiones elevadas, como la red rectificada, un compromiso adecuado entre el tamaño del inductor y las corrientes de pico en el inductor y el diodo, se consigue normalmente siguiendo uno de los procedimientos que figuran a continuación.

Con un margen de tensiones de entrada moderado como:

$$\frac{V_{i\,máx}}{V_{i\,mín}} < 2$$

se toma $\delta_{min} = 0{,}3$. Esto conduce a:

$$\delta_{máx} = 1/\{1 + \frac{7}{3}(V_{i\,mín}/V_{i\,máx})\} \qquad (33)$$

de forma que

$$r' = \frac{3}{7}\{V_{i\,máx}/(V_o + V_F + V_R)\} \qquad (34)$$

Con un márgen de tensiones de entrada, que es

$$\frac{V_{i\,máx}}{V_{i\,mín}} > 2$$

se toma

$$r' = \frac{1}{V_o + V_F + V_R}\sqrt{(V_{i\,máx} V_{i\,mín})} \qquad (35)$$

Esto conduce a

$$\delta_{mín} = 1/\{1 + \frac{V_{i\,máx}}{r'(V_o + V_F + V_R)}\} \qquad (36)$$

Nota: Si $\delta_{min} > 0{,}3$, se toma $\delta min = 0{,}3$ y se procede como con un márgen de tensiones de entrada más pequeño, de lo contrario:

$$\frac{1}{\delta_{máx}} = 1 + (1 - \delta_{mín}) V_{i\,mín}/\delta_{mín} V_{i\,máx}$$

Un *devanado limitador de tensión* con una relación de espiras entre el primario y él de r/m limita la tensión en el dispositivo conmutador a $V_{imáx}$. El factor de trabajo máximo debe ser entonces tal que:

$$\delta_{máx} < 1 - \frac{1}{\beta} \qquad (37)$$

por consiguiente

$$\delta_{mín} = 1/\{1 + \frac{(1 - \delta_{máx}) V_{i\,máx}}{\delta_{máx} V_{i\,mín}}\} \qquad (38)$$

y

$$r' = \frac{\delta_{mín} V_{i\,máx}}{(1 - \delta_{mín})(V_o + V_F + V_R)} \qquad (39)$$

con

$$m = \frac{r}{(\beta - 1)} \qquad (40)$$

Inductor de potencia

Para asegurar el funcionamiento en modo contínuo, se diseña el primario del inductor para la carga mínima (ver también la sección 2.1.)

$$L < \frac{(\delta_{mín} V_{i\,máx})^2}{2 f P_{o\,mín}} \qquad (41)$$

La corriente de pico máxima a través del primario es:

$$I_{máxM} = \frac{\sigma P_{o\,máx}}{\delta_{máx} V_{i\,mín}} + \frac{\delta_{máx} V_{i\,mín}}{2 f L}$$

Se sigue según Vol. 21, N.° 7. El número de espiras del secundario del inductor, junto con r, se darán en la 3ª. Parte, que se publicará en Vol. 22. N.° 4.
Nota: Si las variaciones de la carga son grandes se procede como en la sección 2.1.

Salidas múltiples

Se pueden obtener tensiones de salida adicionales de cualquier nivel de continua añadiendo devanados secundarios adicionales con el número de espiras adecuado. Nótese que sí el número de tensiones secundarios es grande, la autoinducción dispersa aumenta y se deteriora la regulación.
El procedimiento de diseño se da en la 3.ª Parte.

Corrientes eficaces

El valor máximo de la corriente eficaz a través del devanado primario es:

$$I_{e1} = \frac{P_{o\,máx}\sqrt{\delta_{o\,máx}}}{\delta_{o\,máx} V_{i\,mín}} \sqrt{\left\{1 + \frac{1}{3}\left(\frac{P_{o\,mín}}{P_{o\,máx}}\right)^2\right\}} \qquad (42)$$

y a través de un secundario cualquiera:

$$I_{ex} = \frac{r_x P_{ox\,máx}\sqrt{(1 - \delta_{o\,máx})}}{\delta_{o\,máx} V_{i\,mín}} \sqrt{\left\{1 + \frac{1}{3}\left(\frac{P_{o\,mín}}{P_{o\,máx}}\right)^2\right\}} \qquad (43)$$

en donde

$$\delta_{o\,máx} = 1/\left\{1 + \frac{V_{i\,av\,mín}}{r(V_O + V_F + V_R)}\right\}$$

3. EL CONVERTIDOR SIMETRICO

3.1. Principio de funcionamiento

Los esquemas de diversas configuraciones de convertidor simétrico se dan en la figura 17.
Como la energía es transferida dos veces por periodo del convertidor, el funcionamiento básico del convertidor

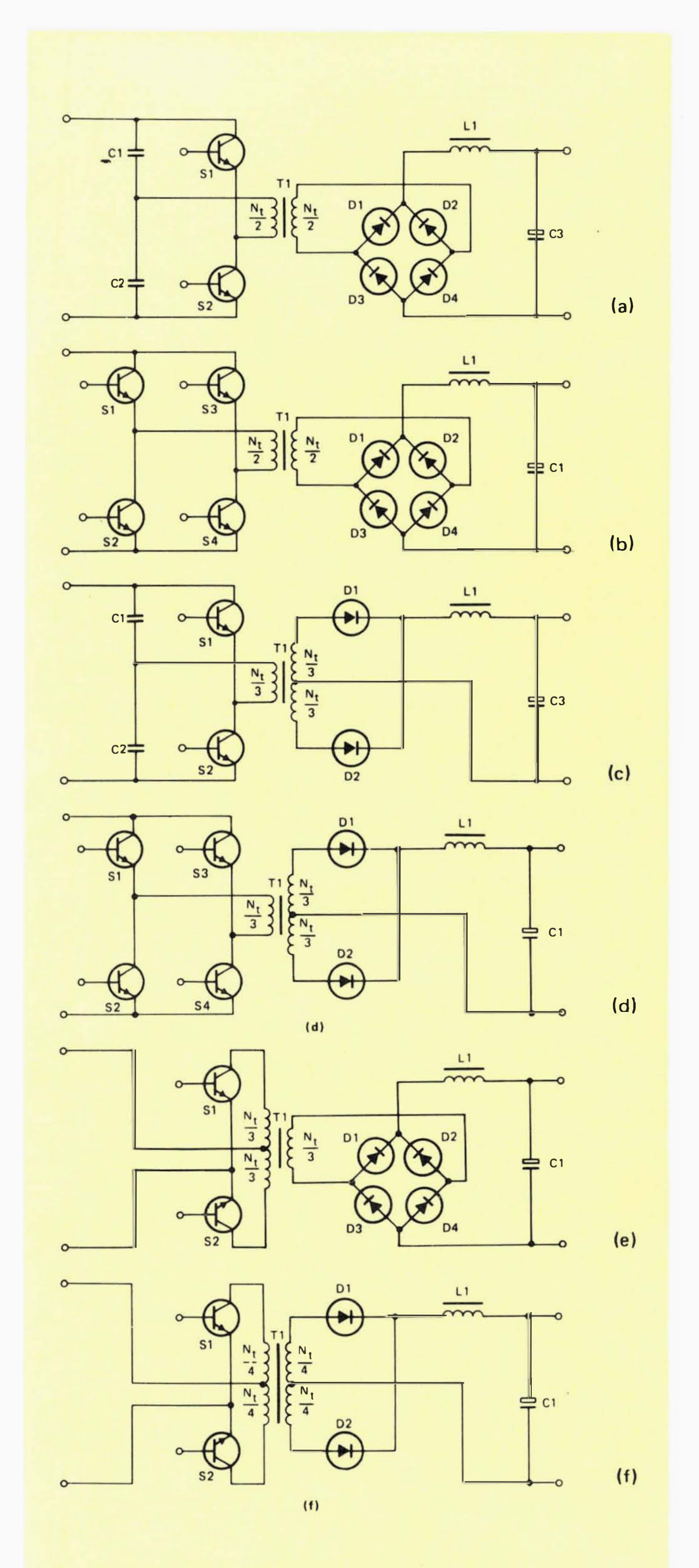


Figura 17. Configuraciones básicas del convertidor simétrico. (a) Transformador con dos devanados (1+1) en un convertidor simétrico de terminación simple con rectificador de salida en puente. (b). Transformador con dos devanados (1+1) en un convertidor en puente con rectificador de salida en puente. (c). Transformador con tres devanados (1+2) en un convertidor simétrico de terminación simple con salida bifásica. (d). Transformador con tres devanados (1+2) en un convertidor en puente con salida bifásica. (e). Transformador con tres devanados (1+2) en un convertidor simétrico con rectificador de salida en puente. (f). Transformador con cuatro devanados (2+2) en un convertidor simétrico con salida bifásica.

simétrico viene expresado por:

$$V_O = \frac{z\,\delta\,V_i}{2} \qquad (44)$$

En los convertidores simétricos convencionales o en forma de puente completo z = 4; y para los en forma de medio puente z = 2.

La forma de onda de la tensión y la corriente asociada en el inductor se muestran en la figura 18.

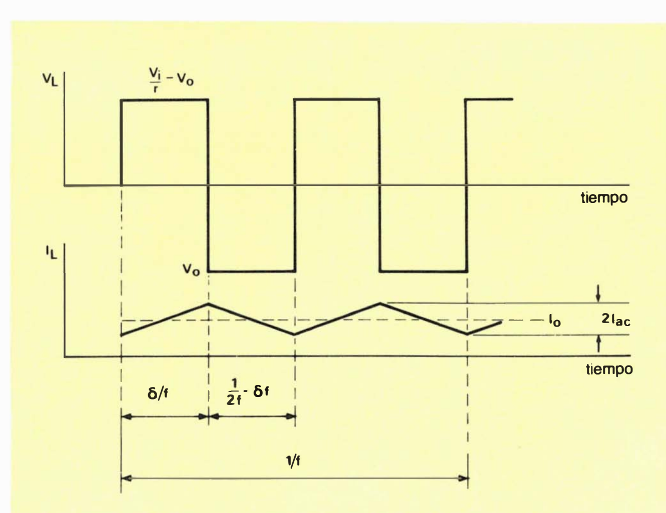


Figura 18. Forma de onda de la tensión y la corriente asociada a través del inductor de un convertidor simétrico.

Factor de trabajo

Con tiempos de conducción iguales por cada ciclo de conversión, el factor de trabajo máximo admisible es 0,5, pero un valor más práctico es 0,45. En la práctica, la autoinducción dispersa del alambrado y el transformador da como resultado un tiempo finito de conmutación entre los diodos de salida. Como resultado, el intervalo durante el que la energía es suministrada a la salida es más corto, y el factor de trabajo efectivo menor. Este factor de trabajo efectivo depende de la frecuencia de funcionamiento, de la relación de transformación, de la corriente de carga, y de la autoinducción de las conexiones a los diodos rectificadores.

Para compensar el aumento del tiempo de conmutación, el periodo de transferencia de energía /f debe ser disminuido hasta alrededor de:

$$\delta_e/f = \delta/f - 1{,}2\,r\,I_O \times 10^{-9} \qquad (45)$$

Una discusión más extensa se encuentra en la sección 1.2

Relación de espiras del transformador

La relación de espiras preliminar es:

$$r' = \frac{2\delta_{e\,máx}\,V_{i\,mín}}{V_O + V_F + V_R} \qquad (46)$$

El resto del diseño del transformador se dará en la 2.ª Parte.

3.2. Autoinducción del inductor de potencia

La autoinducción mínima del inductor asegura una corriente en el mismo, y, por lo tanto, el funcionamiento en modo contínuo es:

$$L > \frac{V_O}{4 f I_{ac}} \left(1 - 2\delta_{máx} \frac{V_{i\,máx}}{V_{i\,mín}}\right) \qquad (47)$$

siendo

$$I_{ac} = I_{O\,mín} - I_{magM} \qquad (48)$$

y

$$I_{magM} = \frac{r\,\delta_{máx}\,V_{i\,mín}\,\ell_e}{2 n_1^2 \mu_0 \mu_e A_e f} \qquad (49)$$

Durante la conducción del transistor (figura 19) la corriente magnetizaner varia entre $+ I_{mag\,M}$ a $- I_{mag\,M}$. Mientras ambos transistores no conducen, durante el intervalo ($1/2\,f - \delta\,/f$) el primario del transformador está en circuito abierto. Esto fuerza a la corriente magnetizante a circular a través de los diodos de salida en serie. De esta forma, las corrientes de carga y magnetizante se suman en un diodo y se restan en el otro.

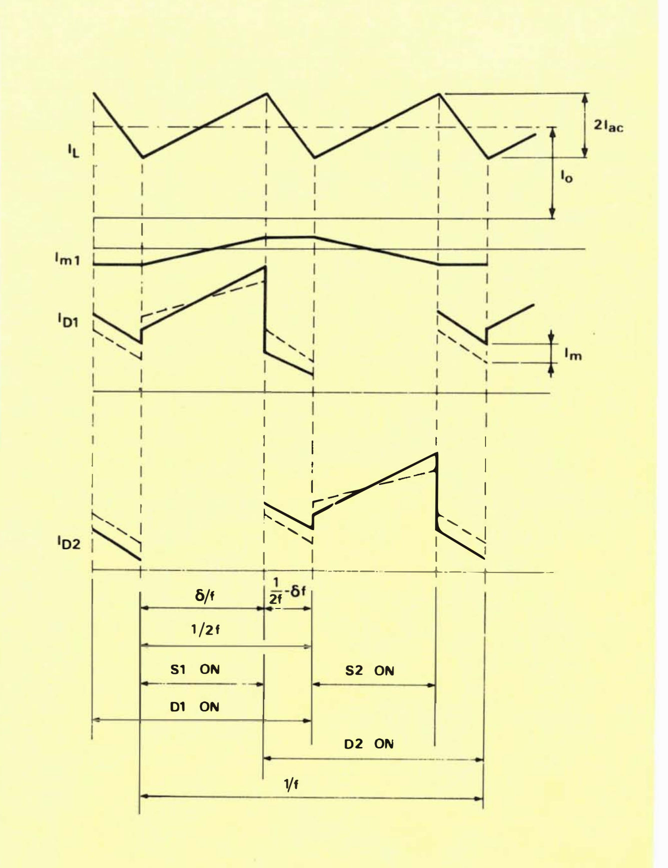


Figura 19. Forma de onda para calcular la corriente de pico de un convertidor simétrico.

Si, con corriente de salida baja, un diodo cesa de conducir, no hay camino de salida para la corriente magnetizante, por lo que ésta es desviada a través del diodo que conduce y el inductor de salida hacia el condensador de salida. Esto hace que la tensión de salida suba. De acuerdo con esto, se desprende que la corriente de carga mínima que puede ser extraida del convertidor sin que un diodo deje de conducir por esta causa es:

$$I_{o\,mín} = I_{magM} + I_{ac}$$

La corriente magnetizante que fluye a través de los diodos de salida es:

$$I_{magM} = \frac{\delta_{máx} V_{i\,mín}\, r}{2 L_1 f}$$

en donde

$$L_1 = n_1^2 \mu_0 \mu_e \ell_e / A_e$$

Estas dos expresiones juntas llevan a la ecuación 49.

De acuerdo con la figura 19, la corriente de pico a través del inductor de potencia es

$$I_M = \sigma(I_{o\,máx} + I_{o\,mín} + I_{magM}) \qquad (50)$$

El resto del procedimiento de diseño es el indicado en Vol. 21, N.º 7.

3.3. Corrientes en el transformador

En un transformador simétrico, solamente una mitad de los devanados dobles conducen a la vez. La corriente de pico a través de cada mitad del doble devanado es:

$$I_{1M} = I_M / r \qquad (51)$$

La corriente primaria eficaz en cada mitad del devanado es

$$I_{e1} \approx \frac{I_o}{r} \sqrt{\delta_{o\,máx}} \qquad (52)$$

y, en el secundario,

$$I_{e2} \approx I_o \sqrt{\delta_{o\,máx}} \qquad (53)$$

en donde

$$\delta_{o\,máx} = \frac{\delta_{máx} V_{i\,mín}}{V_{i\,av\,mín}}$$ (Ver también la sección 1.2.)

Tiempo de respuestas a transitorios

El tiempo de respuesta a transitorios necesario un convertidor simétrico para seguir un escalón en la corriente de carga ΔI_o es:

$$t_r = (\Delta I_o L)/2\ (V_o + V_F + V_R) \left(\frac{\delta_{tr}}{\delta} - 1\right) \qquad (54)$$

RESUELVA EL PROBLEMA

SOLUCIONE SU DISEÑO
CON UN MICROPROCESADOR
O CIRCUITO PERIFERICO
DE LA GAMA

PHILIPS–SIGNETICS



MICROPROCESADOR 8 BITS
Familia MAB2650
Periféricos bus 8 bits

MICROCOMPUTADOR 8 BITS
Familia MAB8048
Familia MAB8400/PCF8500 con bus I²C
Periféricos bus I²C – CLIPS – RAM PCD8571, CLOCK PCB8573, LCD PCE2100,...

MICROCONTROLADOR BIPOLAR
Familia 8X300/8X305
Periféricos bus 8X300 – SABER 8X41, ICC 8X310, FDC8X330,...

MICROPROCESADOR 16 BITS
Familia SC68000
Periféricos bus 68000 – IPC 68120, MMU 68451, EPCI 68651,...

CIRCUITOS PERIFERICOS DE USO GENERAL

COMUNICACIONES	Control de comunicaciones síncronas/asíncronas PCI, 2651, 2661.
	Control de protocolos BOP y BCP síncronos MPCC, 2652.
	Verificador polinomial PGC, 2653.
	Doble receptor/transmisor asíncrono DUART, 2681.
CONTROL DE CRT	Generador de carácteres y gráficos DCGG, 2670.
	Control de teclado y comunicaciones PKCC, 2671.
	Generador de tiempos programable PVTC, 2672.
	Control de atributos VAC, 2673.
VIDEO	Generador de sincronismos USG, 2621, 2622.
	Acoplamiento programable PVI, 2636, 2637.
VOZ	Sintetizador de voz MEA8000.
VARIOS	Reloj alarma con E/S serie SAB3019, ...
	Circuitos telefonía PCD3311, PCD3340,...
	Circuitos radio-TV SAB3035, SAA5240,...

Para una mayor información de cualquier circuito dirigirse a:



barcelona - 7 balmes, 22 telf. 301 63 12
telex nº 54666 copre e
madrid - 4 sagasta, 18 telf. 446 40 00

DISTRIBUIDORES:



Rda. General Mitre, 240 Tel. (93) 217 23 40
Telex 97787 SMCD E Barcelona-6



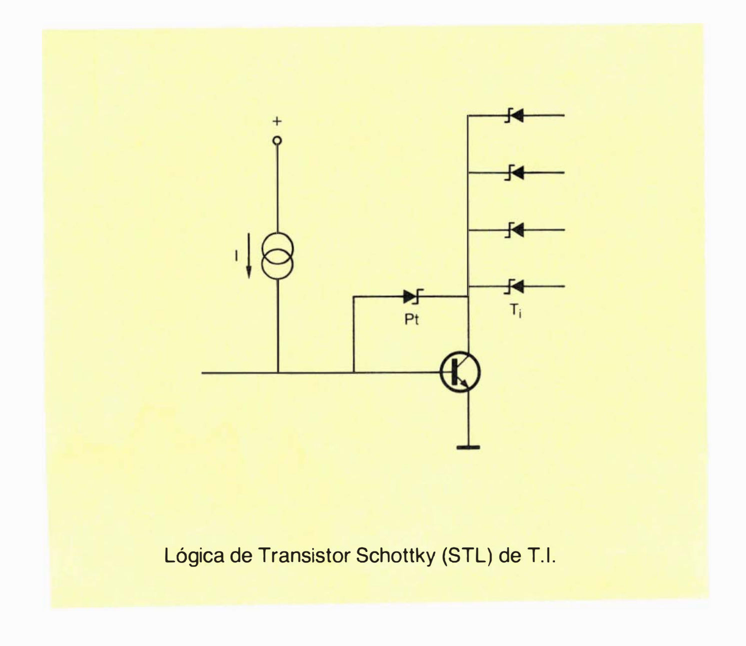
¿Qué red de puertas utilizar?

Como usuario o posible usuario de redes de puertas, deberá realizar un trabajo de evaluación previo entre una compleja variedad de productos. A pesar de que en algunos casos la elección puede ser fácil debido a la variedad de especificaciones existentes a veces de un mismo producto, creemos que podemos darles las respuestas más ajustadas a la realidad a las preguntas que sobre el tema pueden hacer. Hemos dedicado años al desarrollo de los productos más adecuados. No nos molesta en absoluto explicarles, en las medida que sea necesario, lo que se puede hacer con nuetras redes de puertas, y como es lógico intentamos evaluar al máximo la competencia.

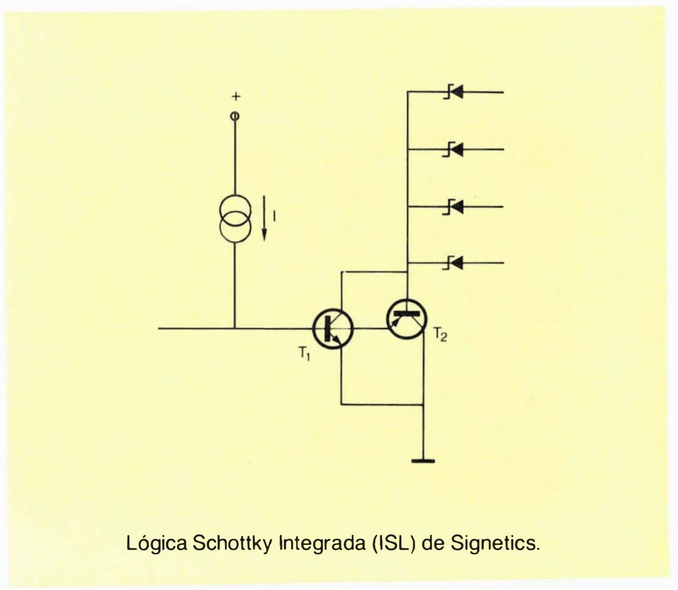
En este artículo hacemos una comparación entre ISL y STL para que cada uno emita su juicio.

EL PROCESO

Cuando se decide utilizar una red de puertas, entre otros motivos, la elección estará basada en un proceso de fabricación ya conocido, lo que significa que deberá tener un alto rendimiento y por supuesto, ser competitivo en precio. El proceso empleado por Signetics para sus redes de puertas ISL es básicamente el mismo proceso que el empleado durante años en la fabricación de los circuitos integrados de la familia 74LS. Este es un proceso estándar que proporciona un alto rendimiento a un costo realmente bajo. El proceso STL empleado por TI, está basado en el mismo sistema; pero mientras el ISL emplea un transistor para fijar el transistor de conmutación, el STL necesita dos diodos Schottky diferentes, y por tanto con dos diferentes procesos de metalización. Esto requiere dos pasos más en la realización de la



Lógica de Transistor Schottky (STL) de T.I.



Lógica Schottky Integrada (ISL) de Signetics.

máscara, lo que repercute directamente en el rendimiento, y que sido corroborado por Harris, donde han sido probados tanto el proceso ISL como el STL, con las siguiente conclusión: "el proceso ISL tiene un mayor rendimiento que el proceso STL". Con un proceso de menor rendimiento, el STL todavía puede ser competitivo en precio con un pequeño margen de porcentaje por encima de los costos de fabricación; pero si se tienen en cuenta los gastos que ocasiona el reemplazar las actuales series 74 del mercado, ¿podrá el STL sobrevivir para asegurar un futuro al producto acabado?

LA CONFIGURACION

Otro factor que afecta enormemente a los costos es el tamaño del chip. En un chip más grande, un cierto número de defectos en la oblea se distribuyen en pocos puntos; como resultado, el costo se incrementa exponencialmente con el area perjudicada. Esta no linealidad es particularmente problemática en el margen de 30 μm a 100 μm empleado en las redes de puertas, donde un incremento del 50% del area significa un incremento en los costes de un 75 a un 100 %. De esta manera, debe tenerse en cuenta la utilización del area del chip a la hora de configurarla. Aparte del area utilizada para registros de E/S, el 8A1200 de Signetics emplea dos bloques rectangulares de puertas de doble densidad, una zona centralizada para distribución de conexiones y para alimentación, con una densidad de 55 puertas/ μm^2. El TAT008 de TI emplea 56 ligeros bloques de puertas con amplios canales de distribución, y con una densidad de 25 puertas/μm^2. Como resultado de la comparación se observa que el 8A1200 integra 1200 puertas en tan solo 23 μm, mientras que el TAT008 precisa de 42 μm para 1000 puertas y utiliza aproximadamente 26 μm para 104 registros de E/S, mucho más de lo necesario en la mayoría de aplicaciones, mientras que el 8A1200 emplea tan solo 9,9 μm para sus 36 registros de E/S. En el caso de precisar más puertas o registros de E/S, Signetics ofrece el 8A1260 con 1200 puertas y 60 registros E/S, el 8A1542 con 1500 puertas y 42 E/S, y los recientes 8A1664 y 8A2176 (este último en su fase final de desarrollo), que en su conjunto proporcionan la elección más económica para cada ampliación.

Area en μm^2 para ISL y STL

	Signetics			TI
producto / uso	8A1200 1196 puertas 36 E/S	8A1542 1472 puertas 42 E/S	8A1260 1196 puertas 60 E/S	TAT008 1108 puertas 104 E/S
E/S	9,9	12,5	20,0	25,5
Puertas	16,8	21,9	16,8	20,7
Lineas potencia y masa	6,3	8,6	7,2	20,7
Total	33	42	44	67

EL DISEÑO

Con redes de puertas es relativamente fácil diseñar, en algunos aspectos comparable al diseño de una placa de circuito impreso, debido al empleo de unas normas de diseño muy concretas. Ello permite el uso extensivo del CAD (computer aided design), incluye las simulaciones y las diferentes pruebas necesarias.

Si la red está correctamente realizada, el CAD asegura unas posibilidades de buen funcionamiento al primer intento realmente altísimas; es por ello por lo que Signetics puede garantizar plenamente que un circuito ISL funcionará tal y como ha sido simulado por el computador.

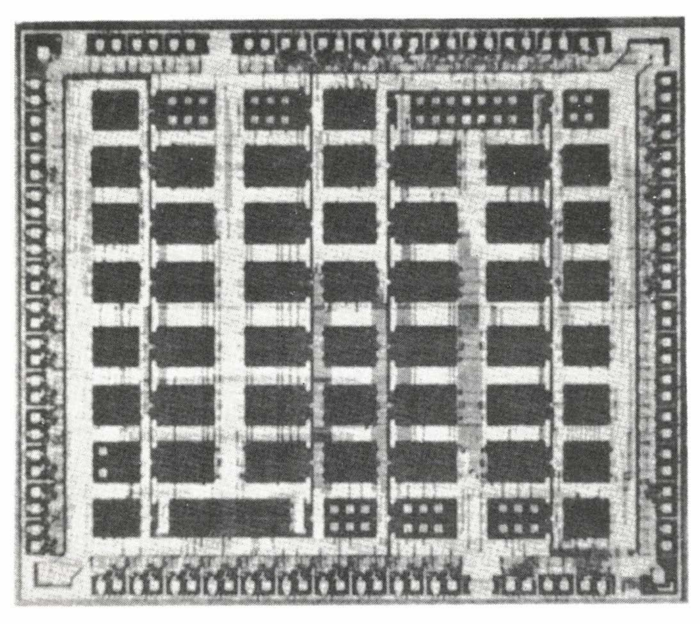
Pero, ¿Por qué esta dependencia de la configuración de una red de puertas? Con la densidad de diseño de ISL, los primeros pasos de prueba se efectúan sobre las áreas de las puertas, las cuales no precisan de un software previamente desarrollado. Signétics ha dado viabilidad a un nuevo sistema de auto-prueba, que ha sido implementando para el empleo por el propio usuario. Para STL, TI encontró una configuración similar a un formato fijo de circuito impreso, para permitir el empleo del software de apoyo. Esta es la razón por la cual TI puede hacerlo, pero también es el motivo del empleo de largos canales de prueba, una peor utilización del area del chip, y otra dificultad importante, un tiempo de diseño realmente elevado.

LA VELOCIDAD

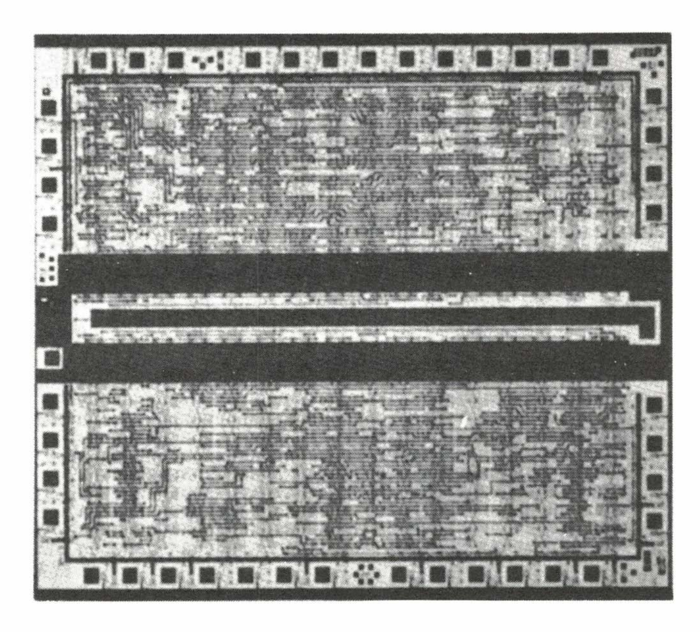
En ambos sistemas, los trazos de conexión pueden introducir suficiente capacidad parásita como para incrementar el tiempo de propagación de 0,02 a 0,05 ns/mm, en función de V_{CC} (alimentación interna). Pero ésta es solamente una diferencia imporante. Los encapsulados ISL tienen unas longitudes de trazado típicas de 17 mm,

Velocidad/potencia de ISL y STL

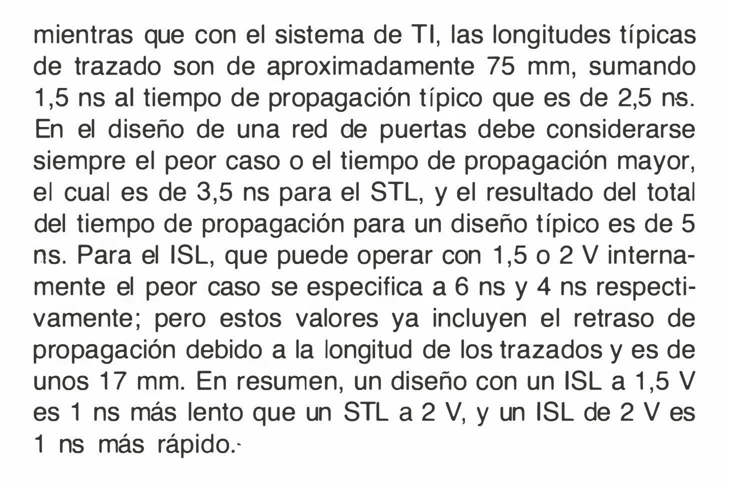
Dispositivo / Parámetro	Signetics ISL		TI STL
Polarización interna	1,5 V	2,0 V	2,0 V
Retardo típico de puerta	3,5 ns	2,5 ns	2,5 ns
Retardo máx. de puerta	5,2 ns	3,6 ns	3,5 ns
Retardo/longitud trazo	0,05 ns/mm	0,03 ns/mm	0,02 ns/mm
Longitud trazo típica	17 mm	17 mm	75 mm
Retardo longitud trazo	0,85 ns	0,43 ns	1,5 ns
Retardo (puerta+trazo)	6ns	4 ns	5 ns
Potencia máx/puerta	0,25 mW	0,55 mW	1 mW



Red de puertas TI, TAT008



Red de puerta Signetics, 8AI200



mientras que con el sistema de TI, las longitudes típicas de trazado son de aproximadamente 75 mm, sumando 1,5 ns al tiempo de propagación típico que es de 2,5 ns. En el diseño de una red de puertas debe considerarse siempre el peor caso o el tiempo de propagación mayor, el cual es de 3,5 ns para el STL, y el resultado del total del tiempo de propagación para un diseño típico es de 5 ns. Para el ISL, que puede operar con 1,5 o 2 V internamente el peor caso se especifica a 6 ns y 4 ns respectivamente; pero estos valores ya incluyen el retraso de propagación debido a la longitud de los trazados y es de unos 17 mm. En resumen, un diseño con un ISL a 1,5 V es 1 ns más lento que un STL a 2 V, y un ISL de 2 V es 1 ns más rápido.

LA POTENCIA

Con la disipación de potencia, al igual que con la velocidad, debe tenerse en cuenta siempre el peor caso. Para el ISL, la disipación de potencia es de 0,25 mW/puerta a 1,5 V y de 0,55 mW/puerta a 2 V. Con STL la disipación es de 1 mW/puerta. Para obtener el valor total de la disipación, hay que multiplicar por el total de puertas empleadas, y luego sumarle la potencia empleada para los registros de E/S. Esta operación es la misma para ISL y STL. Como diferencia importante resalta que, el ISL solamente precisa de una alimentación, con una resistencia en serie para la alimentación de las puertas internas; mientras que el ISL de TI precisa dos fuentes de alimentación reguladas.

LA DECISION

Con el proceso Signetics se tiene un costo bajo para una gran densidad, y un software de apoyo realmente potente. Comparándolo con el STL, el ISL proporciona una mayor rápidez con un consumo menor, o bien una menor rápidez pero con un consumo aún inferior. Se tiene también la posibilidad de elección entre un número de puertas cada vez mayor que permite seleccionar el número de puertas y de registros de E/S necesarios para cada aplicación.

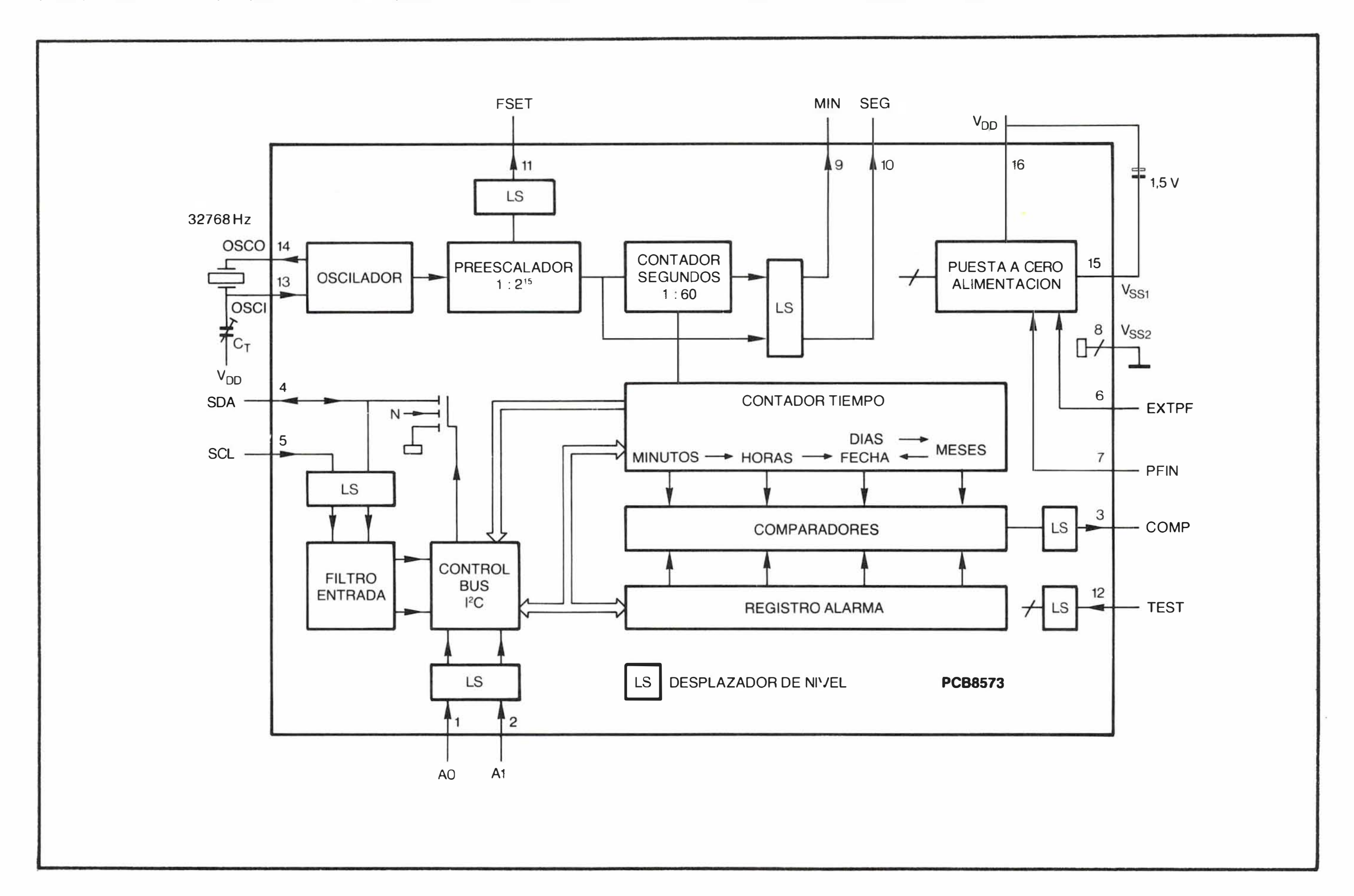
CIRCUITO INTEGRADO RELOJ/CALENDARIO PARA APLICACIONES DEL BUS I²C.

Miniwatt presenta un nuevo circuito integrado reloj/ calendario para sistemas de microordenador que utilicen el bus I²C, denominado PCB8573. Es un circuito integrado CMOS que opera con tensiones de alimentación de 2,5 V a 6,0 V; proporciona datos de minutos/horas/días/meses sobre un bus I²C, se pueden obtener salidas de impulsos adicionales para segundos y minutos. Este circuito se puede utilizar en cualquier aplicación industrial o de consumo.

Se puede utilizar un registro de tiempo en el PCB8573 para preajustar un tiempo para alarma o para funciones de conmutación a distancia con activación diaria, semanal o mensual. Para evitar errores en la alimentación, el PCB8573 tiene un circuito interno que vuelve a conectar la alimentación.

Durante las interrupciones de la alimentación, la función reloj se mantiene mediante una pila de reserva de 1,1 V con una corriene de carga de pocos microamperios. Su base de tiempos se genera a partir de un oscilador a cristal de 32,768 kHz.

La disipación de potencia por salida es 100 mW. El PCB8573 está encapsulado en un encapsulado plástico/Cerdip DIL de 16 terminales SOT-38.



VISUALIZADOR INTEGRADO VIDELEC

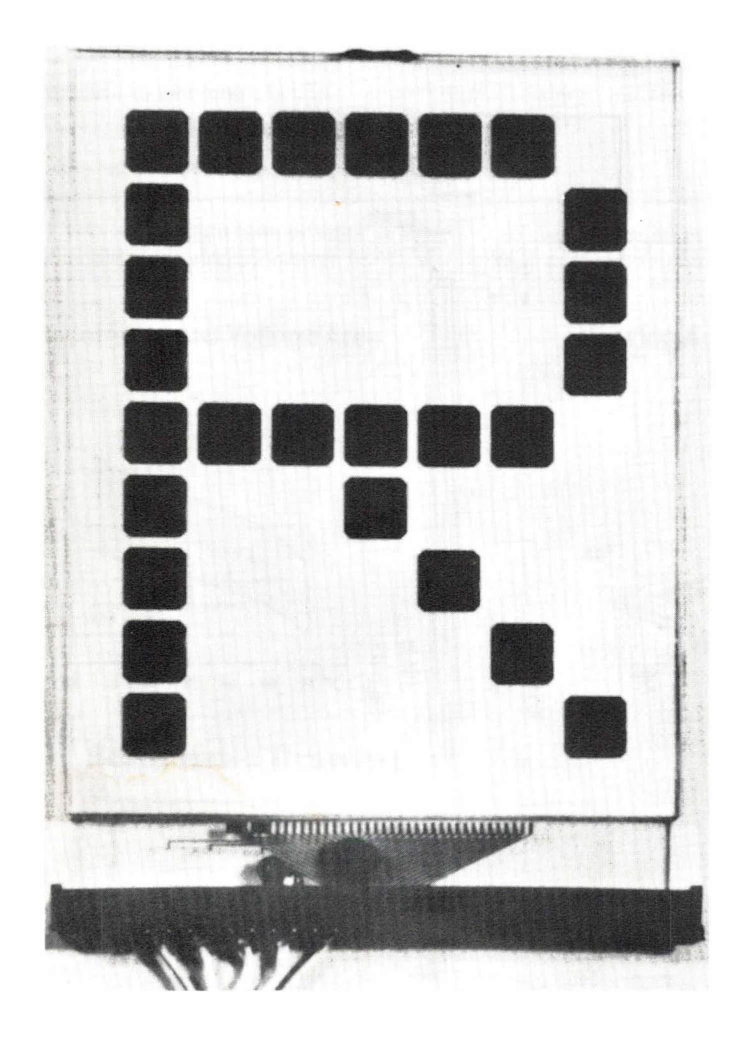
MINIWATT, S.A. presenta el V.I.D. (VIDELEC INTEGRATED DISPLAY), visualizador de cristal líquido alfanumérico en matriz de puntos de 7 × 9, sobre una superficie de 76 cm^2 de cristal. La altura del carácter es de 80 mm., con excitación independiente para cada punto.

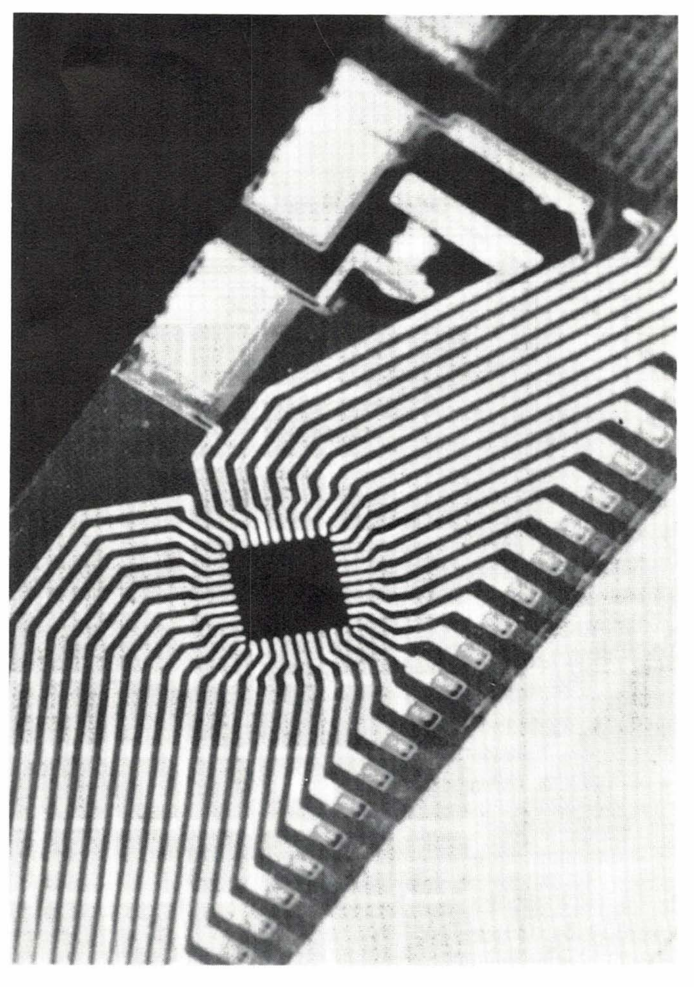
El V.I.D. necesita sólo unos pocos contactos para su funcionamiento (normalmente 5), independientemente del gráfico a realizar: 2 líneas para la alimentación y 3 para los datos serie de cualquier microprocesador CMOS o NMOS.

Una característica importante a tener en cuenta es que en el mismo cristal se halla el chip excitador de 64 segmentos, tecnica conocida como COG (Chip o Glass).

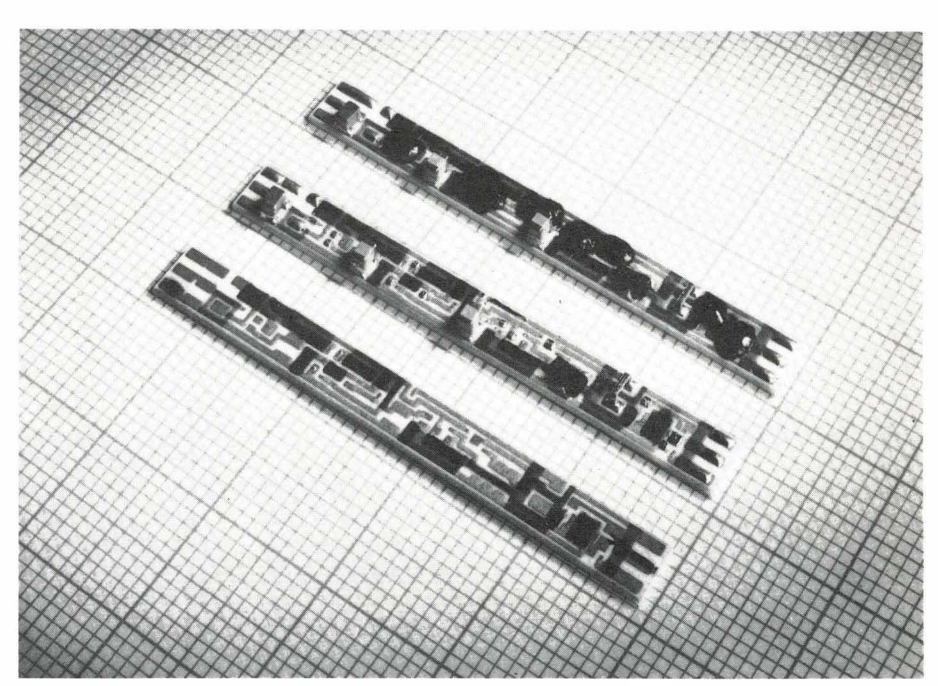
Este visualizador tiene múltiples aplicaciones, siendo muy adecuado para aeropuertos, estaciones de ferrocarril, centros de Congresos, etc. Debido a su amplio margen de temperaturas (−25°C a 70°C), se puede utilizar tanto en interiores como en el exterior.

Próximamente irán apareciendo otras alturas de carácter, (60 mm., 100 mm., etc.), hasta completar una importante gama que se adapte a las distintas necesidades que se puedan plantear.





NUEVA GENERACION DE CIRCUITOS INTEGRADOS HIBRIDOS PARA DETECTORES INDUCTIVOS DE PROXIMIDAD.



Miniwatt S.A. presenta dos nuevos circuitos integrados híbridos para detectores inductivos de proximidad.

La etapa de salida de cada circuito integrado puede excitar la bobina de un relé electromagnético, y tiene una corriente de salida de 400 mA para una alimentación de 10 a 30 V. El alcance de detección es de 1,5 mm aproximadamente cuando se utiliza en un tubo M8; este puede fijarse ajustando una resistencia ya integrada en el substrato, o conectando una resistencia discreta.

Estos circuitos, el OM386 y OM387, son muy fiables, y están fabricados utilizando técnicas de película delgada de alta densidad sobre un substrato cerámico. Estos circuitos llevan incorporada protección contra transistorios, corto-circuitos y sobrecargas; estos también estarán protegidos de una alimentación de polaridad inversa.

El OM386 y el OM387, que por otro lado son idénticos, están diseñados para tensiones positivas y negativas respectivamente. Sus medidas son de 5 mm y de 43,6 mm máximo respectivamente.

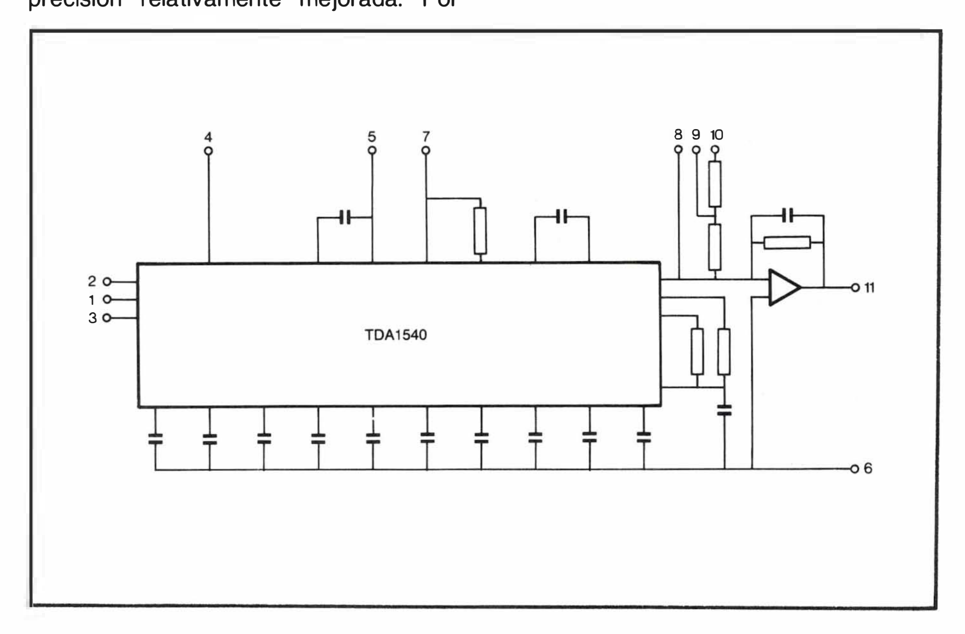
CONVERTIDOR DIGITAL/ANALOGICO DE 14 BITS DE ALTAS PRESTACIONES

El circuito OM901 de Miniwatt contiene el chip desnudo del convertidor digital/analógico monolítico TDA1540, junto con todos los componentes periféricos necesarios para realizar un completo convertidor digital/analógico de 14 bits. Este circuito integrado híbrido está diseñado para equipos en que se necesitan las altas prestaciones del TDA154 estándar, pero dónde el espacio es limitado.

El OM901 está diseñado para aplicaciones de instrumentación y de audio profesional. Dentro del OM901, un chip desnudo del TDA 1540 utiliza un método sencillo y fiable de división de corriente (adaptación dinámica del elemento) para lograr una elevada precisión, corrientes ponderadas en binario con estabilidad a largo plazo. Esta adaptación dinámica del elemento reemplaza a las convencionales redes de resistencia, y tiene características inherentemente estables.

El OM901 puede utilizarse en sistemas digitales de audio para simplificar el diseño del sistema, proporcionando a su vez una alta linealidad de mas de 1/2 b,m.s (bit menos significativo) sobre todo su margen de temperatura de funcionamiento comprendido entre −20 a 70 ° C, y una relación señal/ruido de 85 dB para señales de audio muestreadas a 44 kHz. El OM901 puede convertir una señal digital de 14 bits en una señal de audio analógica; las señales de 16 bits pueden manejarse cuando el OM901 se utiliza con el filtro digital SAA7030.

El OM901 también puede proporcionar buenas prestaciones en muchas otras aplicaciones que no requieren necesariamente una resolución de 14 bits, pero necesitan una alta linealidad con una precisión relativamente mejorada. Por ejemplo, en sistemas de visualización de gráficos, grabación de haz de electrones, telefonía e instrumentación nuclear. En telefonía, el OM901 cumple ampliamente los requisitos de los convertidores digital/analógicos de 12 bits. En instrumentación puede ampliar los límites de funcionamiento de medidores de distorsión y analizadores de espectro, así como de generadores de onda seno y otras señales.



RELACION NUMEROS ATRASADOS DISPONIBLES

VOLUMEN 21 (año 1982)

Número 1

- Condensadores electrolíticos para aplicaciones industriales.
- Lógica programable.
- Cristales líquidos.

Número 2

- Circuitos integrados para radio y sintonizadores de alta fidelidad.
- Requerimientos del tubo de rayos catódicos para visualizadores gráficos de datos.
- Diseño de altavoces Hi-Fi (2.ª parte).

Número 3

- Detectores de infrarrojos cerámicos piroeléctricos.
- Fuente de alimentación auxiliar para el sistema de control de velocidad de motores de c.a.
- Codificador de teclado utilizando FPLS.
- Interpretación de datos del GTO como ayuda al diseño de circuitos.

Número 4

- A.M. estéreo: una nueva dimensión para auto-radios.
- Sistema compacto de potencia sincronizado ($S^2 P^2$) con transformador de diodos divididos para TVC.
- Progresos en la tecnología de condensadores electrolíticos de aluminio sólido.
- Diseño de altavoces Hi-Fi (3.ª parte).
- Nuevo transistor de desviación de líneas: BU508A.

Número 5

- Amplificadores lineales de banda ancha en comunicaciones de alta frecuecia.
- Circuitos excitadores para GTO.
- Nueva serie de memorias PROM.
- Conexiones por desplazamiento del aislante.
- Circuitos de aplicación de FPLA.

Número 6

- Receptor económico de color de 90° aislado de red sin corrección Este-Oeste.
- Desviación vertical para 30AX con el circuito integrado TDA3650.
- Métodos automáticos de montaje de componente.

Número 7

- Circuito integrado para salida de voz.
- Introducción a la fuente de alimentación resonante en serie.
- Nuevos montajes en electrónica de potencia.
- Método mejorado del diseño de inductores de potencia.
- Unidad intensificadora acoplada por medio de lentes para cámaras de TVCC de bajo nivel de luz.

Número 8/9

- Disco compacto digital de audio.
- Convertidor digital/analógico monolítico de 14 bits con relación señal-ruido de 85 dB.
- Diseño de sistemas de altavoces en recintos cerrados: Parte I.

Número 10

- Buses D^2B el I^2C.
- Rectificadores controlados asimétricos de silicio de bloqueo rápido.
- Conmutación remota de bajo coste utilizando detectores de infrarrojos piroeléctricos.
- Tubo "Plumbicon" miniaturas para cámaras de TV portátiles.
- Circuitos integrados para visualizadores gráficos de datos.

Número 11

- Resistencias dependientes de la tensión de óxido de cinc.
- Procesadores de sincronismos TDA2577 y TDA2578.
- Diseño de sistemas de altavoces en recintos cerrados: Parte II.

Número 12

- Sistema "look-back", control de fase basado en microprocesador.
- Sintetizador de frecuencia LSI.
- Diseño de sistemas de altavoces en recintos cerrados: Parte III.

Precio de cada ejemplar .... 145 ptas.
Volumen completo .... 1.300 ptas.

BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

ICI	01-83	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	575 ptas.
IC2	01-83	BIPOLAR ICs FOR VIDEO EQUIPMENT	575 ptas.
T11	10-82	MICROWAVE SEMICONDUCTORS AND COMPONENTS	800 ptas.

Data Handbooks

S1	09-82	DIODES	525 ptas.
S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
S3	11-82	SMALL-SIGNAL TRANSISTORS	625 ptas.
S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
S5	11-82	FIELD-EFFECT TRANSISTORS	280 ptas.
S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
S7	12-82	MICROMINIATURA SEMICONDUCTORS	425 ptas.
IC3	09-82	ICs FOR DIGITAL SYSTEMS AND RADIO, AUDIO AND VIDEO EQUIPMENT	600 ptas.
IC4	10-80	DIGITAL INTEGRATED CIRCUITS-LOCMOS	650 ptas.
* IC5	02-82	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
C1	10-81	ASSEMBLIES	700 ptas.
C2	12-82	TUNERS	425 ptas.
C3	01-81	LOUSPEAKERS	475 ptas.
C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
C7	12-82	VARIABLE CAPACITORS	150 ptas.
C10	10-80	CONNECTORS	280 ptas.
C11	05-82	NON-LINEAR RESISTORS	325 ptas.
C12	6-82	VARIABLE RESISTORS AND TEST SWITCHES	300 ptas.
CM13	12-79	FIXED RESISTORS	350 ptas.
C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 ptas.
C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
T2	09-82	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
T4	09-80	MAGNETRONS	325 ptas.
T6	07-80	GEIGER MULLER TUBES	280 ptas.
T7	02-82	GAS FILLED TUBES	300 ptas.
T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.

Catálogos

CT1	81/82	GENERAL CATALOGUE	960 ptas.
CT2	81/82	SEMICONDUCTORS	300 ptas.
CT3	81/82	INTEGRATED CIRCUITS CATALOGUE	300 ptas.
CT4		RESISTORES	25 ptas.

*** Agotados**



LA MAS COMPLETA GAMA

ALTAVOCES
COMPONENTES PASIVOS
CONECTORES
CIRCUITOS HIBRIDOS AMPLIFICADORES DE ANTENA
CIRCUITOS INTEGRADOS DIGITALES
CIRCUITOS INTEGRADOS ANALOGICOS
DIODOS
FERRITAS
MOTORES
MEMORIAS
MICROPROCESADORES
SINTONIZADORES
TUBOS RAYOS CATODICOS
TUBOS DE IMAGEN COLOR TV.
TUBOS DE IMAGEN BLANCO Y NEGRO
TRANSISTORES



Miniwatt s.a.

división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00

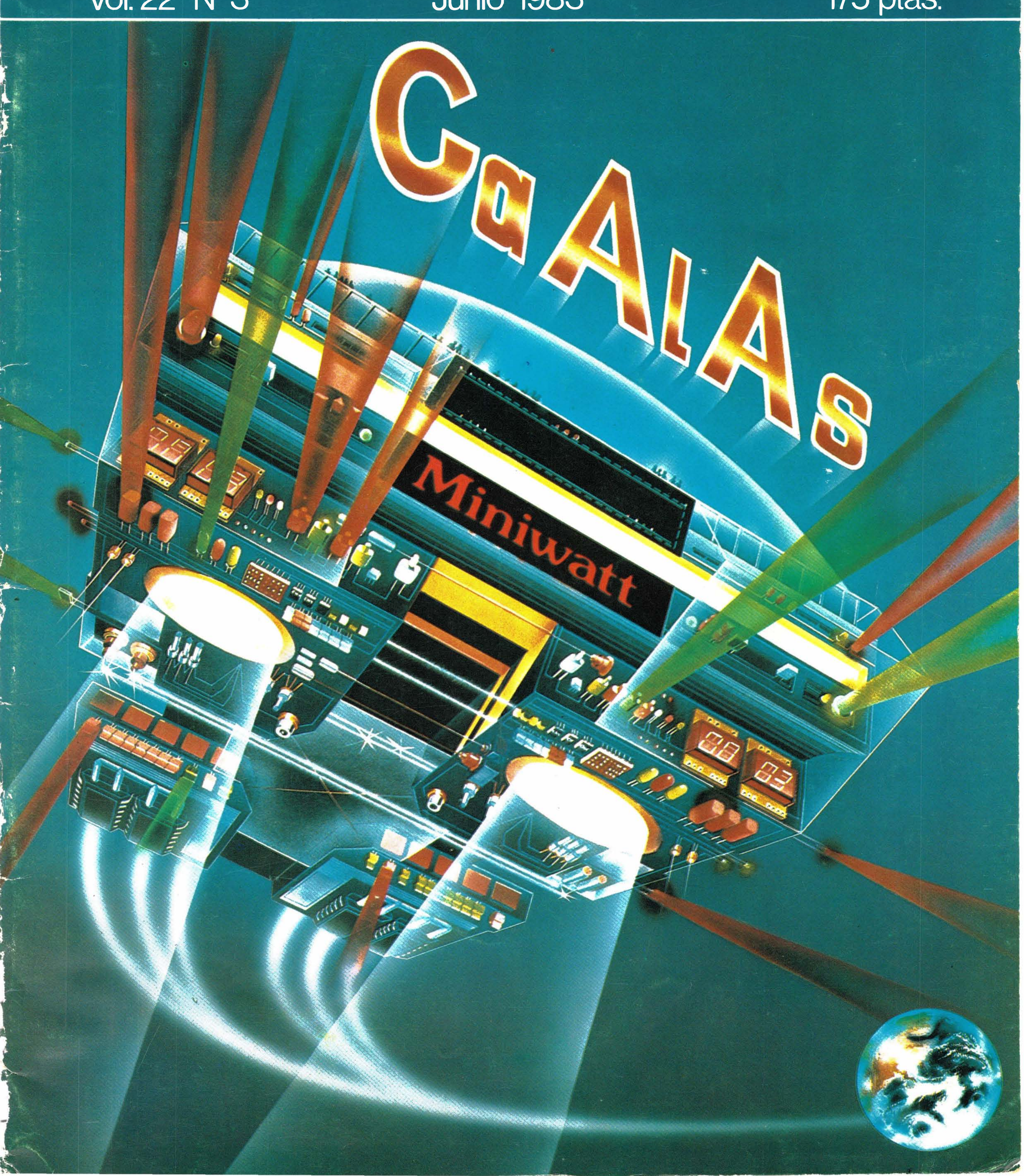
domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e

signetics

Miniwatt

Ro

Vol. 22 Nº 3 Junio 1983 175 ptas.



Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

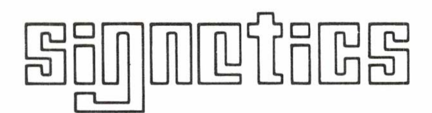
D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspes, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210.2641



PORTADA

Gama de dispositivos optoeléctricos distribuidos por Miniwatt a.a.







Vol. 22 Nº 3 Junio 1983 175 ptas.

Indice

Revista Miniwatt

Publicada por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.

Diseño de transformadores e inductores de potencia de alta frecuencia con ferrita (II)

Consideraciones magnéticas y elección del núcleo en fuentes de alimentación conmutadas

A menudo surgen problemas en el diseño de los componentes magnéticos, transformadores e inductores con núcleos de ferrita de las fuentes de alimentación por conmutación. La interacción entre el diseño electrónico y el magnético merece una atención particular. En primer lugar, el transformador y el inductor y el circuito electrónico de las fuentes de alimentación conmutada son tan dependientes entre si que el diseño es prácticamente imposible sin que sean tomados constantemente en consideración los aspectos magnéticos. En segundo lugar, si se combinan el diseño electrónico y el magnético se consigue una mejor comprensión del circuito, con la consiguiente mejora del propio diseño.

Este artículo es la segunda parte de una serie que cubre la mayor parte de los aspectos del diseño de las fuentes de alimentación conmutada, con especial énfasis en los aspectos magnéticos.

Se consideran aquí las propiedades magnéticas y técnicas esenciales de los núcleos de ferrita de potencia en cuanto afectan a la elección del núcleo adecuado a determinada aplicación. Se discute el punto de funcionamiento óptimo de los núcleos de potencia y se presenta un nuevo gráfico que permite determinar este punto. Se discute el diseño térmico de transformadores devanados, y se dan fórmulas para conocer las pérdidas en el propio núcleo. Junto con las expresiones que determinan el número de espiras necesario, la información que se incluye permite progresar en el diseño de los transformadores de los convertidores de las fuentes de alimentación conmutadas, desde los requisitos eléctricos determinados en la 1ª. parte, al diseño mecánico del devanado propiamente dicho que se discutirá en la 3ª . parte.

1. ELECCION DEL NUCLEO

Los núcleos de ferrita disponibles cubren un amplio márgen de requisitos de aplicación a las fuentes conmutadas. El grado de ferrita preferido en las aplicaciones de potencia y de alta frecuencia es el "Ferroxcube 3C8». En la tabla 1 figura una amplia relación de núcleos de este material, junto con los datos más importantes que necesita el diseñador. Todos los símbolos de las magnitudes

Tabla 1. Principales datos de los núcleos para aplicaciones de alta frecuencia.

número de catálogo[1])	tipo de núcleo	$A_{cp\,min}$ (mm^2)	A_e (mm^2)	V_e ($mm^3 \times 10^3$)	ℓ_e (mm)	B_{CF} (mm)	H_{CF} (mm)	ℓ_{av} (mm)	$R_{th\,n}$ (K/W)	$R_{th\,c}$[2]) (K/W)
4322 020 52500	EC35/17/10	66,5	84,3	6,53	77,4	21,4	4,6	53	17,4	20,0
4322 020 52510	EC41/19/12	100	121	10,8	89,3	24,4	5,5	62	15,5	17,0
4322 020 52520	EC52/24/14	134	180	18,8	105	28,2	7,5	70	10,3	11,9
4322 020 52530	EC70/34/17	201	279	40,1	144	41,3	11,5	96	7,1	7,8
4312 020 34070	EE20/20/5	23,5	31,2	1,34	42,8	10,5	3,0	38	35,4	—
4312 020 34020	EE25/25/7	52,0	55,0	3,16	57,5	—	—	—	30,0	—
4312 020 34550	EE30/30/7	46,0	59,7	4,00	66,9	16,3	4,8	56	23,4	—
4312 020 34110	EE42/42/15	172	182	17,6	97,0	26,2	6,8	93	10,4	12,2
4312 020 34120	EE42/42/20	227	236	23,1	98,0	26,2	6,8	103	10,0	11,5
4312 020 34170	EE42/54/20	227	236	28,8	122	35,3	6,8	103	8,3	9,8
4312 020 34190	EE42/66/20	227	236	34,5	146	50,0	6,8	103	7,3	8,1
4312 020 34100	EE55/55/21	341	354	43,7	123	32,5	7,7	116	6,7	7,4
3122 134 90210	EE55/55/25	407	420	52,0	123	32,5	7,7	124	6,2	6,8
4312 020 34380	EE65/66/27	517	532	78,2	147	38,6	10,2	150	5,3	6,1
3122 134 90690	UU15/22/6	30,0	30,0	1,44	48,0	10,0	4,0	45	33,3	—
3122 134 90300	UU20/32/7	52,2	56,0	3,80	68,0	14,5	5,5	57	24,2	—
3122 134 90460	UU25/40/13	100	100	8,60	86,0	19,0	7,0	75	15,7	—
3122 134 90760	UU30/50/16	157	157	17,4	111	26,0	9,0	104	10,2	—
3122 134 91390	UU64/79/20	289	290	61,0	210	—	—	110/98[3])	5,4	6,2

1) Material de núcleos 3C8
2) Para aislamiento según IEC clase 2ª.
3) Devanado en ambas ramas.

utilizadas se dieron en la tabla 1 de la 1ª parte (Vol. 22 N.º 2 pág. 60)

Si se tiene que elegir el núcleo adecuado para una determinada aplicación, hay que tener en cuenta varios factores. Por ejemplo, el tipo de circuito convertidor utilizado determina en gran manera la capacidad de transmitir potencia de un transformador devanado sobre determinado tipo de núcleo.

La discusión que aquí se hace supone que no se aplica al núcleo pre-magnetización (polariazación magnética por medio de imanes permanentes).

Los gráficos de selección que se dan, están diseñados principalmente para los núcleos de transformadores de convertidores simétricos y directos. El procedimiento de diseño para transformadores de convertidores indirectos difiere considerablemente, y los gráficos de selección dados aquí están destinados a ser una comprobación previa de la selección del núcleo que se efectuó en el artículo titulado "Método mejorado para el diseño de inductores de potencia" de Vol. 21, N.º 7.

1.1. Selección del núcleo para transformadores directos o simétricos

Los gráficos de selección 1, 2, y 3 muestran la potencia transmitida en función de la frecuencia para varios núcleos de ferrita, dentro del márgen comprendido entre 10 y 100 kHz. Nótese que la potencia transmitida por el transformador puede exceder a la potencia de salida en una cantidad determinada por el rendimiento del circuito de salida, tal como se discutió en la 1ª. parte.

Cada núcleo es representado como un área rayada, como muestra la figura 1.

La potencia real transmitida alcanzable con determinado núcleo depende en gran manera de las siguientes características:

- la densidad del flujo barrido (sección 2);
- la configuración del devanado (devanados simples o partidos, entrelazados, devanados sensores o de desmagnetización, ver 3ª. parte);
- el tipo de conductor (sólido, cinta, Lizt, ver 3ª. parte);
- los requisitos de aislamiento de la red (ver sección 5).

El límite superior del área rayada de cada núcleo se refiere al diseño de transformadores con una densidad de flujo barrido optimizado, utilización máxima de la ventana para el devanado, e hilo de Lizt con una mínima resistencia en c.a. El límite inferior se refiere a los diseños con una distancia anti-arco de 8 mm para un asilamiento de la red según la norma IEC 435, densidad de flujo barrido optimizado, una configuración del devanado de (1 + 2) (Parte 1ª), y devanados optimizados aunque con hilo sólido. Además, en el calculo de ambos límites se pusieron las siguientes condiciones generales:

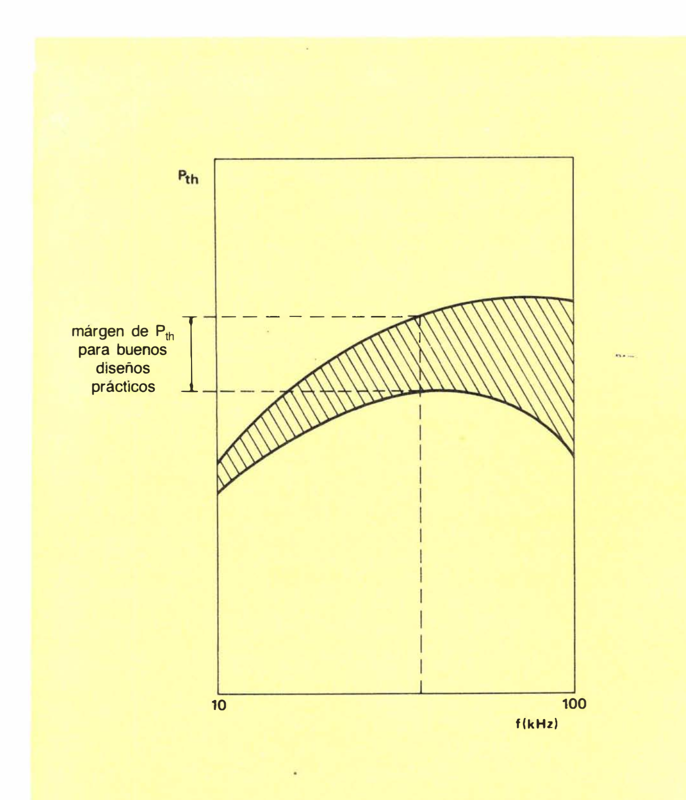


Figura 1. En los gráficos para la selección de núcleo, la capacidad para el manejo de potencia está representada como un área rayada que se extiende desde 10 a 100 kHz. Los límites en sentido vertical representan los límites superior e inferior de la capacidad de manejo de potencia obtenible con un buen diseño, pero que depende del tipo de conductor y de los requisitos de aislamiento de la red.

- la temperatura (de pico) del punto más caliente es de 100° C.; el aumento de temperatura es de 40°C;
- la densidad máxima de flujo barrido está limitada a 1/1; 72 de la densidad máxima permisible en el material del núcleo (0; 32 T para el FXC 3C8) para hacer frente a condiciones transitorias;
- se consideró el comportamiento térmico de los núcleos devanados, pero sin estar embebidos ni con radiadores adicionales;
- la densidad de flujo en el núcleo se calculó suponiendo la sección de área mínima.

Así pues, las gráficas de selección están calculadas en las peores condiciones. Cuando la temperatura ambiente es inferior a 60°C., si se utiliza realimentación directa (1ª Parte) para facilitar la limitación de la densidad de flujo máximo, o si los devanados son embebidos o se utilizan radiadores para mejorar la transferencia de calor, la capacidad de transmisión de potencia aumentará.

Puede suceder que, con determinado nivel de potencia, se pueda utilizar más de un solo tipo de núcleo. En estos casos se debe seguir el siguiente criterio para efectuar la selección:

- En fuentes de baja tensión y elevada corriente son preferibles devanados secundarios en forma de hoja de cobre; en estas condiciones, para facilitar el devanado se deberá elegir un núcleo con la rama central redonda.
- Los carretes y accesorios de montaje no estan disponibles en forma normalizada para todos los tipos de núcleos.
- La logística de producción puede mejorar si se utiliza un solo núcleo tanto para el transformador como para el inductor.

En los casos en los que no haya lugar para estas consideraciones, la selección debe ser guiada por la discusión de la sección 2.

1.2. Selección del núcleo para convertidores indirectos e inductores

El diseño magnético de transformadores de convertidores indirectos y de inductores para convertidores directos y simétricos es esencialmente el mismo, ya que el parámetro común es la energía que tiene que ser almacenada. Por lo tanto, la selección del núcleo se hace tomando como base de dicha energía 1/2 I_M^2L. El procedimiento de selección esta basado en la cantidad de energía a almacenar que se obtuvo en Vol. 21 N.° 7. Esto conduce directamente a un entrehierro y a un número de espiras determinado. Cuando se ha elegido un núcleo según dicho procedimiento se utilizan los gráficos 4 y 5 para comprobar que el núcleo cumple con los requisitos de transmisión de potencia. Si no es así, se elige un núcleo de mayor tamaño y se sigue el mismo proceso.

2. DENSIDAD DE FLUJO DE FUNCIONAMIENTO

Cuando se determina la densidad de flujo de funcionamiento, se debe distinguir entre transformadores e inductores. En los inductores y los transformadores para convertidores indirectos (que también funcionan como inductores), el parámetro más importante es la densidad de flujo máxima de pico. La densidad de flujo barrido se obtiene a partir del valor de la autoinducción necesaria.

En los transformadores de los convertidores simétricos y directos, tanto la componente de c.a. como de c.c. de la densidad de flujo, deben tenerse en cuenta desde el principio del procedimiento de diseño.

2.1. Niveles de densidad de flujo en transformadores directos y simétricos

En la práctica, la densidad de flujo de funcionamiento de un transformador raramente puede alcanzar la densidad de flujo máxima ya que se debe dejar un márgen para los transitorios como los que se producen cuando la carga aumenta repentinamente.

Si no se toman precauciones especiales (1.ª Parte) se debe tener en cuenta un factor de seguridad para hacer frente a los cambios repentinos de la carga. Este factor está relacionado con la capacidad de la fuente de alimentación para aceptar un márgen de tensiones de entrada. El márgen de tensiones de entrada aplicable a las fuentes alimentadas directamente por la red recti-

ficada puede ser de 215 a 370 V, o de 200 a 340 V; en fuentes para telefonía de 40 a 70 V, y alimentaciones móviles de 9 a 15,5 V El factor usual contra transitorios es 1,72.

Con una excitación simétrica del núcleo (convertidor simétrico), el barrido máximo de la densidad de flujo (figura 2) es, en principio, el doble que el posible con excitación asimétrica. Sin embargo, en la práctica se tiene en cuenta un factor de seguridad contra desequilibrios cuando se determina la densidad de flujo de funcionamiento.

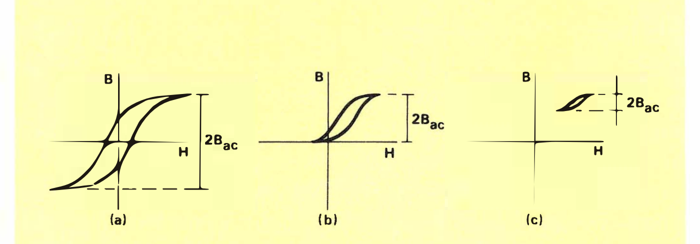


Figura 2. Excursiones de la densidad de flujo y sus correspondientes barridos de la misma para a) transformadores de convertidores simétricos; b) transformadores de convertidores directos (con condensador de disminución de la pendiente) o convertidores indirectos auto-oscilantes; y c) inductores de convertidores indirectos.

La máxima densidad de flujo de funcionamiento depende del circuito de protección. Una causa de desequilibrio es la desigualdad en el flujo concatenado entre las dos mitades de un devanado con toma media. Por esta razón, se prefieren los devanados bifilares. Sin embargo, esto no es posible en las fuentes alimentadas directamente por la red rectificada ya que la tensión en extremos del devanado puede ser más grande que la tensión máxima admisible entre dos espiras adyacentes.

La principal causa de la asimetría es la desigualdad de los tiempos de conducción o tensiones de saturación de los elementos interruptores de los convertidores simétricos. Los efectos de almacenamiento pueden dar lugar a tiempos de retraso diferentes en los elementos interruptores. La saturación del núcleo que se produce debido a un retraso, disminuye la autoinducción primaria con lo que la corriente magnetizante aumenta abruptamente. Esto puede conducir a la destrucción de los interruptores de potencia Como precaución adicional, se debe disminuir la densidad de flujo máxima de funcionamiento mediante un factor adicional que depende de la eficacia del circuito de protección. Una guia práctica es prever un márgen del 15% para los convertidores completamente protegidos (factor de desequilibrio ϵ = 1,5) y un márgen del 100% para los convertidores desequilibrados (ϵ = 2).

En teoría, en los convertidores directos se debe tener en cuenta el magnetismo remanente. Sin embargo, a veces se utiliza algo de entrehierro para obtener la autoinducción primaria correcta; este entrehierro junto con el condensador para subida lenta (1ª parte), da lugar a que todo el primer cuadrante del lazo BH esté disponible en la práctica, como se muestra en la figura 2.

Cuando se utiliza realimentación directa, el factor de seguridad contra transitorios se puede reducir considerablemente y se puede a menudo utilizar un mayor barrido de la densidad de flujo.

El factor de seguridad contra transitorios real se determina según el porcentaje de realimentación directa utilizado. Nótese, sin embargo, que la aplicación de realimentación directa reduce la respuesta frente transitorios en la carga de la fuente de alimentación.

En la tabla 2 se resumen las densidades de flujo y los límites de barrido para diversos tipos de convertidores. Las curvas de la figura 3 muestran el barrido óptimo de la densidad de flujo cuando la potencia transmitida es la máxima, para una gama de núcleos dentro del márgen de frecuencias comprendidc entre 10 y 100 kHz. Las líneas horizontales indican el barrido máximo admisible para diferentes tipos de convertidores. Se pueden añadir otras líneas para otras condiciones límite con la ayuda de la tabla 2. Las curvas incluídas están calculadas para un aumento de temperatura del transformador de 40 K.

La frecuencia de funcionamiento del convertidor es

Tabla 2. Valores máximos del barrido de la densidad de flujo para diferentes tipos de convertidores y circuitos de control.

condiciones límite	barrido de densidad de flujo $B_{ac\,cp}$ (T)	
	directo	simétrico
barrido máximo para FXC 3C8 (100° C)	0,16	0,32
factor contra transitorios α	$\frac{0,32}{2\alpha}$	$\frac{0,32}{\alpha}$
con factor de desequilibrio ϵ	–	$\frac{0,32}{\epsilon\alpha}$
con x% de realimentación directa	$\frac{0,32}{2(1 + x/100)}$	$\frac{0,32}{(1 + x/100)}$
con factor de desequilibrio ϵ y x% de realimentación directa	–	$\frac{0,32}{\epsilon(1 + x/100)}$

1. UU15/22/6. EE20/20/5 2. UU20/32/7. EE25/25/7. EE30/30/7
3. UU25/40/13 4. UU30/50/16

(b)

1. EC 35 2. EC41, EC52 3. EC70 4. EE42/42/15
5. EE42/42/20. EE42/54/20. EE42/66/20 6. EE55/55/21
7. EE55/55/25. UU64/79/20 8. EE65/66/27

(a)

Figura 3. Densidad de flujo de pico óptimo en la rama central $B_{ac\ opt}$ para diversos núcleos de fuentes conmutadas. Las líneas horizontales indican los límites para diversos tipos de converti
aumento de temperatura de 40 K.

determinada por la tensión y corriente de salida necesaria, y por el tipo de interruptor a utilizar. Cuando se conoce la frecuencia, se puede determinar el barrido óptimo de la densidad de flujo para cualquier tipo de núcleo.

Cuando la frecuencia está más o menos fijada y se pueden utilizar dos tipos de núcleo (sección 1), se debe dar preferencia al tipo de núcleo para el cual la intersección de la curva del barrido óptimo y la frecuencia fijada está más cerca del máximo barrido de la densidad de flujo.

Cuando se puede elegir la frecuencia libremente, la frecuencia correspondiente a la intersección de la curva de barrido óptimo con la línea del máximo barrido de la densidad de flujo, representa la utilización óptima del material del núcleo.

El funcionamiento con el barrido óptimo representado por las curvas de la figura 3, significa que las pérdidas en el núcleo y la pérdidas admisibles en los devanados están en proporción óptima. La desviación de la proporción óptima entre las pérdidas en el núcleo y en los devanados da como resultado una menor potencia transmitida. Cuando el diseño está limitado por saturación de la densidad de flujo, la desviación es inevitable. El efecto de la desviación de la densidad de flujo óptima está representado en la figura 4. Esta representación, que se

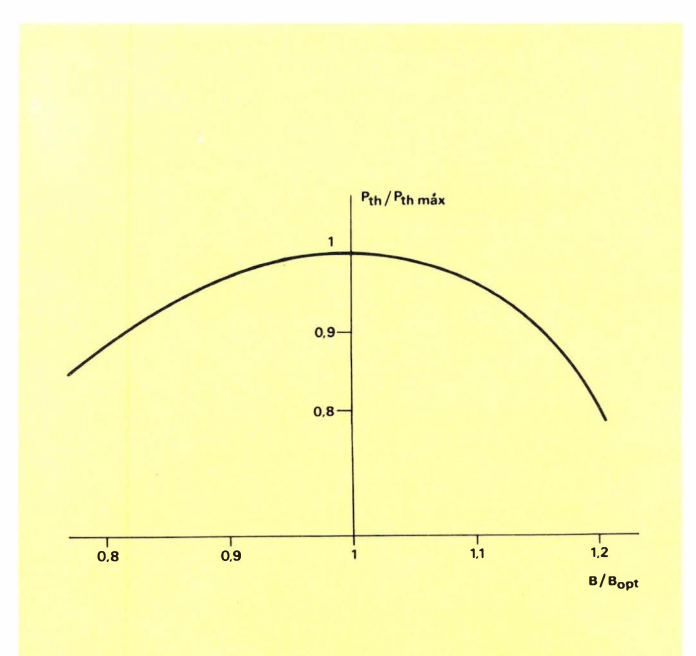


Figura 4. Efecto sobre la capacidad para transmitir potencia de la desviación de B_{ac} del valor óptimo indicado en la figura 3.

aplica a cualquier frecuencia, da una indicación aproximada de la reducción en la potencia transmitida desde el valor óptimo. Cuando se ha determinado la densidad de flujo óptima, se puede calcular el número de espiras como muestra la Sección 3.

2.2. Densidades de flujo para inductores y transformadores indirectos

La densidad de flujo máxima se toma teniendo en cuenta los procedimientos de diseño que aparecen en las partes 1 y 4. El diseño se centra alrededor de la energía máxima almacenada 1/2 I_M^2L en el inductor, la cual, a su vez, está relacionada con el valor de la autoinducción de la cual se obtiene el número de espiras.

El barrido de la densidad de flujo en inductores por lo general es relativamente bajo, y en consecuencia, lo son las pérdidas en el núcleo. Sin embargo, especialmente en convertidores indirectos auto-oscilantes puede pasar, que el barrido de la densidad de flujo sea comparable al de los convertidores directos. Las pérdidas en el núcleo no son entonces despreciables y se deben calcular como se describe en la Sección 4.

Una vez determinados, el tipo de núcleo, el espesor del entrehierro y el número de espiras, se puede calcular el barrido de la densidad de flujo:

$$B_{ac\,cp} = \frac{LI_{ac}}{N_{prim}A_{cp}}$$

en donde I_{ac} se obtiene durante el proceso de diseño (Parte 1ª). En el caso de transformadores indirectos, todas las cantidades se refieren al primario.

Si I_{ac} es relativamente alta, las pérdidas en el núcleo serán apreciables.

3. NUMERO DE ESPIRAS

Una vez que se conoce el barrido de la densidad de flujo, se puede determinar el número de espiras.

3.1. Transformadores de convertidores directos y simétricos

El número mínimo de espiras del secundario es:

$$n_{2\,min} = \frac{\delta V_i}{r' A_{cp\,min} B_{ac\,cp}\, f\, z}$$

z = 2 en los convertidores directos o simétricos en medio puente;
z = 4 en los convertidores simétricos en puente completo.

Los valores de δ y de V_i se obtienen de

$$\delta V_i = \delta_{máx} V_{i\,mín} = \delta_{mín} V_{i\,máx}$$

(que junto con r' se obtuvieron en la 1ª. parte). $n_{2\,min}$ no será normalmente un número entero por lo que debe redondearse. Si el valor de $n_{2\,min}$ es pequeño, el redondeo afectará sustancialmente al barrido de la densidad de flujo. Para evitar la saturación, el redondeo deberá efectuarse hacía el número entero superior. El efecto del redondeo puede evitarse cambiando la frecuencia de funcionamiento.

Cuando la frecuencia de funcionamiento no es fija, la repetición conducirá a un diseño satisfactorio. Cuando el barrido de la densidad de flujo real está dentro del 10% del óptimo, la potencia transmitida estará dentro del 5% de su máximo (Sección 2.1.).

El barrido de la densidad de flujo obtenida después del redondeo se utiliza para determinar las pérdidas en el núcleo (Sección 4).

3.2. Convertidores indirectos e inductores

Convertidores indirectos e inductores de salida: El número de espiras se obtiene y se redondea en el procedimiento de diseño descrito en Vol 21, N.° 7, Julio 1982.

Transformadores indirectos: El número redondeado de espiras del primario se obtiene en el procedimiento de diseño de inductores de Vol. 21, N° 7. El valor de r' se calculó en la 1ª parte.

4. PERDIDAS EN EL NUCLEO

A frecuencias cercanas a los 100 kHz, las pérdidas en el núcleo están compuestas por dos partes principales: las pérdidas por histéresis y las pérdidas por corrientes parásitas. Las pérdidas por histéresis en el ferroxcube 3C8 a 100 °C son:

$$P_h \approx 16{,}7\, f^{1,3} B_{ac\,em}^{2,5} V_e$$

Esta espresión se utiliza entre 10 y 100 kHz, tanto para excitación simétrica como asimétrica y tanto con campos de forma de onda senoidal como rectangular.

Las pérdidas por corrientes parásitas en el Ferroxcube 3C8, en las mismas condiciones son:

$$P_e \approx 0{,}8 f^2 B_{ac\,em}^2 A_e V_e$$

La contribución a las pérdidas de las corrientes parásitas en el núcleo, depende mucho del tamaño del núcleo, de la frecuencia, y del barrido de la densidad de flujo. Por debajo de 100 kHz, las pérdidas por corrientes parásitas pueden despreciarse en núcleos pequeños. Sin embargo, en los núcleos más grandes, tales como el E65 y el EC70, las pérdidas por corrientes parásitas se vuelven importantes a frecuencias mucho más bajas.

En los núcleos muy grandes, con diámetros de la rama central superiores a 35 mm, tanto la expresión de P_h como de P_e no es adecuada, incluso por debajo de 100 kHz.

En las anteriores expresiones, $B_{ac\ em}$ es el valor de pico efectivo del barrido de la densidad de flujo. Está relacionada con $B_{ac\ cp}$:

$$B_{ac\ cp}A_{cp} = B_{ac\ em}A_e$$

En núcleos de sección de area constante, tales como la mayor parte de los núcleos E y U, $B_{ac\ cp}$ y $B_{ac\ em}$ tienen un valor muy similar, pero difieren sustancialmente en los núcleos EC.

5. RESISTENCIA TERMICA

Para determinar la disipación máxima admisible de un transformador o inductor, se debe conocer el comportamiento térmico. Este depende del tamaño del núcleo, la forma del conductor, y de los requisitos de aislamiento. La tabla 1 da dos valores de resistencia térmica: con o sin espaciado anti-arco en los extremos del devanado.

Estas resistencias térmicas fueron medidas en un transformador montado en un circuito impreso sin otras fuentes de calor. Estan referidas a la temperatura del punto más caliente en medio de la rama central del núcleo (deducido del valor medido en la superficie de la ferrita).

Con temperaturas del punto más caliente de hasta 100ºC, la disipación máxima admisible por el devanado se puede obtener de:

$$P_W = \frac{\Delta T}{R_{th}} - P_{c\ l}$$

Se puede utilizar esta expresión con cualquier relación entre la disipación en el núcleo y en el devanado.

En un inductor con una elevada componente de c.c., en donde las pérdidas en el núcleo son despreciables, $P_W = \Delta T/R_{th}$.

El aumento de la temperatura deberá ser comprobado de nuevo una vez que el diseño del devanado se ha terminado. El diseño del devanado se trata en la 3ª parte para transformadores y en Revista Miniwatt Vol. 21 N.º 7 para inductores. Si el aumento de temperatura real es demasiado alto, la capacidad para transmitir potencia fué demasiado optimista y se debe utilizar un núcleo mayor.

6. DATOS NECESARIOS PARA EL DISEÑO DEL DEVANADO

Antes de que sea posible el diseño de los devanados, deberan conocerce los siguientes datos:

Convertidores directos y simétricos.
- El tipo (s) de núcleos (Sección 1.1.)
- Las dimensiones del carrete.
- Los requisitos de aislamiento de la red (Sección 1.1.)
- La relación de espiras preliminar (1.ª Parte).
- El número de espiras redondeado del secundario (Sección 3.1.)
- La frecuencia de funcionamiento.
- La corriente secundaria y su forma de onda.
- La disipación admisible en los devanados (Sección 5).
- Si hay otros devanados-salidas auxiliares o devanados sensores.

Transformadores indirectos.
- Los tipos de núcleos (Vol. 21, N.º 7)
- Las dimensiones del carrete.
- El número de espiras primarias (Vol. 21, N.º 7).
- La relación de espiras preliminar (1.ª Parte).
- Las corrientes primaria y secundaria y sus formas de onda.
- Si hay otros devanados-sensores o salidas auxiliares.
- La disipación admisible en el devanado (Sección 5).
- Las pérdidas en el núcleo (Vol. 21, N.º 7).
- Los requisitos de aislamiento de la red (Sección 1.1.).

Inductores de salida e indirectos.
- Las pérdidas en el núcleo (Vol. 21, N.º 7).

Proceder como en Vol. 21, N.º 7 para el resto del diseño.

Los detalles completos de los núcleos de potencia de ferroxcube y de los carretes adecuados aparecen en el manual C5.

GRAFICOS PARA LA SELECCION DEL NUCLEO

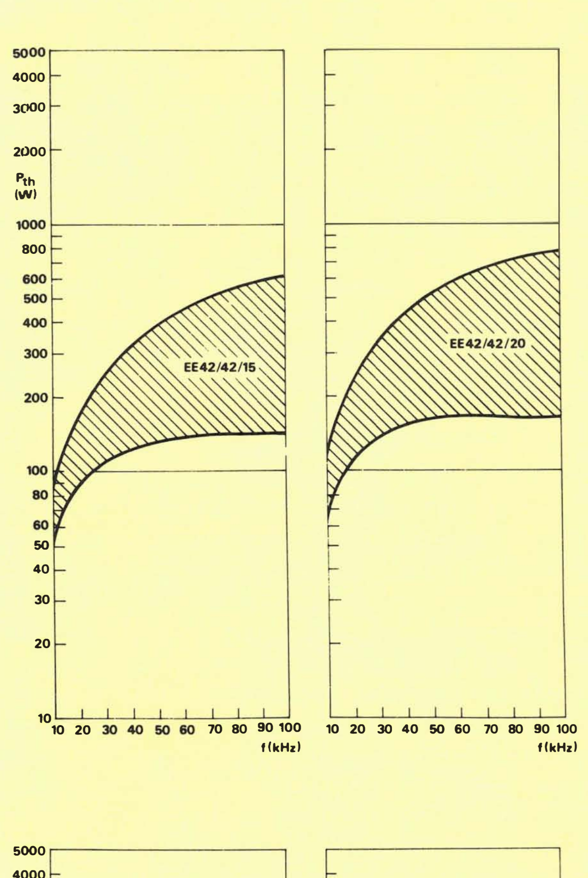
Estos gráficos permiten hacer una selección inicial del núcleo de ferrita apropiado a determinada fuente de alimentación conmutada.

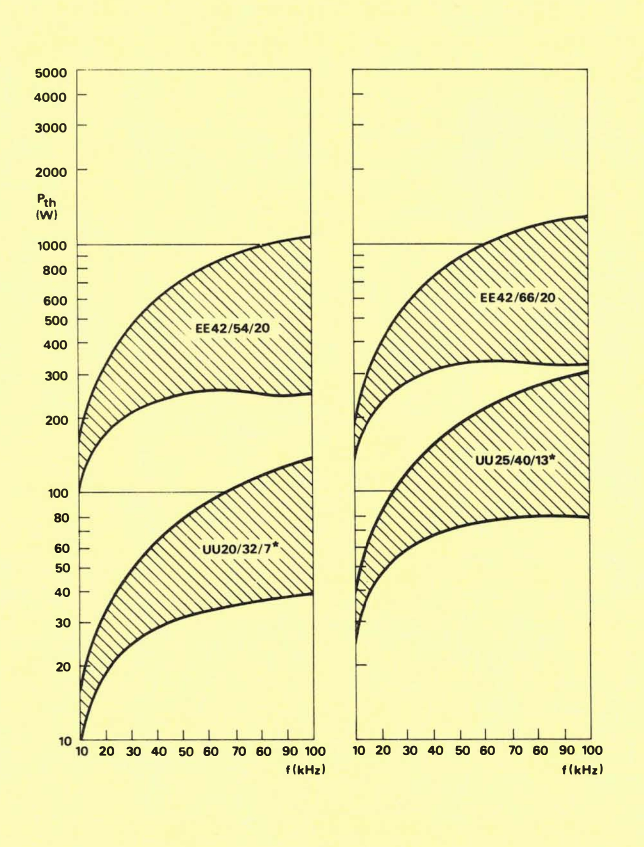
El límite superior del área rayada representa el funcionamiento del núcleo en condiciones ideales: es decir con devanados de hilo de Litz y con el total de la ventana ocupada por devanados que transfieren potencia. No existen por lo tanto devanados auxiliares, tales como los recuperadores de energía (desmagnetizantes) y no se disponen distancias anti-arco. El límite inferior del área rayada corresponde al funcionamiento con rendimiento mínimo con respecto al que puede esperarse de un diseño práctico básico. Se disponen distancias anti-arco con el supuesto de que el 30% de la ventana restante ocupada por devanados auxiliares (devanados que no transfieren energía), y con unos devanados optimizados tal como se describe en la 3ª. parte de esta serie, pero de construcción simple. Se supone también en ambos límites un barrido de la densidad de flujo óptimo.

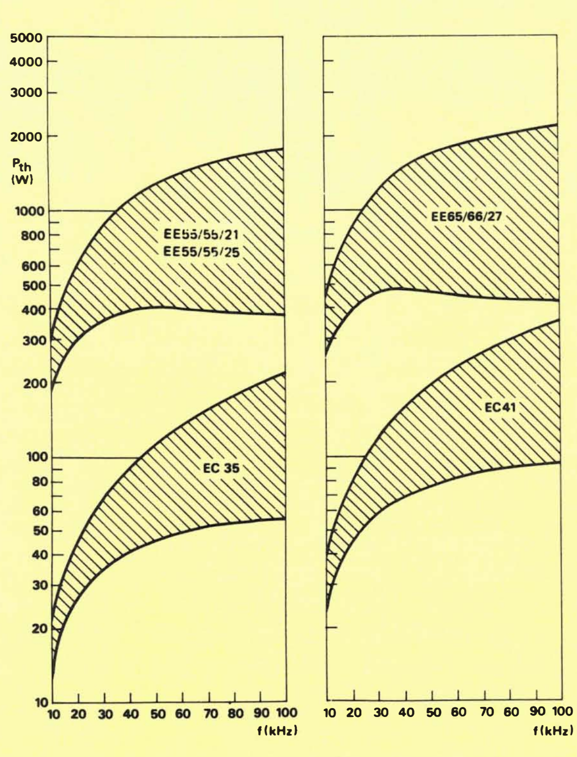
* Los núcleos marcados con un asterisco no tienen suficiente altura de ventana como para permitir una distancia anti-arco que cumpla con la especificación IEC 435 sobre aislamiento de la red.

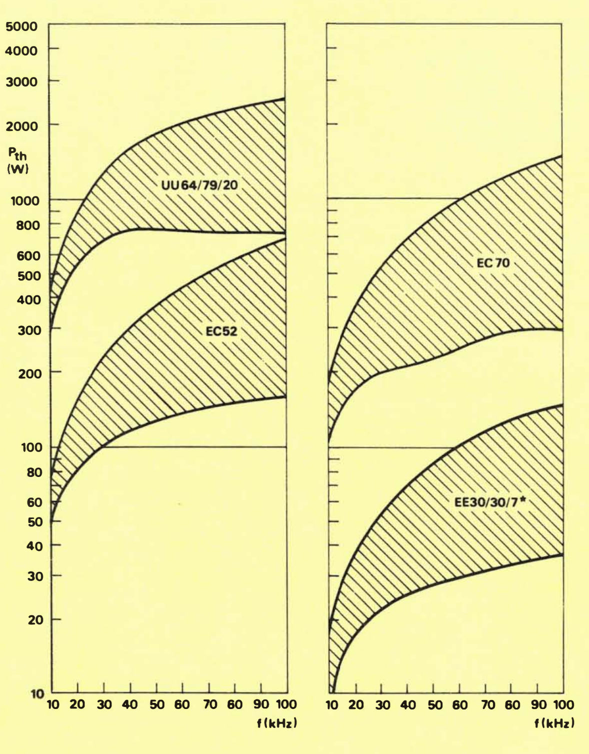
CARTA NUMERO 1 PARA LA SELECCION DEL NUCLEO PARA LA TRANSMISION DE POTENCIA

Directo





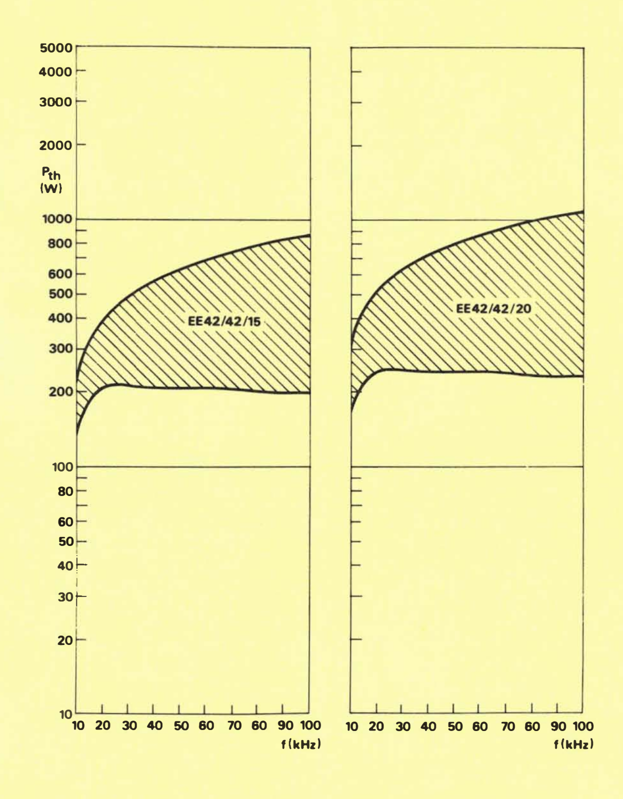


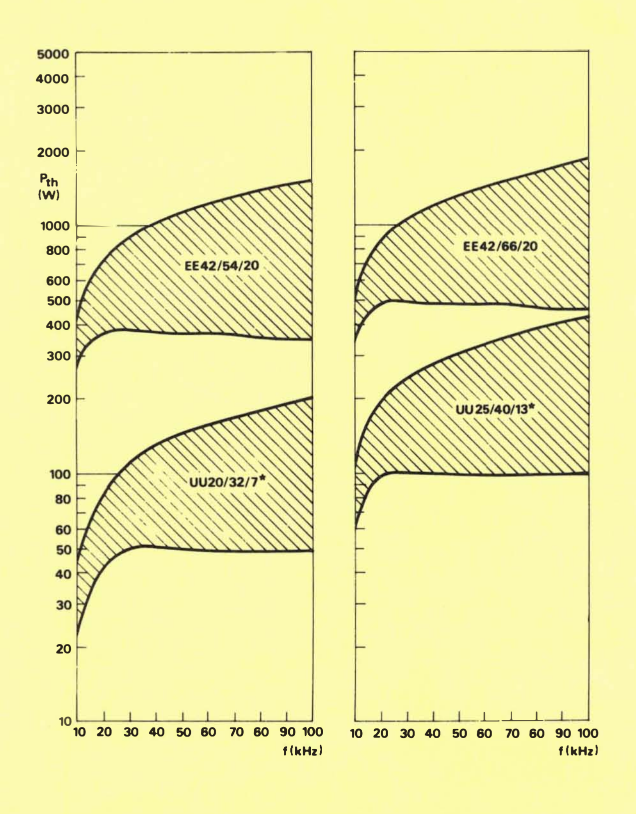


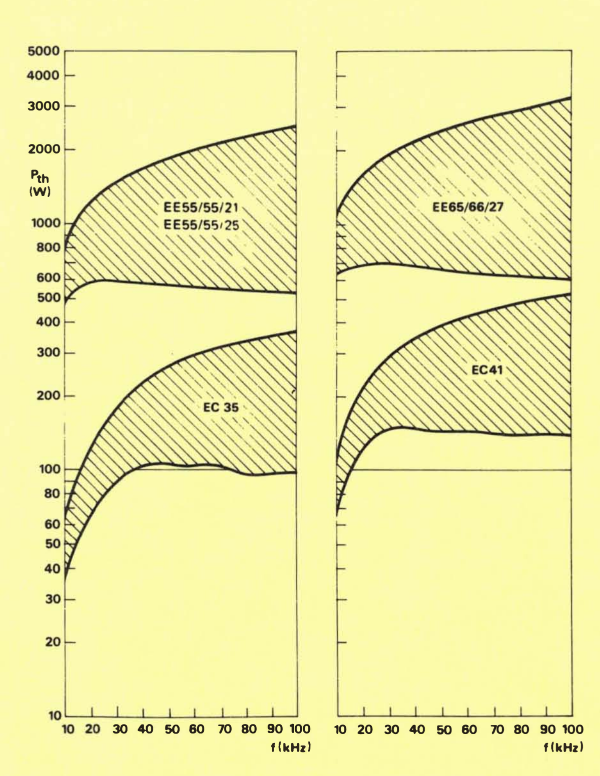
* Sin posibilidad de distancia anti-arco adecuada

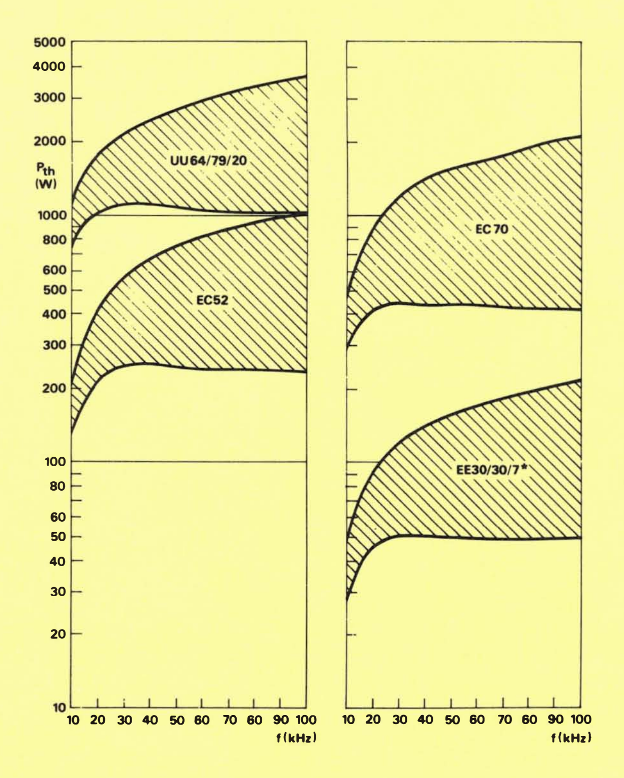
CARTA NUMERO 2 PARA LA SELECCION DEL NUCLEO PARA LA TRANSMISION DE POTENCIA

Simétrico equilibrado







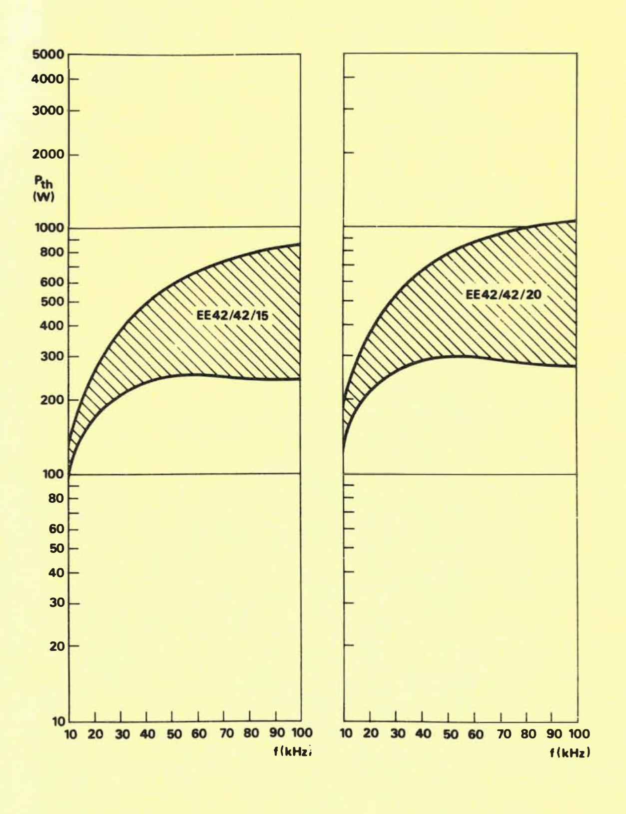


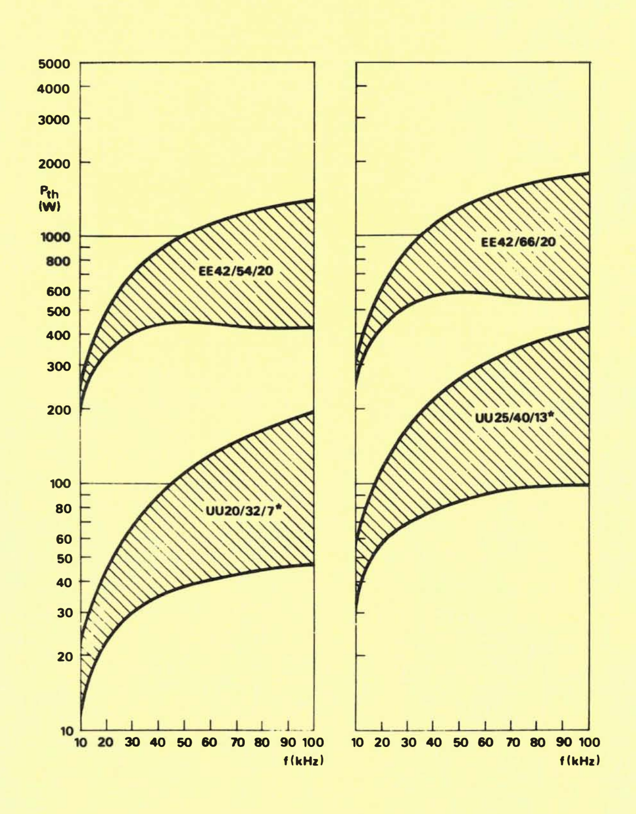
Para conseguir los resultados que se indican, se tiene que prestar mucho cuidado tanto al diseño del convertidor como al devanado del transformador para asegurar que la excitación del núcleo permanezca simétrica. Cualquier asimetría daría como resultado la saturación del núcleo y la destrucción de los elementos interruptores del convertidor.

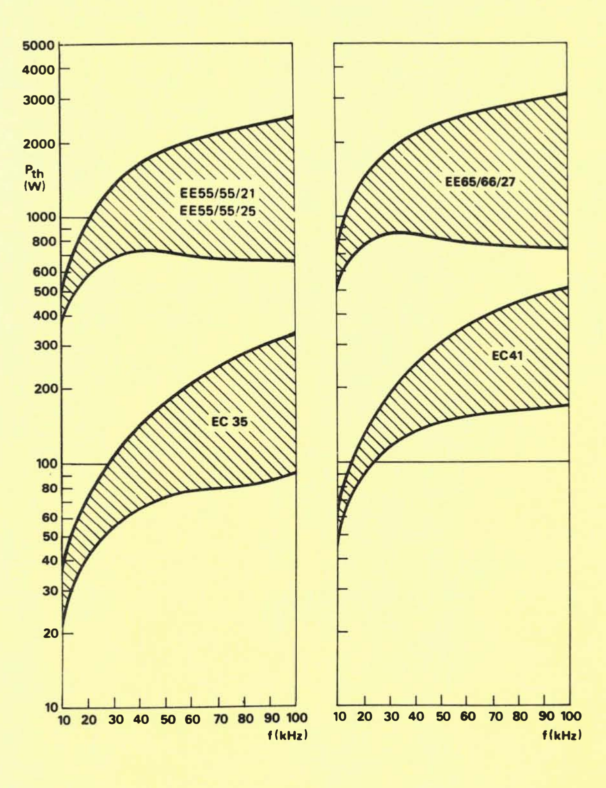
* Sin posibilidad de distancia anti-arco adecuada

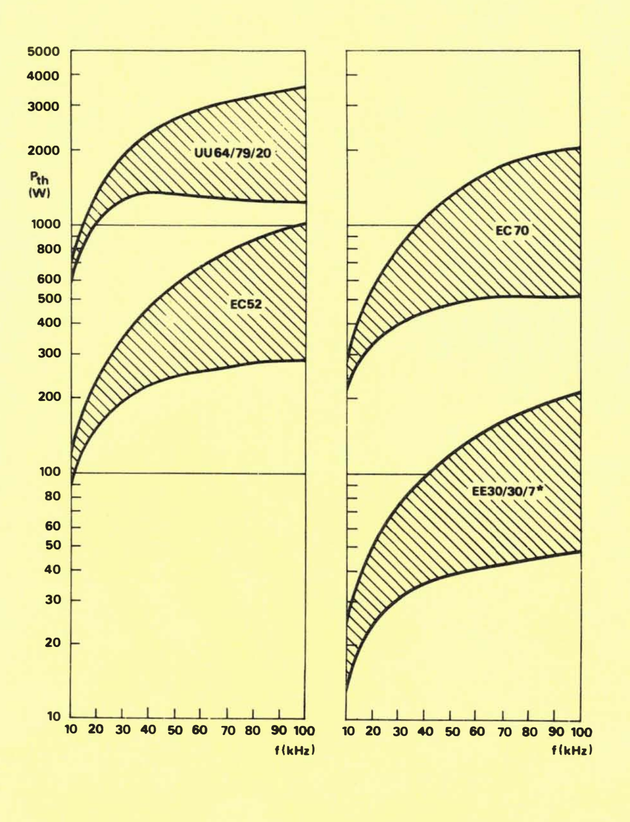
CARTA NUMERO 3 PARA LA SELECCION DEL NUCLEO PARA LA TRANSMISION DE POTENCIA

Simétrico desequilibrado





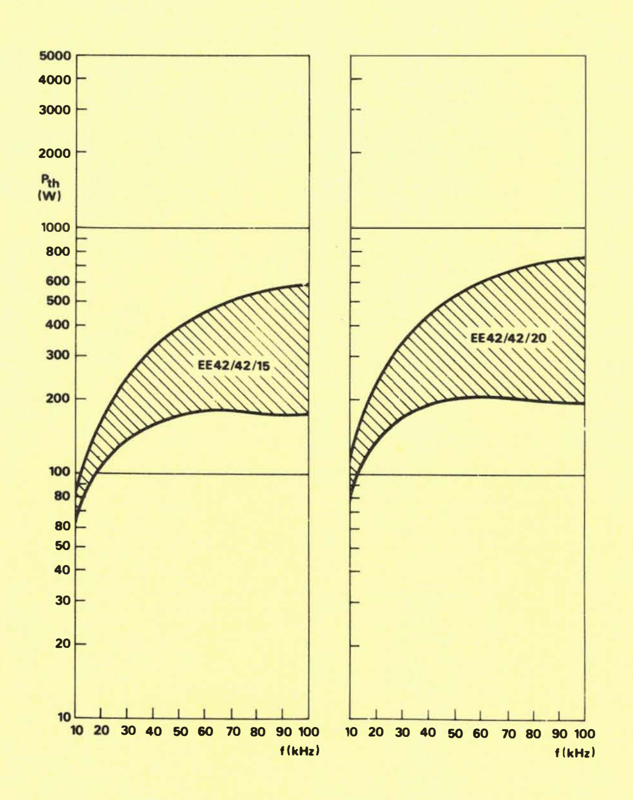


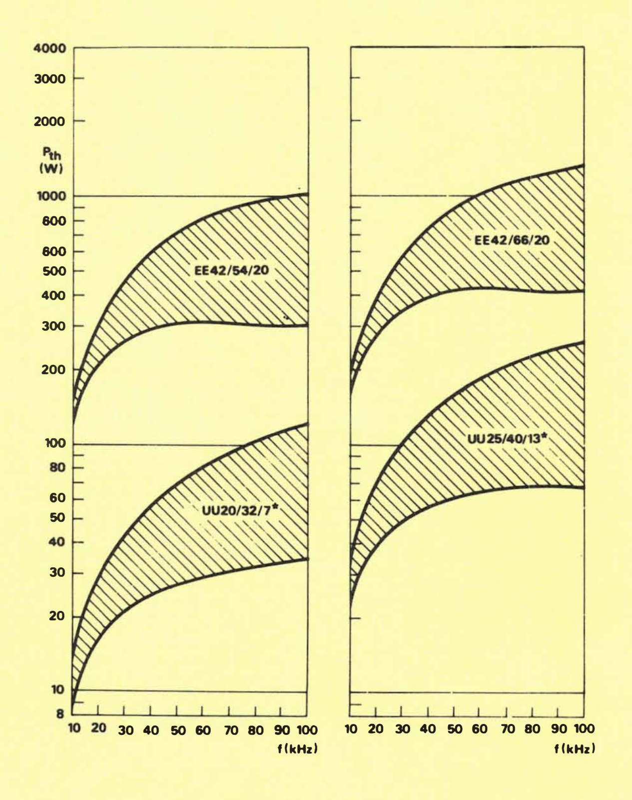


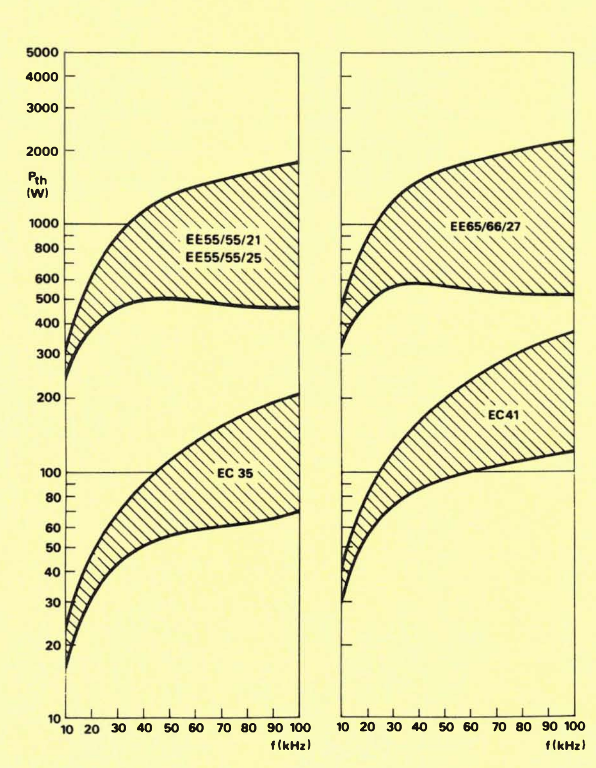
* Sin posibilidad de distancia anti-arco adecuada

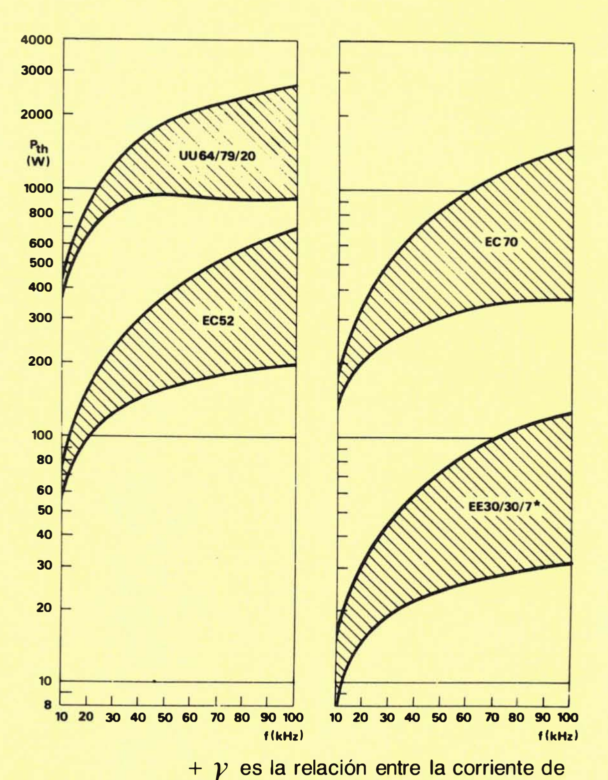
CARTA NUMERO 4 PARA LA SELECCION DEL NUCLEO PARA LA TRANSMISION DE POTENCIA

Indirecto $\gamma = 1^{+}$









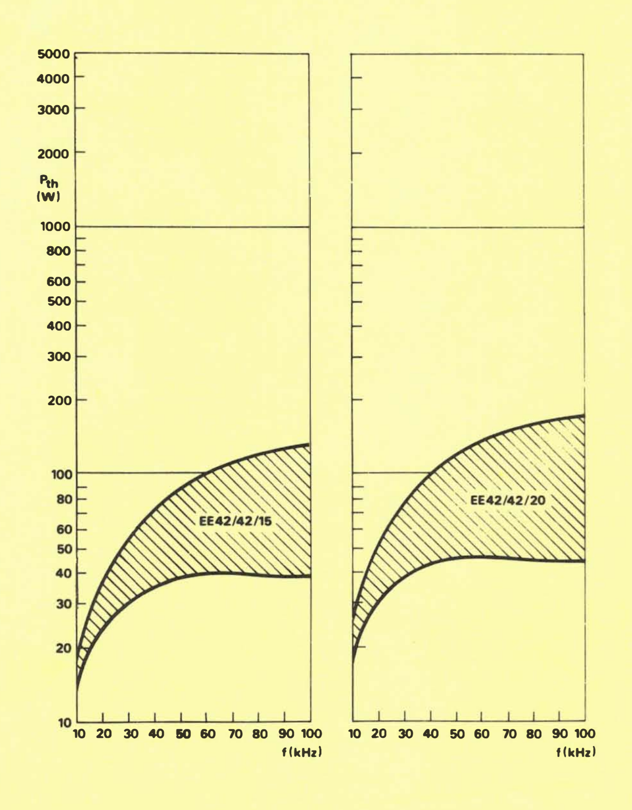
Estas gráficas estan destinadas solamente a ser usadas como guía: El procedimiento de selección del inductor dado en Vol. 21, N.° 7, se basa en la energía almacenada, y deberá utilizarse para efectuar la elección del núcleo. Estas gráficas pueden utilizarse para comprobar la elección.

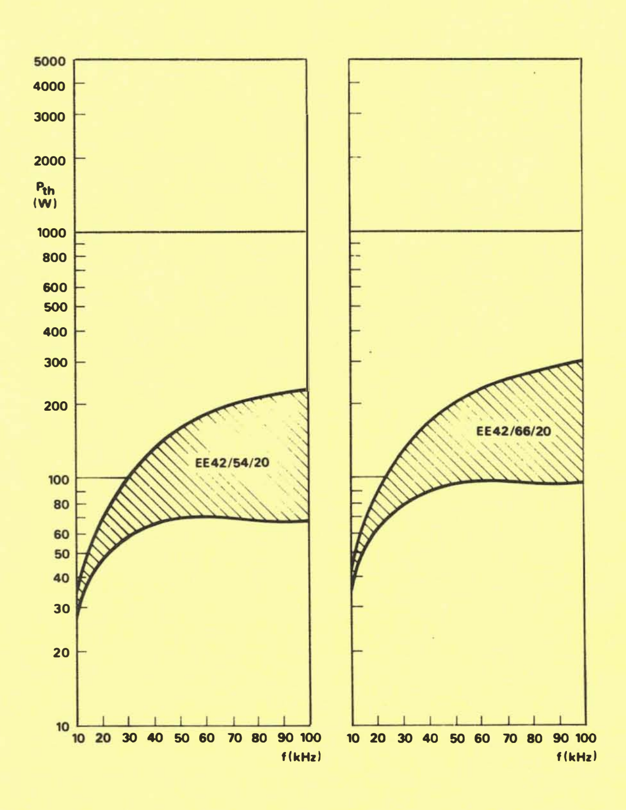
+ γ es la relación entre la corriente de carga mínima y máxima para una buena regulación con factor de trabajo constante.

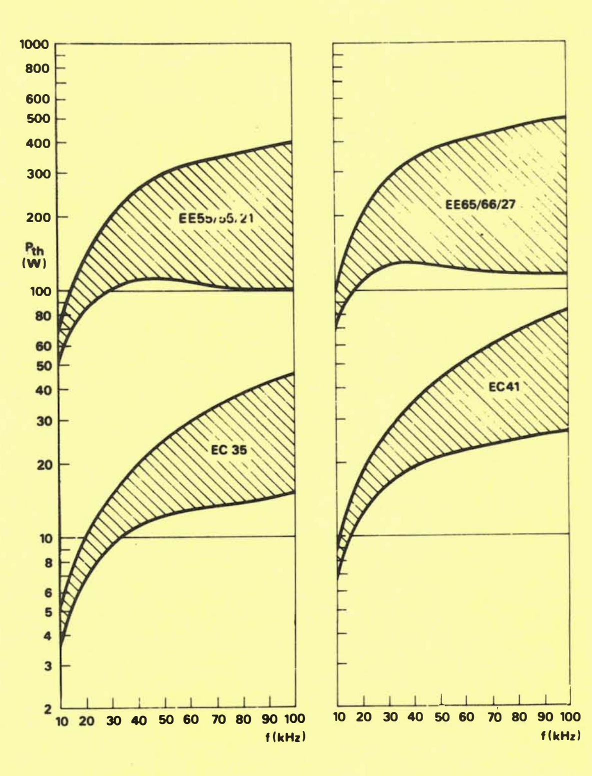
* Sin posibilidad de distancia anti-arco adecuada

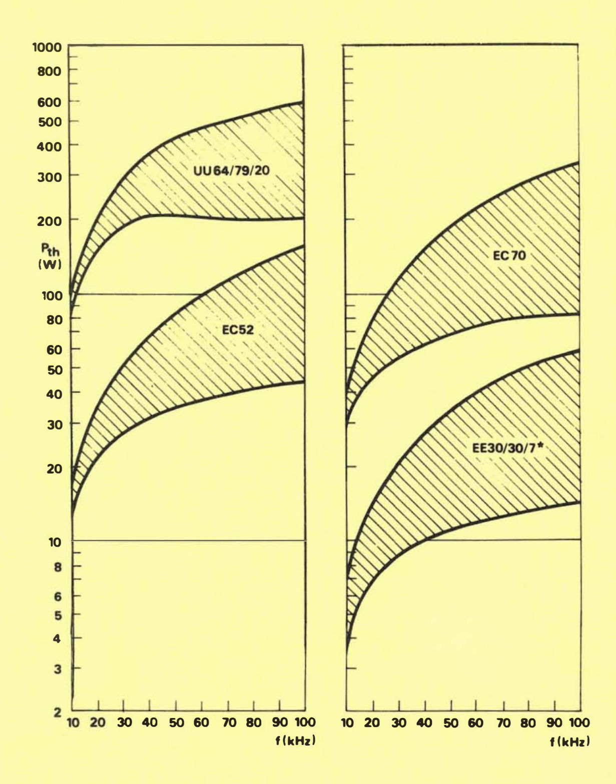
CARTA NUMERO 5 PARA LA SELECCION DEL NUCLEO PARA

Indirecto $\gamma = 0{,}25^{+}$







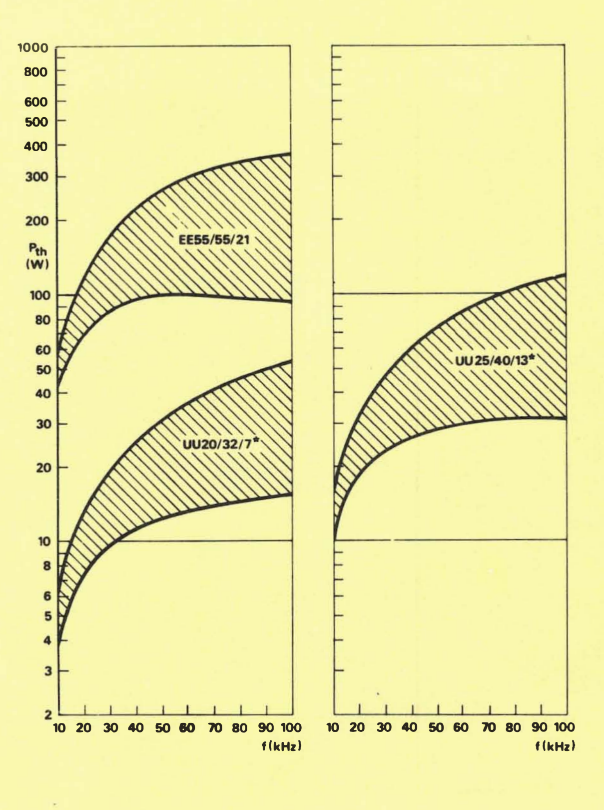


\+ γ es la relación entre la corriente de carga mínima y máxima para una buena regulación con factor de trabajo constante.

* Sin posibilidad de distancia anti-arco adecuada

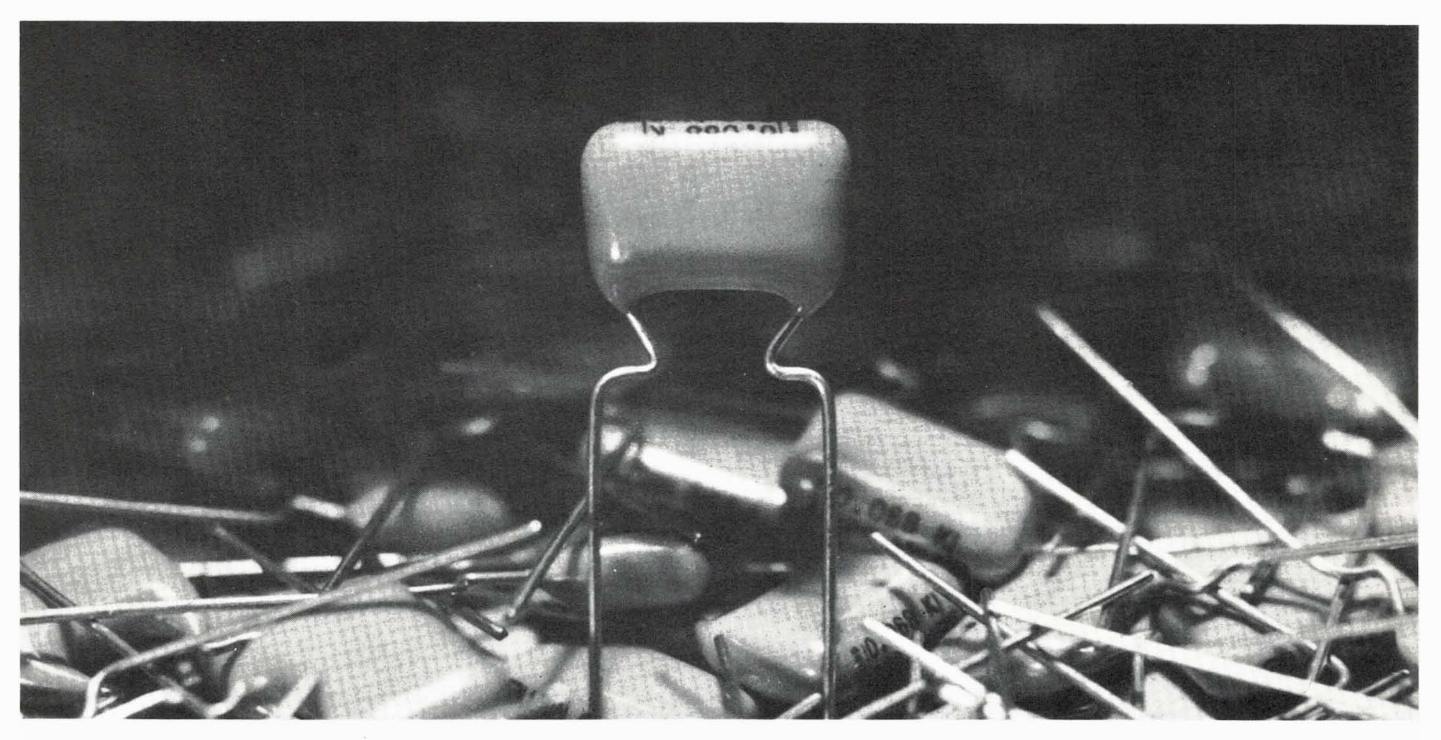
CARTA NUMERO 5 PARA LA SELECCION DEL NUCLEO PARA LA TRANSMISION DE POTENCIA

Indirecto $\gamma = 0,25$



* Sin posibilidad de distancia anti-arco adecuada

CONDENSADORES DE POLIESTER METALIZADO MKT



Principales aplicaciones: acoplamiento, desacoplamiento, temporización, retardo.

tipo MKT	número series	paso e = 2,54 mm	capacidad nominal µF	tensión c.c. nominal V.
	2222 341		0,082 – 6,8 0,039 – 2,2 0,0082 – 1,0	100 250 400
	2222 344	4e, 6e 9e, 11e	0,18 – 10 0,082 – 10 0,039 – 2,2 0,010 – 1,0	63 100 250 400
	2222 370	2e	0,047 – 0,47 0,010 – 0,10	63 100
	2222 371	3e	0,039 – 0,15 0,012 – 0,047 0,0039 – 0,015	100 250 400

tipo MKT	número series	paso e = 2,54 mm	capacidad nominal µF	tensión c.c. nominal V.
	2222 365	2e	0,047 – 0,47 0,010 – 0,10	63 100
	2222 365	2e (3e)	0,12 – 0,47 0,039 – 0,27 0,018 – 0,033 0,0039 – 0,015	63 100 250 400
	2222 366	2e	0,047 – 0,47 0,010 – 0,10	63 100
	2222 366	3e	0,12 – 0,47 0,039 – 0,27 0,018 – 0,033 0,0039 – 0,015	63 100 250 400
	2222 368	4e, 6e 9e, 11e	0,056 – 5,6 0,027 – 1,8 0,001 – 0,82	100 250 400

Sensores de temperatura

Desde hace algunos años, el incremento del uso de circuitos integrados en el control de sistemas, ha estimulado la demanda de sensores electrónicos de temperatura precisos y fiables.

La serie de sensores de temperatura KTY 81/83/84, construidos con silicio y tecnología planar viene a satisfacer plenamente esta creciente demanda.

Este nuevo desarrollo proporciona una alternativa a los termistores convencionales NTC y PTC más usados hasta hoy, aprovechando las variaciones de resistividad propias del silicio.

La figura 1 muestra la dependencia de la resistividad en función de la temperatura para silicio de tipo (n) y tipo (p) con diversos grados de dopado. Como se puede observar en dicha figura, el coeficiente de resistividad es inicialmente positivo y se convierte en negativo a altas temperaturas (cuando prevalecen las características intrínsecas del semiconductor).

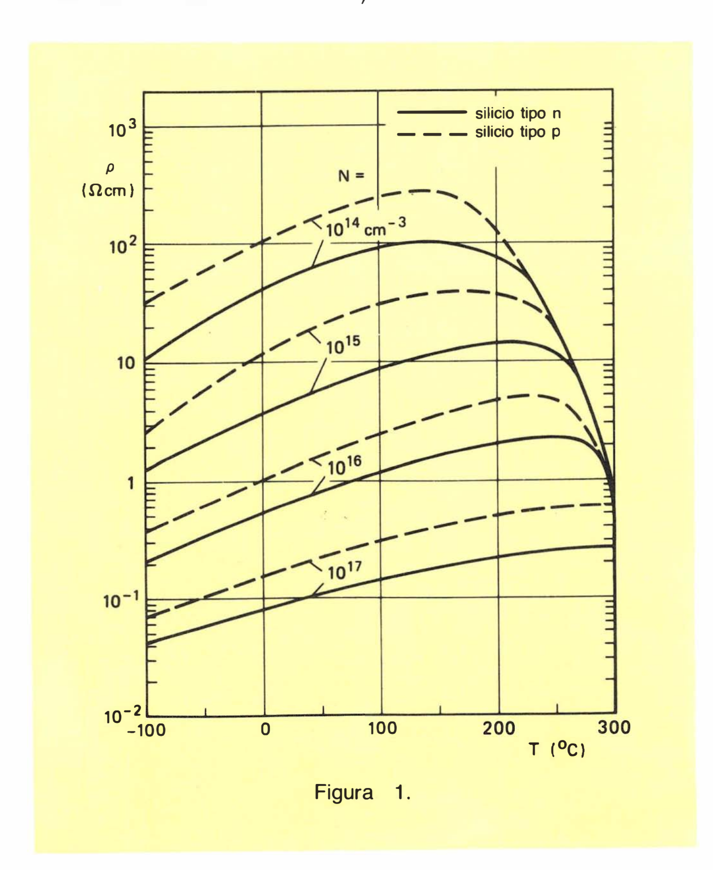


Figura 1.

La serie KTY 81/83/84 opera en la región de coeficiente de resistividad positivo y utilizan un dopado de tipo (n) comprendido entre N = 10^{14} y 10^{15} /cm^3. En estas condiciones, la resistencia a la temperatura ambiente es de 1000 Ω y el márgen de temperaturas de trabajo va desde − 60° C hasta 175° C.

CONSTRUCCION Y FABRICACION

La figura 2a muestra una sección transversal de un cristal de silicio de aproximadamente 500 μm × 500 μm × 240 μm. Como puede observarse en las figuras 2a y 2b, el plano inferior del cristal esta metalizado totalmente y el plano superior esta provisto de un contacto circular de aproximadamente 20 μm de diámetro. Esta configuración proporciona una distribución cónica de corriente a través del cristal, lo que significa una reducción de la dependencia de la resistencia del sensor de temperatura, sobre las tolerancias en la fabricación en serie.

Un dopado tipo (n^+) difundido dentro del cristal y junto a ambas metalizaciones reduce el efecto barrera en la unión metal-semiconductor.

La figura 2b es una representación esquemática parcial de un sensor de temperatura KTY; obsérvese que no es más que dos sensores simples con polarización opuesta. Esta estructura tiene la ventaja de proporcionar una resistencia que es independiente de la dirección de la corriente en comparación con el tipo asimétrico de la

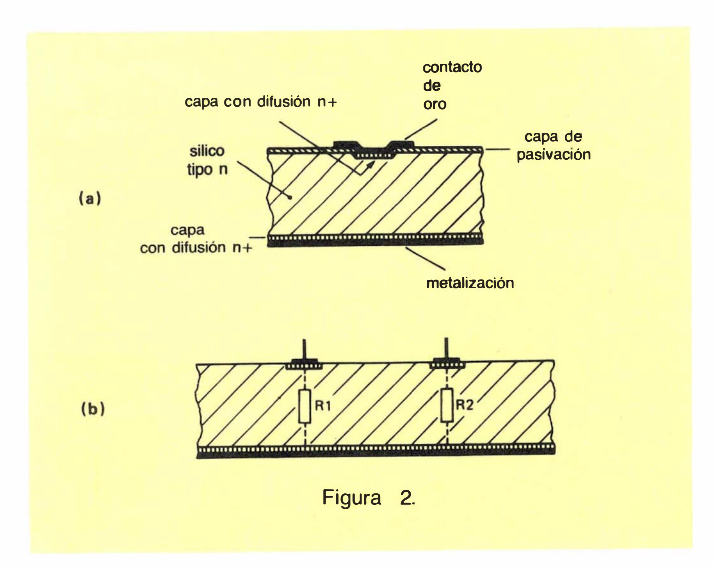


Figura 2.

figura 2a cuya resistencia varía ligéramente con la dirección de la corriente, cuando ésta es elevada.

La serie KTY 81/83/84 está fabricada con la conocida tecnología planar, una pequeña capa de nitruro de silicio protege la superficie y el conjunto está encapsulado herméticamente.

CARACTERISTICAS

En la tabla 1 pueden observarse las especificaciones técnicas y mecánicas de los sensores KTY 81/83/84.

DEPENDENCIA DE LA TEMPERATURA

En la figura 3, la línea contínua muestra la variación de la resistencia del sensor en función de la temperatura; dicha variación no es completamente lineal y prácticamente puede aproximarse por

$$R_T = R_{amb} \exp\{\alpha(T - T_{amb})\}$$

donde R_T y R_{amb} son la resistencia del sensor a la temperatura T y ambiente respectivamente, α es un coeficiente dependiente del sensor y relaciona la variación de resistencia con la variación de temperatura.

En la figura 3, la línea de trazos muestra la variación de la resistencia en función de la temperatura para un sensor KTY 81 con (α =0,75% K) a T_{amb} = 25°C.

De lo expuesto anteriormente parece desprenderse que α es constante con la temperatura; en realidad, α varía al variar la temperatura como muestra la figura 4. La mayor aproximación es un valor de α =0,82%/K para $T \leq T_{amb}$ y α =0,7%/K para $T > T_{amb}$.

Sustituyendo estos valores en la expresión 1 obtenemos la línea de puntos de la figura 3 que es la que más se aproxima a la actuación real del sensor KTY 81.

CORRIENTE DE TRABAJO

La figura 5 muestra la dependencia de la resistencia del sensor en función de la intensidad. Hasta alrededor de un miliamperio, la resistencia es substancialmente independiente de la intensidad.

Observando la figura 5 podemos ver que para intensidades mayores de un miliamperio existe dependencia entre corriente y resistencia. Por consiguiente, debemos tomar intensidades que no superen el miliamperio.

LINEALIZACION

La no linealidad de la característica resistencia/temperatura en los sensores térmicos no es, por si misma, un inconveniente si el sensor está perfectamente calibrado. En sistemas de control que requieren una gran exactitud dentro de un ancho margen de temperatura es esencial una red de linealización de características del sensor.

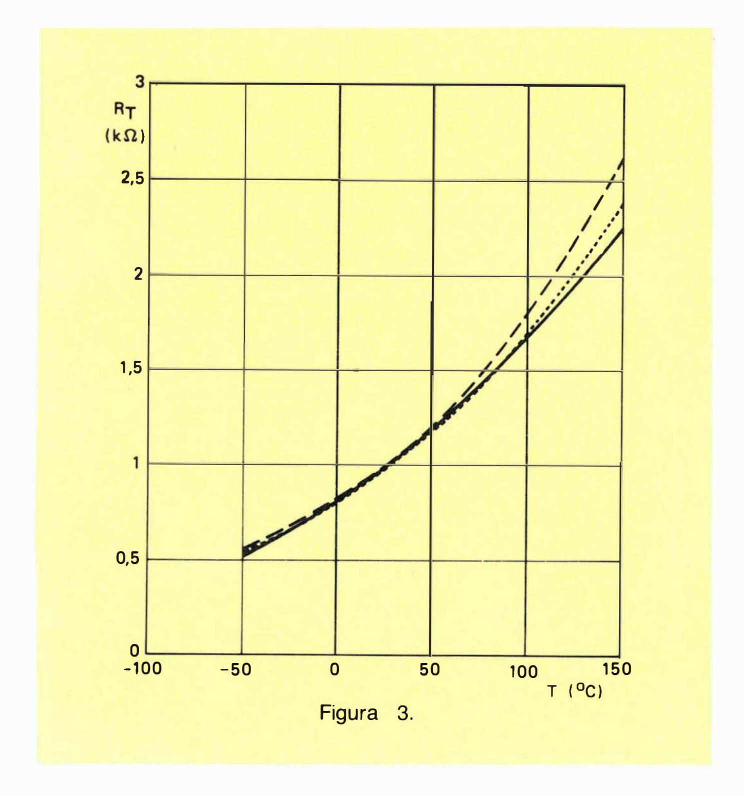


Figura 3.

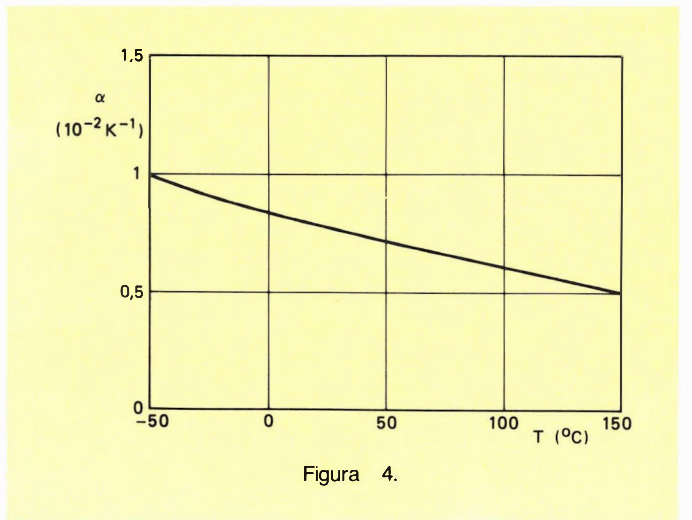


Figura 4.

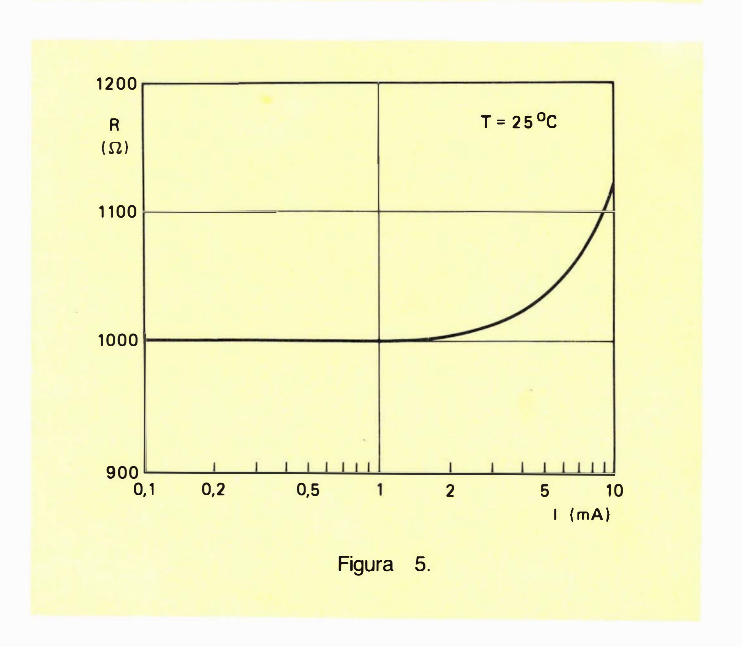


Figura 5.

Tabla 1. Especificaciones eléctricas y mecánicas de la serie KTY81/83/84

	KTY81	KTY83	KTY84
Resistencia a $T_{amb} = 25\,°C$	1000 ± 1%	1000 ± 1%	1000 ± 1%
Coeficiente de temperatura de resistencia (a 25 °C)	tip 0,75%K	0,75%K	
Margen de temperatura a medir		– 55 a 150 °C	– 65 a 300 °C
Máxima corriente de carga a $T_{amb} = 25\,°C$	1 mA	1 mA	
Máxima corriente de carga a $T_{amb} = 150\,°C$	10 mA	10 mA	
Constante de tiempo térmica			
en aire quieto	85 s	40 s	
en líquido circulando *	3 s	0,5 s	
en líquido quieto	5 s	1 s	
Encapsulado	SOD-70	SOD-58	SOD-58

(*) Medio: líquido inherte FC43 de 3 M.

Si el sistema opera con una fuente de tensión constante debe conectarse una resistencia en serie con el sensor (figura 6a). La conductancia total será $1/R + R_T$ que se convierte en una característica casi lineal en función de la temperatura, como se muestra en la figura 7. La salida de tensión linealizada V_m puede usarse en el control de regulación de temperatura del sistema.

Si el sistema opera con una fuente de corriente constante debe conectarse una resistencia en paralelo con el sensor, figura 6b.

La elección del sistema serie o paralelo para la linealización, generalmente depende del margen de temperaturas a las que el equipo debe responder.

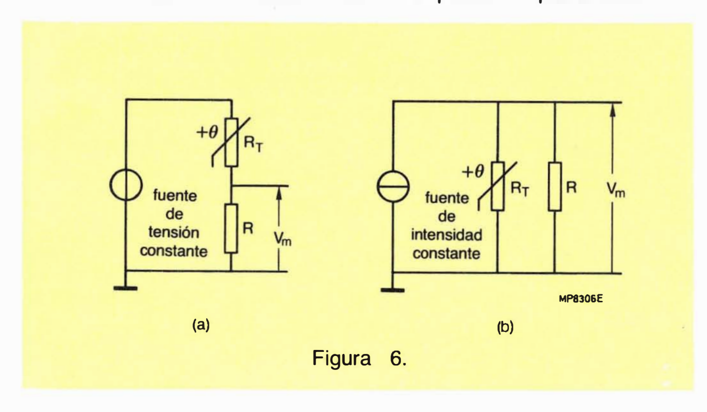


Figura 6.

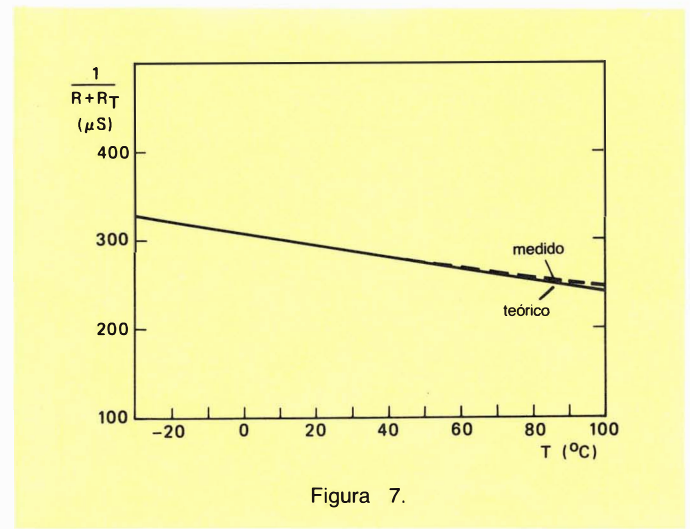


Figura 7.

TOLERANCIAS Y SUS EFECTOS EN LAS CARACTERISTICAS DEL SENSOR

Como se mencionó anteriormente, la construcción de dos elementos en serie y con polaridades opuestas, figura 2, hace que la dispersión de las características sean mínimas.

La figura 8 muestra la variación de la resistencia en función del espesor (D) del cristal. A medida que aumenta la distancia (D) hasta valores del orden de 50 μm, la resistencia crece rápidamente y, si se sigue aumentando el valor de (D), la resistencia permanece prácticamente constante. No obstante, durante la fabricación en serie aparecen pequeñas dispersiones de (D) las cuales tendrán un efecto casi despreciable sobre las características del sensor. Tiene mucha mayor importancia en cuanto a la dispersión de características el diámetro (d) del contacto de oro, como puede apreciarse en la figura 8. También el efecto de las variaciones del espesor de la pequeña capa de silicio con dopado n^+ tiene su influencia en cuanto a las características finales, como muestra

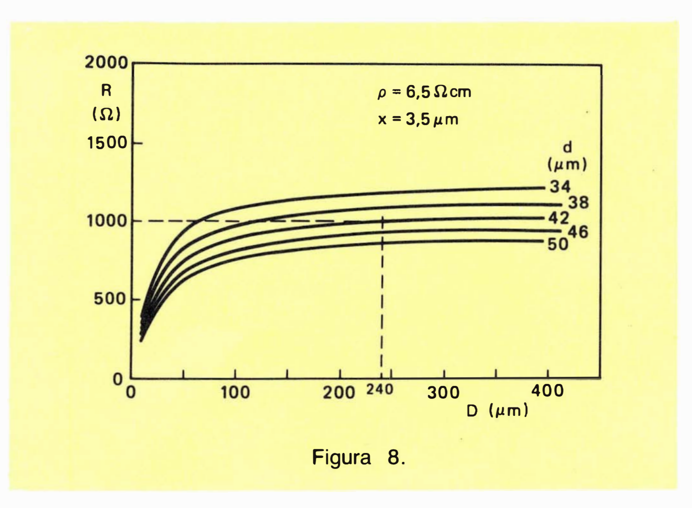


Figura 8.

la figura 9. Puesto que la variación de la resistencia en función del espesor (x) de la capa de silicio con dopado n^+ es opuesta a las variaciones de resistencia provocadas por d o N, su efecto es beneficioso, es como un efecto corrector de las demás variaciones de resistencia.

Como resumen de todas las consideraciones expuestas con anterioridad, los sensores de temperatura KTY, normalmente se fabrican con unas tolerancias extremadamente pequeñas.

$$\Delta R = \pm 2\% \quad y \quad \Delta\alpha = \pm 1{,}5\%$$

Si se comparan estos valores con los de un termistor NTC estándar,

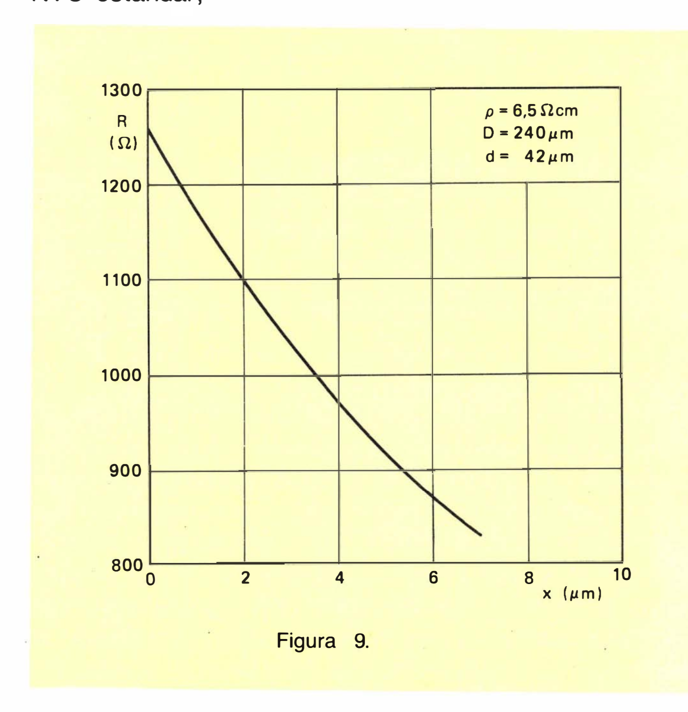


Figura 9.

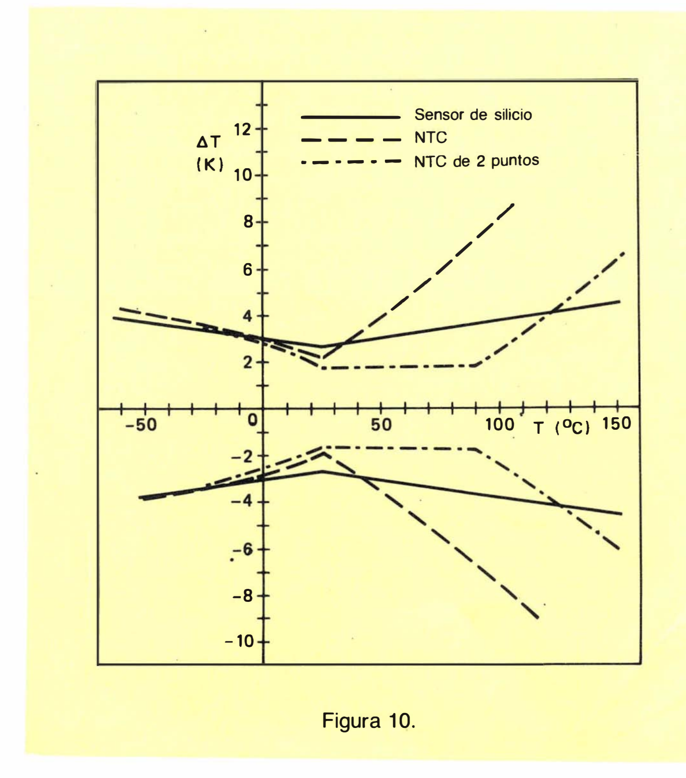


Figura 10.

$$\Delta R = \pm 10\% \quad y \quad \Delta\alpha = \pm 5\%$$

se puede observar que los sensores KTY son mucho más precisos.

La figura 10 nos muestra una comparación de los errores absolutos de temperatura ΔT observados en un sensor de temperatura tipo KTY y en un termistor NTC, partiendo de los mismos valores para ambos tipos a la temperatura de 25° C. A la temperatura ambiente, las dispersiones entre las características del sensor y las del NTC no son apreciables, pero cuando la temperatura se aleja de los 25° C, las diferencias se hacen más apreciables debido a la inflcuencia de $\Delta\alpha$ que es mucho más elevada en las NTC que en los sensores de silicio. Tomando como ejemplo una variación de $\pm$ 3K en una aplicación determinada, el márgen de temperatura medido por el sensor de silicio puede ser casi dos veces el margen de temperatura que podría cubrir el termistor NTC.

La figura 10 muestra la comparación del sensor de temperatura con una NTC que tiene especificada por el fabricante su resistencia a dos temperaturas distintas; estos tipos tienen mayor exactitud que los sensores de silicio en un margen muy estrecho de temperaturas (alrededor de los 50 K) pero para márgenes ámplios de temperatura el sensor de silicio es, sin lugar a dudas, mucho más preciso que la NTC.

CIRCUITOS DE APLICACION

La figura 11 muestra un sencillo circuito que permite obtener una señal de salida en función de la variación de temperatura entre 0° C y 100° C. El sensor de temperatura forma parte de un puente resistivo al cual se le aplica una tensión estabilizada mediante un zener y un circuito integrado que nos permite ajustar dicha tensión estabilizada al valor deseado mediante la resistencias R_2, R_3, y R_4 (en este ejemplo 2,5 voltios).

El circuito emplea el doble amplificador operacional NE 532. Un operacional (A_1) actúa como adaptador de impedancias y el otro (A_2) es un amplificador. La señal de salida varía desde 0 hasta los 5 voltios, es decir, 50 mV/K.

El circuito se ajusta entre los dos valores extremos,

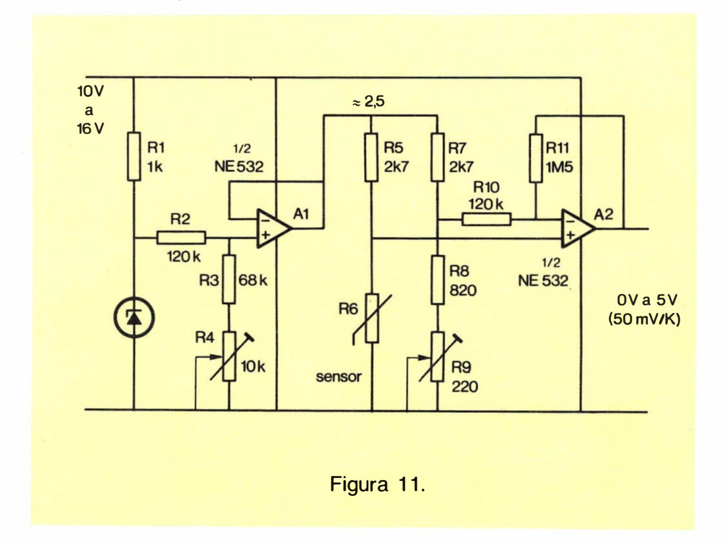


Figura 11.

es decir, mediante R_9 se hace que a 0° C la salida sea cero voltios y mediante R_4 se hace que la salida sea 5 voltios cuando la temperatura es de 100° C.

Una vez efectuado un correcto calibrado, el error en la medición incluyendo los efectos del amplificador operacional no supera los ± 0,2° C.

CIRCUITO DE APLICACION CON VISUALIZADOR DE CRISTAL LIQUIDO

La figura 12 muestra un circuito completo para la medición de temperaturas comprendidas entre los −28° C y los 99° C, con una precisión de 0,1° C.

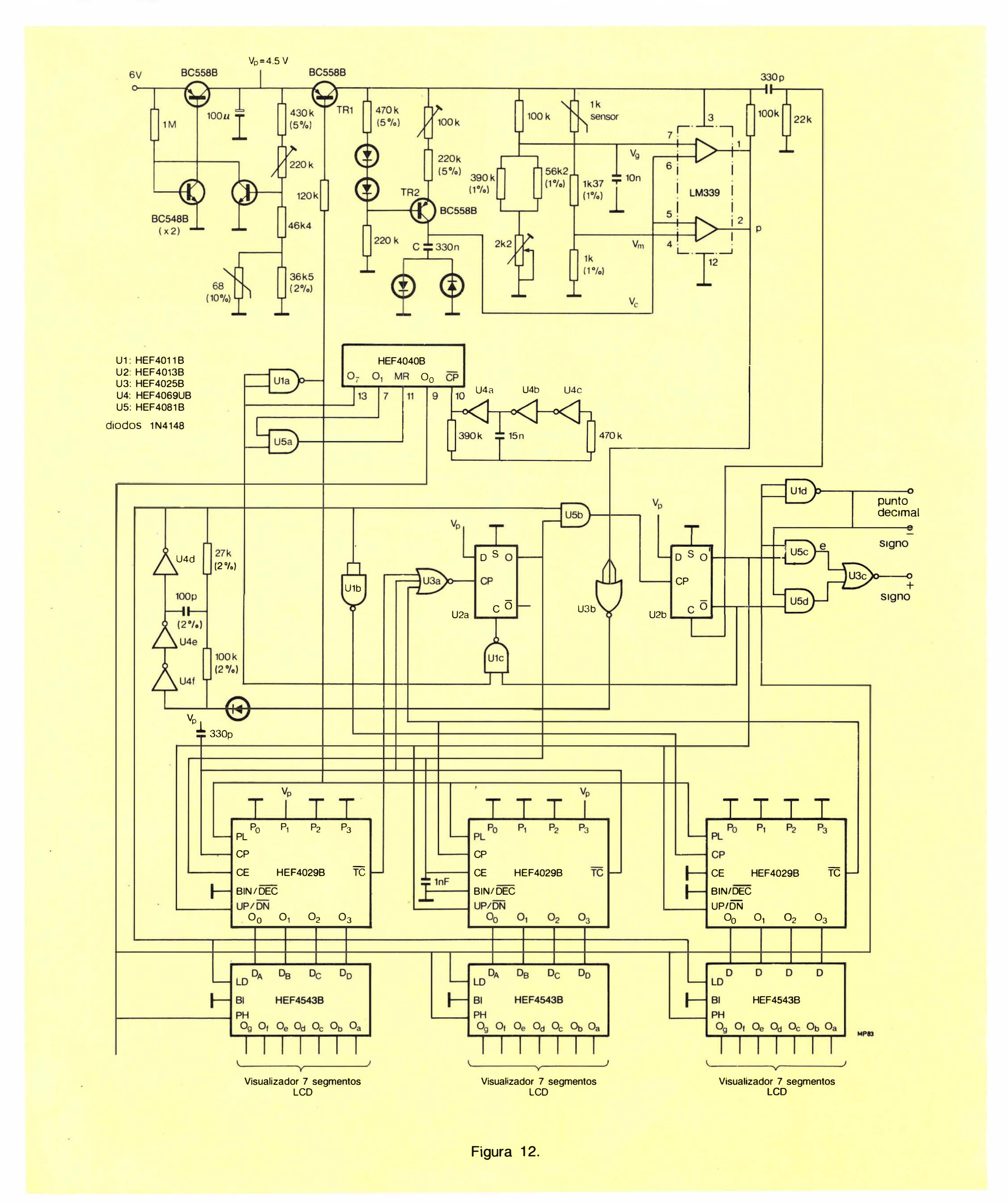


Figura 12.

El circuito utiliza tres contadores HEF4029B conectados a los decodificadores de 7 segmentos, tipo HEF4543B que excitan directamente el visualizador de cristal líquido.

La frecuencia de reloj es de 50 kHz y está producida por tres inversores del circuito integrado HEF4069UB.

El sistema se completa con un comparador de tensión, tipo LM339 que nos proporciona unos impulsos cuya duración depende de la temperatura.

La tensión para el circuito de medida proviene de una fuente de tensión estabilizada que a través del transistor Tr_1 alimenta todo el sistema. Este transistor es el que efecúa la conmutación y está controlado por el circuito integrado HEF4040B.

El pulso que actúa sobre el transistor Tr_1 también activa los contadores. Como consecuencia, la potencia suministrada al sistema es tan pequeña que la corriente media es del órden de los 200 μA, permitiendo que el equipo actúe perfectamente con una pila de 1,5 voltios.

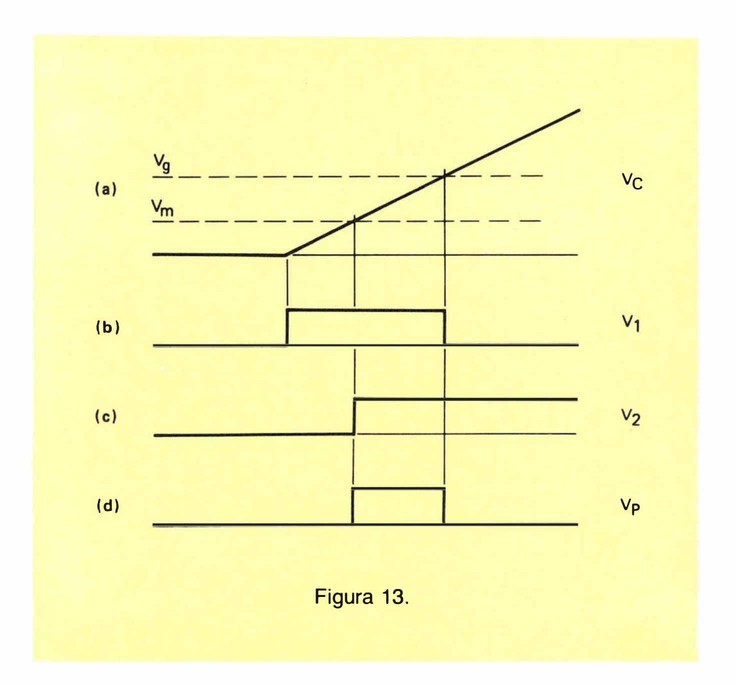


Figura 13.

FUNCIONAMIENTO DEL CIRCUITO

Al principio de cada pulso de 1 Hz, empieza el conteo y el condensador C se carga mediante el transistor Tr_1.

Una tensión V_m que depende de la temperatura y que proporciona el sensor de silicio, se aplica al terminal 4 del circuito LM339 y una tensión de referencia V_g (mayor que V_m) se aplica al terminal 7 del mismo integrado.

La tensión en el condensador y en los terminales 5 y 6 del circuito integrado LM339 aumenta según muestra la figura 13a y produce en los terminales 1 y 2 el pulso mostrado en las figuras 13b y 13c; como consecuencia, en el punto P tenemos el pulso mostrado en la figura 13d que es proporcional a la temperatura, la cual es evaluada por los contadores y presentada mediante el visualizador de cristal líquido.

Los contadores empiezan el conteo internamente a partir de los −28° C al inicio de cada período de medida hasta alcanzar la temperatura a medir.

El visualizador muestra el resultado cada 32 Hz. □

Encapsulados miniatura SO

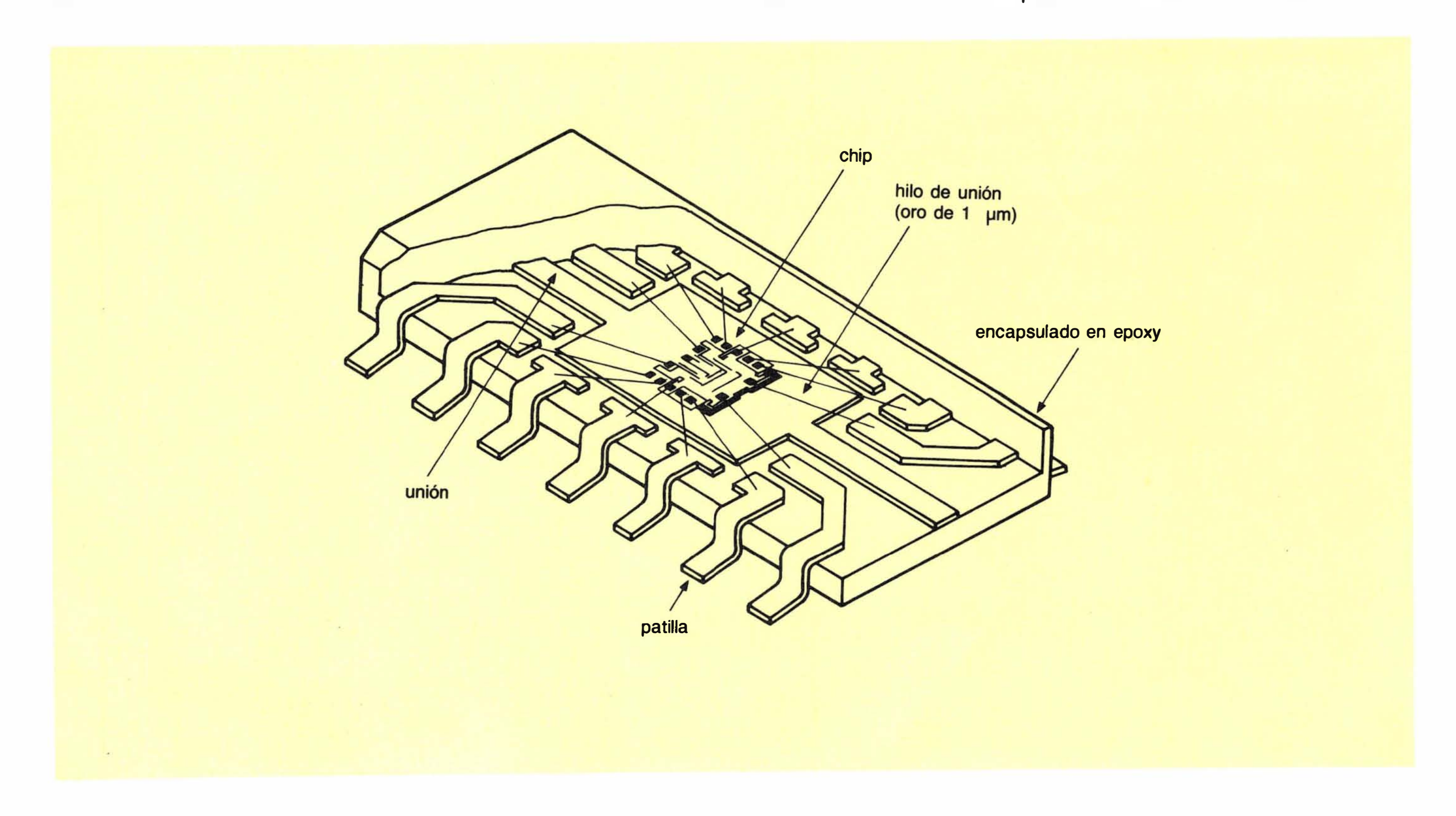
Muchos campos de aplicación han precisado una miniaturización de los componentes empleados, principalmente por problemas de espacio. Empleados en principio en relojería, su utilización debido al ahorro de espacio, ha sido también esencial en cámaras, aparatos de bolsillo, equipos de alta fidelidad, aplicaciones domésticas, automóviles, telefonía, etc.

A principios de los años sesenta, los fabricantes de circuitos híbridos comenzaron su actividad empleando chips no encapsulados. Los problemas no se hicieron esperar. El manejo era difícil, el montaje complicado, el ensamblado se convirtió así en una operación manual, y las medidas de prueba eran prácticamente imposibles de realizar hasta disponer del circuito completamente finalizado.

A mediados de los sesenta, se introdujeron los primeros encapsulados en miniatura para componentes discretos. Esto significó una notable mejora en los campos de fabricación con unos costes significativamente pequeños en comparación con los que en aquel momento estaban vigentes.

A principios de la década de los setenta se desarrolló el microencapsulado para circuitos integrados siendo su principal área de aplicación la industria relojera suiza, empezando posteriormente el desarrollo de circuitos para otros campos de aplicación.

Donde consideraciones de orden económico no están a favor del desarrollo y producción de un circuito semi-custom o custom, el mayor ahorro de espacio se obtiene mediante el empleo de circuitos híbridos. El em-



pleo de componentes sin encapsular, el conexionado y la protección de los circuitos tienen gran influencia en la fiabilidad del circuito acabado. La consecución de resultados satisfactorios implican usualmente una fuerte inversión en equipamiento y en procesos de desarrollo.

Los microencapsulados resuelven estos problemas. El microencapsulado permite el empleo de las técnicas de soldadura de circuitos híbridos y protege de una manera eficaz el componente, antes, durante y después del proceso de ensamblado. El encapsulado SO también es utilizado en placas de circuito impreso convencionales donde permite una reducción del espacio empleado sin necesidad de invertir en desarrollo de nuevas tecnologías.

La tabla 1 muestra la comparación entre el espacio ocupado por los encapsulados SO y convencionales.

Las ventajas de los encapsulados SO son las siguientes:

- El encapsulado ocupa un área pequeña, aproximadamente entre el 30 y 50% de los encapsulados estándar, siendo aproximadamente un 30% del grosor de éstos.
- No precisan ningún tipo de agujero para su inserción, lo que reduce el coste del circuito impreso.
- Al contrario de otras técnicas mencionadas, pueden realizarse los tests necesarios.
- Se elimina el proceso de ensamblaje entre el chip y las conexiones exteriores.
- La distribución de patillas es la misma que la de los circuitos estándar.
- Fiabilidad mayor que en los sistemas que precisan ensamblaje.
- Manejo e identificación sencilla.
- Costes generales drásticamente reducidos.

FIABILIDAD, INFORME DE CALIDAD Y MODOS DE EVALUACION

En la tabla 2 se dan los resultados obtenidos en la evaluación de los circuitos SO bajo ciertas condiciones. Estos resultados han demostrado que las características del encapsulado SO son similares a las de los encapsulados "dual-in-line" en todos los aspectos, y, una vez montado, las características de resistencia térmica son excepcionales, debido al reducido tamaño y a su pequeña masa total.

Los datos de la tabla 2 han sido obtenidos a partir de las pruebas efectuadas en tres componentes analógicos: un comparador y dos amplificadores operacionales.

RESULTADOS

Las pequeñas dimensiones de los encapsulados SO pueden generar dudas acerca de su fiabilidad, especialmente en condiciones de humedad particularmente alta. Sin embargo, los resultados son favorables si se comparan con los productos "dual-in-line" estándar.

DISIPACION

Debido a su pequeño tamaño y a la ausencia de refrigerador, la limitación principal de un encapsulado SO es su capacidad de disipación. La disipación máxima de un SO montado en una placa de circuito impreso convencional es aproximadamente el 67% del mismo circuito estándar. Por tanto, considerando su tamaño, los encapsulados SO presentan excelentes propiedades de disipación de potencia. No obstante, en el caso de un circuito híbrido cuyo substrato es prácticamente igual a la del circuito estándar montado en una placa de circuito impreso. La tabla 3 muestra los valores de la resistencia térmica entre la unión y el ambiente para microencapsulados montados sobre un circuito híbrido y sobre una placa de circuito impreso convencional. Por tanto la resistencia térmica dependerá básicamente de tres factores: tamaño del encapsulado, técnica de montaje, y densidad. El gráfico de la figura 1 muestra también los valores de la resistencia térmica para un microencapsulado en tres configuraciones típicas.

Tabla 1. Comparación entre los encapsulados miniatura (SO) y los convencionales "dual-in-line" (DIP).

Característica encapsulado	8 terminales		14 terminales		16 terminales		SO-16L		20 terminales	
	SO	DIP	SO	DIP	SO	DIP	SO	DIP	SO	DIP
Tamaño:										
longitud (pulgadas)	0,197	0,375	0,344	0,755	0,413	0,755	0,413	0,755	0,512	1,060
anchura (pulgadas)	0,158	0,252	0,158	0,252	0,158	0,252	0,299	0,252	0,299	0,252
Area circuito impreso										
longitud (pulgadas)	0,197	0,375	0,344	0,755	0,413	0,755	0,413	0,755	0,512	1,066
anchura (pulgadas)	0,244	0,300	0,244	0,300	0,244	0,300	0,419	0,300	0,419	0,300
área (cm^2)	0,048	0,113	0,084	0,226	0,101	0,226	0,173	0,226	0,214	0,318
Espesor (pulgadas)	0,57	0,125	0,057	0,125	0,057	0,125	0,096	0,125	0,096	0,145
Altura por encima del circuito impreso (pulgadas)	0,69	0,160	0,069	0,160	0,069	0,160	0,104	0,160	0,104	0,180
Peso (Mg)	60	600	114	1050	130	1200	400	1200	500	1500

Tabla 2. Resultados de la evaluación de fiabilidad.

Proyecto de fiabilidad	Producto	Esfuerzo	Condiciones del esfuerzo	Duración del esfuerzo	Resultado	Análisis
79070	LM311 (14 patillas)	HTOL	125 °C	2.000 horas	1/49	1 @ 168 horas
		HTSL	150 °C	2.000 horas	0/50	
		Polarización/temperatura/humedad	85 °C @ 85% RH V_{cc} = 5.5 V	2.000 horas	2/50	2 @ 2000 horas: corrosión interna del metal
		Punto de presión	121 °C 15 PSIG	432 horas	2/51	1 @ 192 horas: fugas de salida = 68 nA 1 @ 432 horas: fugas de salida = 100 nA en ambos corrosión interna del metal
		Choque térmico	− 55 °C a + 150 °C	1.000 horas	0/45	
79078	µA747 (14 patillas SO)	HTOL	125 °C ± 15 V	2.000 horas	2/50	1 @ 168 horas: V_{OS} = 10 mV V_{OS}' = 7.4 mV @ 2 k horas 1 @ 1500 horas: V_{OS} = − 80 mV. I_B = 8 µA Sospecha de daño estático
		HTSL	150 °C	2.000 horas	0/50	
		Polarización/temperatura/humedad	85 °C @ 85% RH V_{CC} = 5.5 V	2.000 horas	1/50	V_{OS} despreciable @ 500 horas (− 80mV) Sospecha de daño estático
		Punto de presión	121 °C 15 PSIG	312 horas	3/50	3 V_{OS} despreciable @ 312 horas (∼8 mV)
		Choque térmico	− 85 °C a − 150 °C	1.000 ∼		V_{OS} despreciable @ 700 horas ∼ (− 170 mV, I_B − = 14 µA Sospecha de daño estático
795003	NE532 (8 patillas)	HTOL	150 °C	2.000 horas	0/45	A 500 horas, 0/18 de 500 a 2000 horas (debido a las limitaciones de la capacidad)
		HTSL	150 °C	2.000 horas	0/46	
		Polarización/temperatura/humedad	85 °C @ 85% RH	2.000 horas	2/49	1 @ 1500, 1 @ 2000 horas Ambos fallos absorción de corriente de salida son debidos a la corrosión
		Punto de presión	121 °C 15 PSIG	456 horas	1/43	Absorción de corriente de salida @ 288 horas
		Choque térmico	− 65 °C a + 150 °C	1.000 ∼	1/45	V_{OS} despreciable @ 200 horas ∼ (15 mV)

Tabla 3. Valores típicos de resistencia térmica unión-ambiente para circuitos integrados en encapsulados SO montados en placa de circuito impreso y en substracto cerámico.

tipo de encapsulado	R_{thj-a} (K/W) placa circuito impreso	cerámica (50 mm²) seco*	cerámica (50 mm²) con refrigerador efectivo**
SO-8 (SOT-96A)	260	170	75
SO-14 (SOT-108A)	190	130	70
SO-16 (SOT-109A)	180	120	70
SO-28 (SOT-136A)	140	110	70
	80†	60	

(*)sin adhesivo entre el encapsulado y el susbtrato.
(**)encapsulados SO pegado al subtrato: compuesto refrigerante entre el substrato y el de calor refrigerado por agua.
† con transmisor de calor.

En el gráfico de la figura 1 y en la figura 2, la curva A representa la disipación de potencia en función de la resistencia térmica en montaje sobre un soporte cerámico; la curva B representa la disipación de potencia en fun-

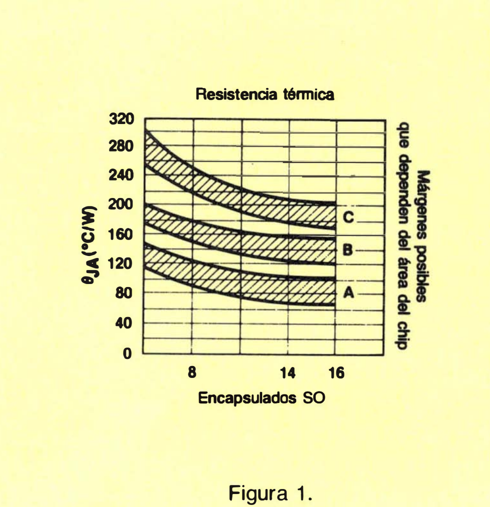


Figura 1.

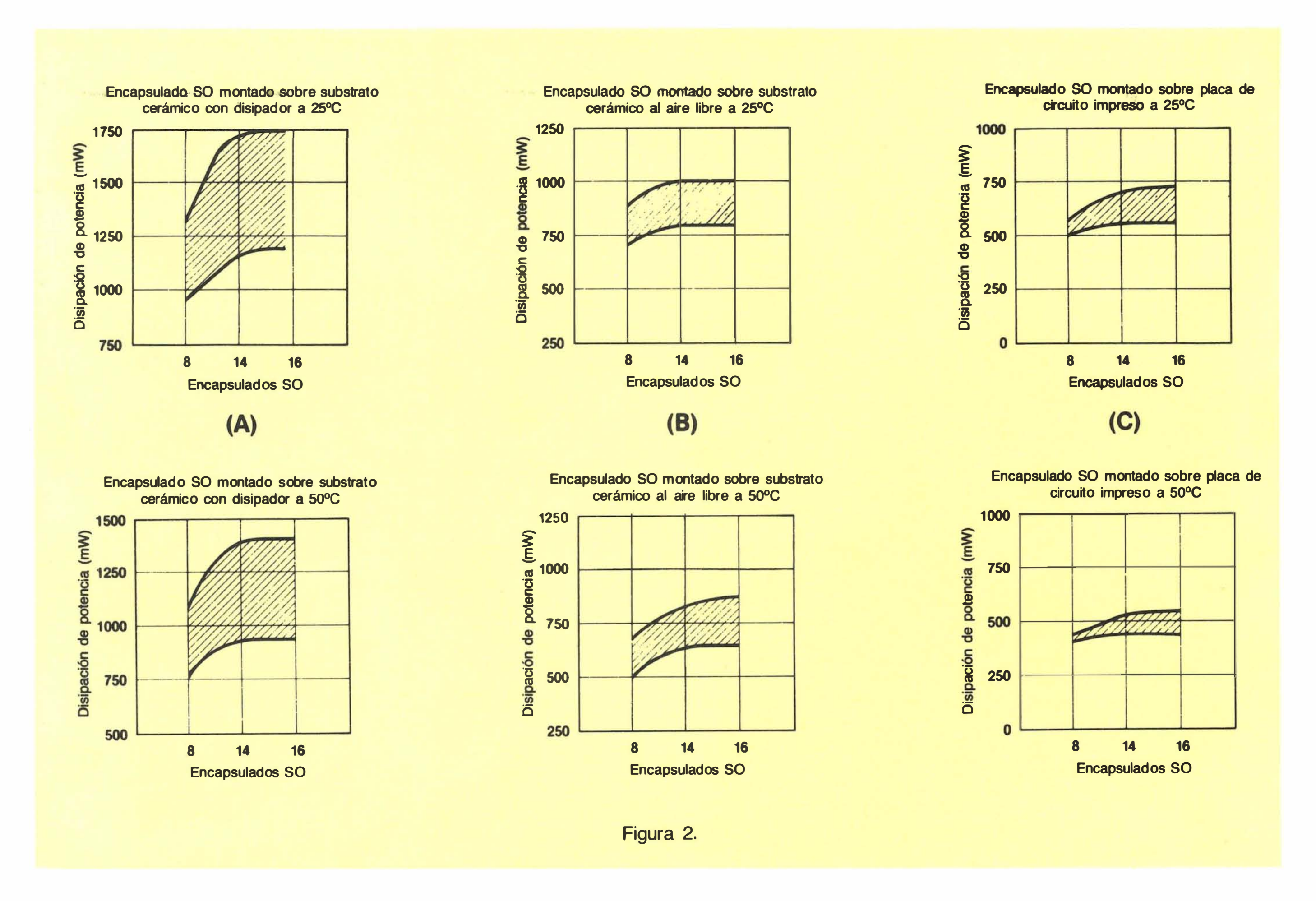


Figura 2.

ción de la resistencia térmica en un montaje sobre superficie cerámica al aire libre; la curva C representa la disipación de potencia en función de la resistencia térmica en montaje sobre una placa de circuito impreso al aire libre.

RESISTENCIA TERMICA

Las medidas de la resistencia térmica se realizaron empleando un circuito lógico en encapsulado SO de 14 patillas, soldado sobre un substrato cerámico. Los valores obtenidos muestran una gran variación en relación directa con la capa de aire existente entre el substrato y el circuito. Los resultados obtenidos mostraron que la forma más satisfactoria de montaje sería con el substrato y el encapsulado en contacto y empleando un componente buen conductor entre ellos. Los valores obtenidos mediante este procedimiento son sustancialmente mejores que los obtenidos con el circuito estándar en cápsula de plástico.

MONTAJE

En primer lugar, es importante resaltar que no es necesaria una gran inversión de capital en sistemas de montaje y soldadura, cuando se pasa a utilizar encapsulados SO. A pesar de que el encapsulado SO fue desarrollado en principio pensando en un sistema concreto de soldadura, éste puede soldarse con el tradicional sistema por ola u otros. También pueden soldarse a mano si se dispone del tiempo y paciencia necesarios.

Existe una gran variedad de equipos para montaje automático, equipos para soldar, pastas de soldar y adhesivos.

La forma óptima de montaje depende de varios factores importantes:

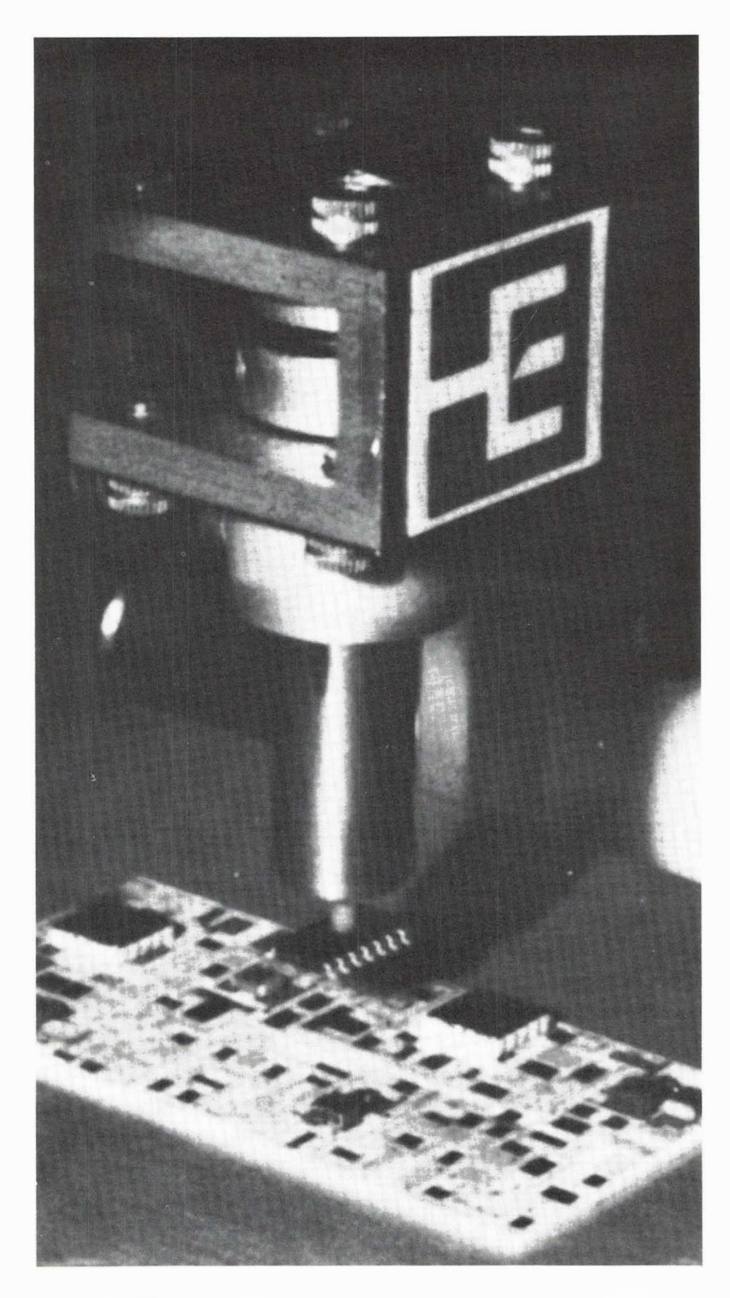
- el tipo de material sobre el cual se monta el encapsulado;
- el acabado de las patillas;
- el acabado del área en la cual irá depositado;
- el sistema empleado para elevar la temperatura hasta la necesaria para proceder a su soldadura.

Deberán tenerse en cuenta los siguientes factores que afectan al proceso de soldadura:

- el tipo de soldador o de pasta de soldar;
- la temperatura de soldadura;
- el flujo y la viscosidad;
- el número, tamaño, anchura y ángulo de las pistas en la placa;
- si hay o no componentes soldados en la superficie.
- Velocidad e inclinación (en el caso de soldadura por baño).

Se han considerado usualmente tres tipos de superficie para el montaje de microencapsulados:

- Cartón o fibra de vidrio.
- Substratos cerámicos.
- Película de celuloide.



SOLDADURA

Métodos y recomendaciones

El proceso de soldadura puede, en general, dividirse en tres zonas diferenciadas de temperatura (ver figura 3).

En primer lugar la zona de precalentamiento, que reduce el choque térmico y acondiciona la pasta de soldar. En segundo lugar la zona de temperatura en la que tiene lugar la soldadura propiamente dicha. Finalmente la zona de enfriamiento.

Para determinar si un producto encapsulado en SO es apropiado para ser soldado mediante métodos convencionales se han realizado diversos ensayos en diversas factorías. El estudio realizado ha contemplado principalmente tres fases:

La fase de vapor– En esta se realiza la transmisión de calor desde todas direcciones mediante la condensación del líquido evaporado en flujo de soldadura.

La fase de inmersión– También hay transmisión de calor desde todas direcciones, incluyendo la que proporciona el soldador al proceder a la inmersión en este.

La fase de conducción– Transmisión del calor desde la fuente generadora hasta y a través del substrato sumergido.

El gráfico de la figura 3, muestra, en las diversas fases, tiempos y temperaturas para los que se han obtenido los mejores resultados.

Antes de proceder a la descripción de los diversos métodos recomendados de soldadura, se darán algunas indicaciones para lograr los mejores resultados. Si el apartado de temperaturas es importante, también lo son el montaje, la pasta de soldar y el posicionado del encapsulado en la operación que precederá a la soldadura.

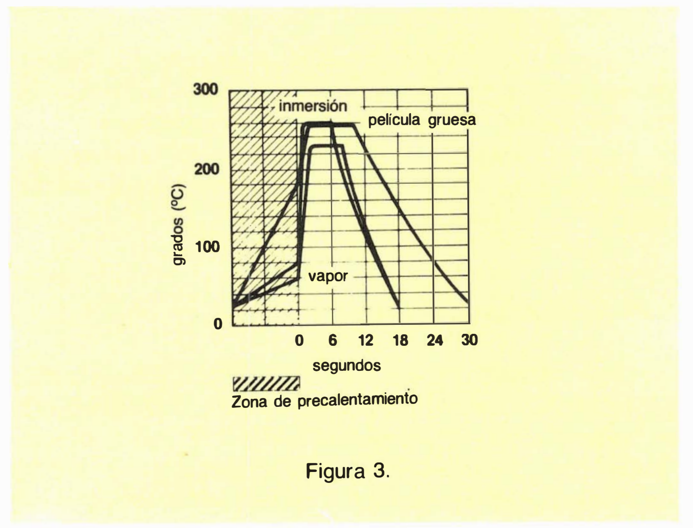


Figura 3.

Los diversos sistemas para proporcionar el calor necesario en cada caso que han sido probados pueden verse en la tabla 4.

TABLA 4 Métodos de soldadura

Sistema de calentamiento	Placas	Substratos cerámicos	Celuloide
Placa caliente	•	•	•
Aire caliente a presión	•	•	
Hornos	•	•	
Infrarrojos	•	•	
Laser	•	•	
Por vapor	•	•	•
Por ola	•	•	
Por immersión y baño	•	•	
Por arrastre	•	•	
Máquinas de soldar	•	•	•
Manuales	•	•	•

Se recomienda que el substrato este completamente limpio de impurezas.

La temperatura de trabajo de las pastas para soldar es aproximadamente 230° C. Para obtener buenos resultados, el espesor de la pasta deberá ser aproximadamente de 150 μm hasta 200 μm. La pequeña fuerza adhesiva de la pasta de soldadura al contacto con las patillas del encapsulado es suficiente para mantener a

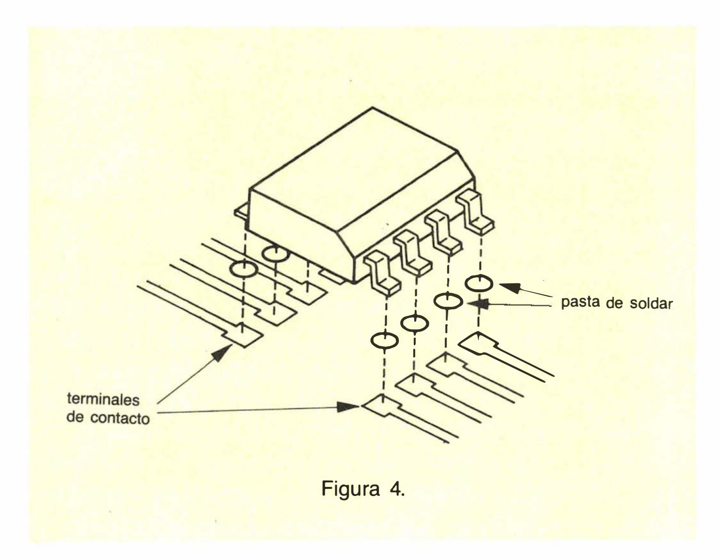


Figura 4.

este en posición, en aquellos casos en que el substrato permanece horizontal (fig. 4)

Para finalizar el apartado de recomendaciones hay que tener en cuenta los siguientes puntos:

- Como limitaciones de tiempo/temperatura en el proceso de soldadura no es recomendable exceder de 260 °C durante un máximo de 10 segundos.
- Emplear un flujo no activo. Si no fuera así, se procurará realizar una posterior limpieza del subtrato.
- La composición de la pasta para soldar debería ser la siguiente: 62% Sn, 36% Pb, 2% Ag o bien 60% Sn, 40% Pb.
- Es aconsejable que antes del proceso de soldadura se estañen todos los contactos.

El momento para la ejecución de este último punto es variable en función del método de soldadura empleado. Por ejemplo, cuando se emplea un substrato cerámico o una placa de fibra de vidrio y se suelda por inmersión, el pre-estañado y la soldadura tienen lugar al mismo tiempo.

Siempre que se empleen pastas para soldar, deberá realizarse un precalentamiento de la placa para permitir que los disolventes de las pastas se vaporicen.

Tras esta serie de indicaciones, a continuación se describen brevemente los diversos métodos de calentamiento.

Método de placa caliente

Este método obtiene los mejores resultados con substratos cerámicos y de celuloide, pero también puede emplearse con cualquier placa que sea buena conductora de calor. Consiste en depositar pasta de soldadura sobre los contactos, emplazar al componente sobre estos y colocar la placa sobre la placa caliente, lo que permitirá conducir el calor a través del substrato hasta la pasta de soldar. En el momento en que la pasta adquiere su temperatura de trabajo, la soldadura comienza a ser fluida. Una ventaja de este método consiste en que cuando esto sucede, los componentes se alinean por sí mismos debido a la tensión superficial del fluido.

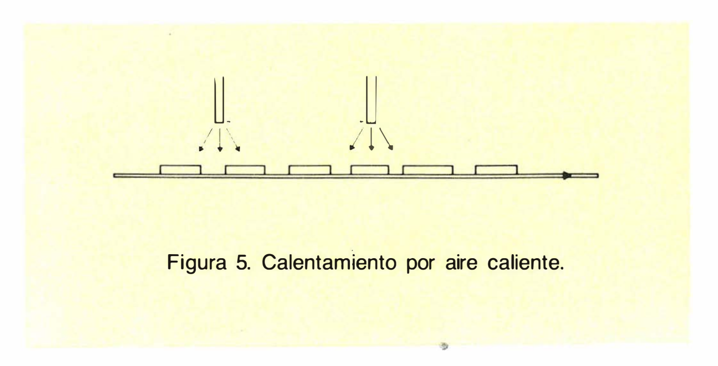
Después de haberse alcanzado la temperatura de trabajo (260 °C) deberá mantenerse sobre la fuente de calor el tiempo necesario, y una vez efectuada la soldadura, deberá limpiarse el substrato de los restos de flujo.

Existen sistemas de producción que emplean una cinta transportadora para emplazar las placas sobre dos fuentes de calor; una para precalentar la placa, y la segunda para elevar su temperatura hasta la de trabajo. Una desventaja de este método es que limita a una, el número de caras sobre las que pueden montarse componentes.

Calentamiento por aire caliente

En algunos casos se han realizado soldaduras mediante la aplicación directa, por métodos manuales, de aire caliente. A continuación se describe un sistema automático; el substrato con sus correspondientes microencapsulados se situa en una cinta transportadora y se desplaza por debajo de dos toberas a una velocidad de 10 cm por minuto, (ver figura 5). El aire caliente es lanzado por las toberas a una presión de 1,6 atmósferas. Estas están montadas una después de otra. La temperatura del aire de la primera tobera elevará la temperatura desde la del ambiente hasta 110 °C. El aire de la segunda tobera lo hará hasta una temperatura de 260 °C.

Deberá ponerse especial atención en la presión del aire, ya que si ésta es demasiado elevada, puede desplazar al componente de su posición, o incluso hacer saltar el líquido de la placa.


Figura 5. Calentamiento por aire caliente.

Calentamiento en horno

Los hornos permiten montajes en cualquier cara. El principio general consiste en desplazar las placas a través de un túnel con dos secciones de calentamiento, la primera para un precalentamiento y la segunda para elevar la temperatura hasta la de soldadura (260 °C). Las desventajas de los hornos son: el tiempo necesario para efectuar todo el proceso y el peligro de destruir otros componentes, como pueden ser conectores, zócalos, etc.

Calentamiento por infrarrojos

Este método de calentamiento es similar al de los hornos. Sin embargo, se obtiene una radiación de energía más intensa para todos los componentes.

Una desventaja puede ser la diferencia entre la absorción de calor de distintos componentes, debido a su

color o reflectividad, creando con ello la posibilidad de aparición de puntos calientes.

Calentamiento por ola

La soldadura por ola es posible empleando un componente metálico; la composición más usual es de estaño al 60% y plomo al 40%. Se basa en el hecho de que el substrato, con sus componentes montados en una de sus caras, se desplaza sobre la ola, realizándose la transferencia de calor a través del substrato.

Empleando este método a veces es posible efectuar la presoldadura y la soldadura al mismo tiempo, pero el componente deberá ser emplazado en su lugar con la ayuda de algún adhesivo. Los microencapsulados deberán sumergirse en la soldadura, ya sea por inversión de la placa o bien arrastrando ésta a través de la ola.

La dirección en que se desplace la placa, será aquella para la cual las patillas de los componentes estén en paralelo con la dirección en que se cruza a través de la ola, eliminando así la posibilidad de cruces entre patillas.

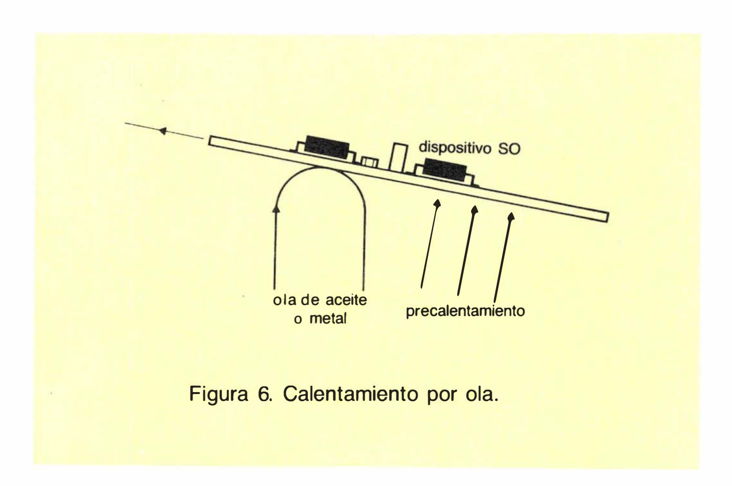


Figura 6. Calentamiento por ola.

Soldadura por vapor

Este método es quizás el más prometedor de entre los diversos sistemas de montaje y soldadura existentes. Es realmente excelente para su aplicación en los tipos de superficies descritos, cerámicas, placas estándar y celuloide. Además, permite el aprovechamiento total de calor por parte de los componentes hasta el último momento y proporciona el sistema más uniforme de suministro de calor. Este método consiste en la inmersión del conjunto con el que se está trabajando en el vapor desprendido por un fluido. La preparación del substrato y de los componentes se efectúa como en los métodos descritos anteriormente; pasta, presoldadura, etc. La pasta de soldar esparcida por la placa es suficientemente adhesiva como para mantener en posición a los componentes hasta el momento en que tiene lugar la soldadura. Un secado y precalentamiento previos se recomienda después de colocar los microencapsulados en sus respectivos emplazamientos. Al igual que ocurre en otros métodos descritos, tiene lugar un autoposicionamiento del componente debido a la tensión superficial de la soldadura. El punto en que la soldadura fluye, tiene efecto en la zona primaria de temperatura. No hay puntos calientes o zonas de sombra, como ocurre en las técnicas de radiación o de aire forzado. La transmisión de calor real es aproximadamente diez veces más rápida. En general, una mezcla de vapor de fluor-cloro-carbono en suspensión se mantiene por encima de la zona primaria, en prevención de una posible pérdida del material que proporciona la primera capa de vapor (ver fig. 7).

El tiempo Dwell en el primer fluido es generalmente del orden de 15 a 20 segundos en placas de pequeño tamaño; depende principalmente de la masa del conjunto y de la potencia suministrada a los calefactores de inmersión. Los circuitos a soldar por este método pueden ser sumergidos verticalmente. Durante el proceso se emplea un sistema de filtro y bombeo y se recomienda retirar cualquier resto de flujo desprendido durante la operación de soldadura, para mantener asi la calidad y características del líquido empleado.

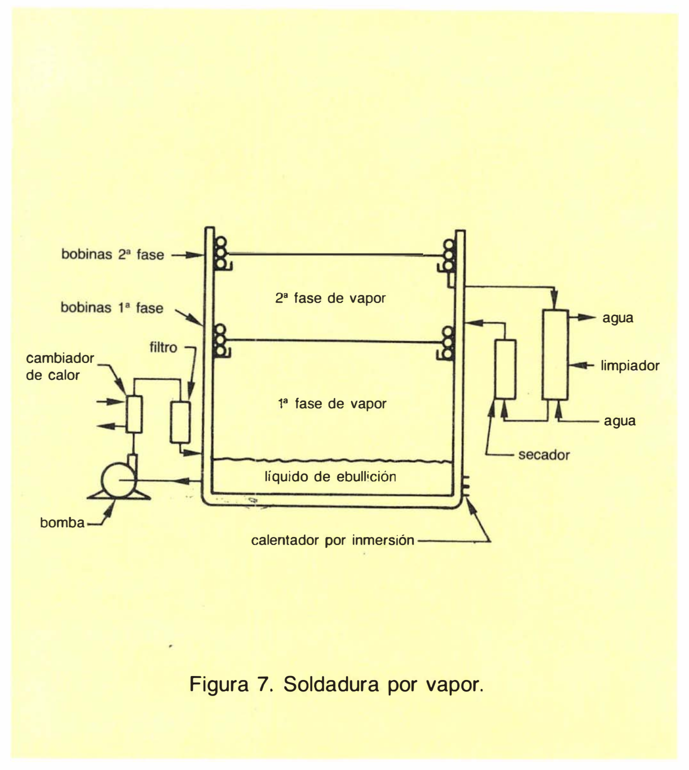
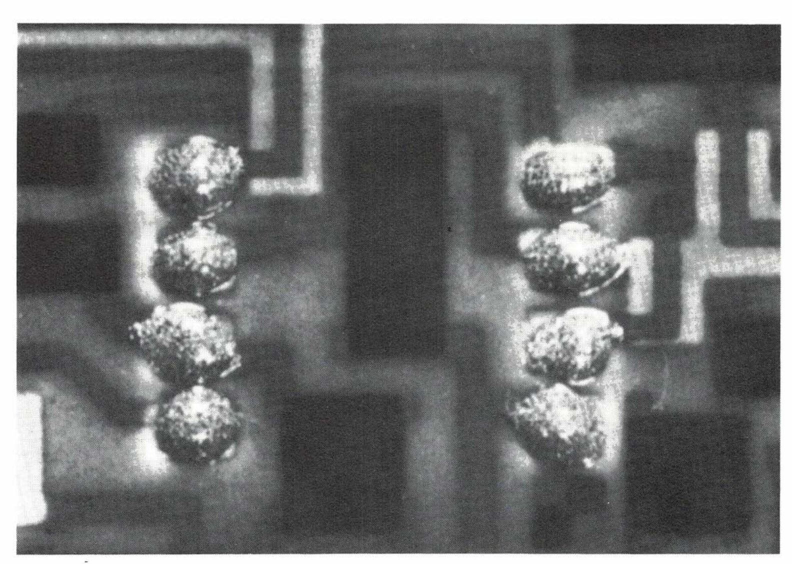


Figura 7. Soldadura por vapor.

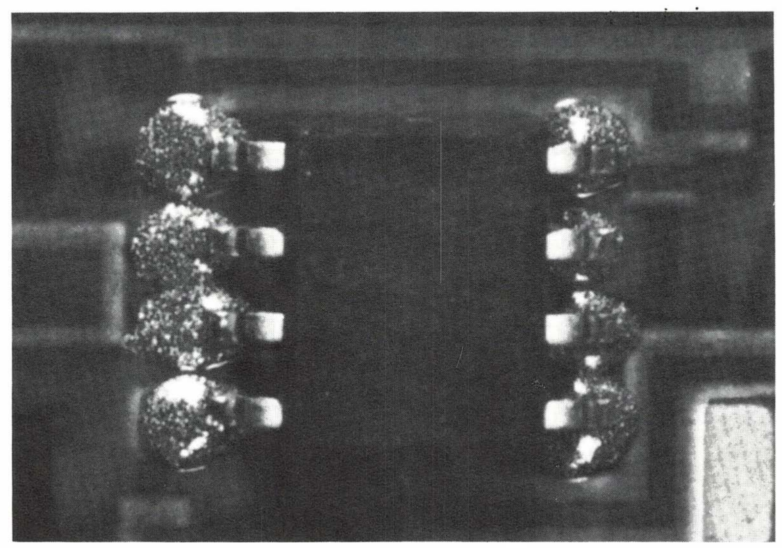
Soldadura por inmersión, arrastre o baño

En estos métodos, el presoldado y el soldado pueden tener lugar simultáneamente. Para evitar cruces, deberá tenerse muy en cuenta la velocidad y ángulo con los que se realiza la inmersión, así como con la velocidad a la cual el flujo pasa por la placa y la orientación física de cada uno de los componentes montados en aquella. La temperatura máxima del baño es 260 °C, de acuerdo con las normas IEC 68-2-20. Después de limpiar la superficie del baño de soldadura, el substrato deberá ser sumergido lentamente (el tiempo máximo de inmersión será de 4 ± 1 segundos).La dirección en la que se efectúa la inmersión es muy importante.

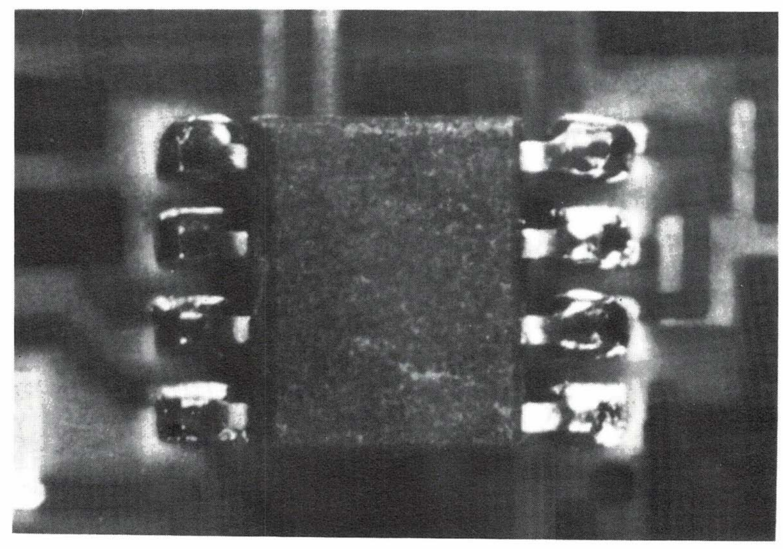
Empleando olas de una aleación metálica, en algunos casos es posible realizar el pre-estañado y el soldado al mismo tiempo.



Pasta de soldar sobre substrato híbrido.



Encapsulado SO pegado al substrato
con pasta de soldar (antes del calentamiento)



Encapsulado SO pegado al substrato
con pasta de soldar (después del calentamiento)

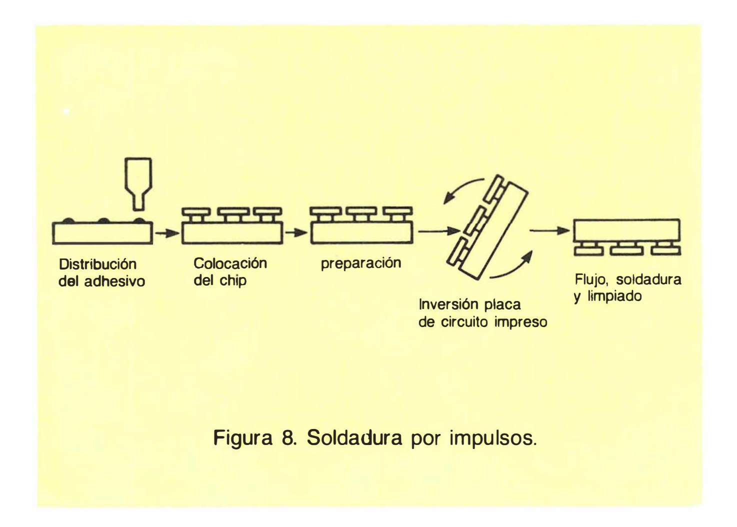


Figura 8. Soldadura por impulsos.

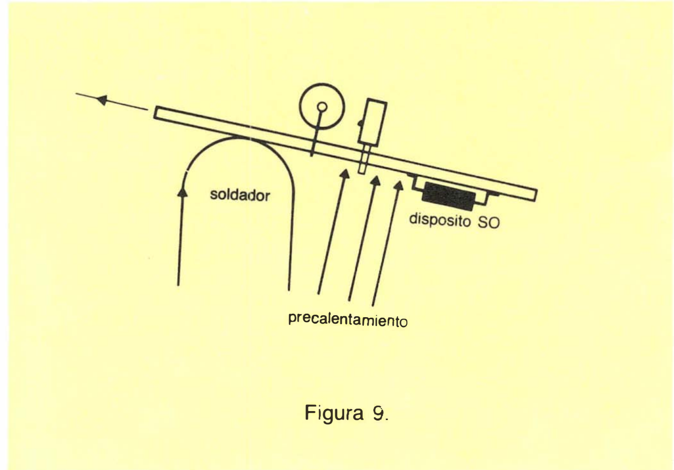


Figura 9.

Soldadura por impulsos

En principio, este método presenta una gran similitud con los conocidos métodos que emplean un soldador, (fig. 9). Respecto al elevado número de patillas y al deseo de soldarlas al mismo tiempo, el soldador se ha reemplazado por máquinas de soldadura por impulsos. De éstas pueden encontrarse varios modelos en el mercado.

CONCLUSIONES

Parece claro que el empleo de componentes microencapsulados ofrece ventajas significativas sobre los encapsulados estándar "dual-in-line". La información disponible es realmente considerable, y diversas compañías ofrecen el equipamiento necesario para sistemas automáticos o semiautomáticos. Existen centros exclusivamente dedicados a proporcionar el soporte a aquel que lo requiera. Su empleo es cada vez más normal y su crecimiento en el futuro inmediato se preve enorme. □

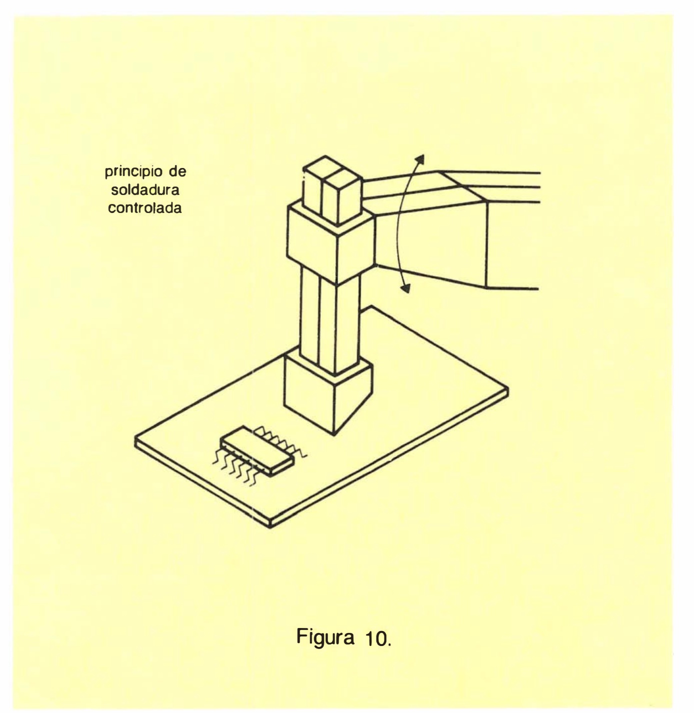


Figura 10.

Paneles de Bessel: sistemas de altavoces de alta potencia con distribución radial de sonido

Los paneles de Bessel son simples sistemas de altavoces que pueden producir sonido radialmente distribuido con altavoces estándar de bajo costo. Se pueden construir sin componentes activos o pasivos, y tendrán un amplio campo de aplicación en salas de cine, teatros y en general en sistemas dirigidos al público.

Los sistemas de altavoces convencionales de alta potencia (200 W y más) utilizan un único altavoz grande o un sistema de altavoces. Sin embargo, estos dos tipos de sistemas tienen muchas desventajas.

Los altavoces grandes son excesivamente caros, y los amplios movimientos del diafragma necesarios para producir elevados niveles de potencia pueden producir una severa distorsión, perceptible en algunos sistemas que utilizan sistemas simples de altavoces.

Por otra parte, los sitemas de altavoces tienden a concentrar el sonido en un haz: cuanto más alta es la frecuencia, más estrecho es el haz. Esto conduce a una calidad de sonido pobre para la parte de la audiencia que está fuera del haz. Cuantos más altavoces disponga el sistema, más pronunciado es este efecto.

Es ya conocido que el sonido radialmente distribuido puede obtenerse a partir de una fila de altavoces, haciendo uso de los coeficientes de Bessel. La entrada al altavoz m tiene un factor de peso Jm (x), por ejemplo la función de Bessel de orden m. Desafortunadamente estos factores de ponderación son fracciones, y un sistema de este tipo requiere un circuito digital o analógico complicado. Por esta razón, este sistema no ha sido nunca comercialmente factible.

IMPLEMENTACION SIMPLE DE PANELES DE BESSEL

Sobre este tema se han realizado trabajos de desarrollo, llegándose a la conclusión de que se pueden eliminar estas complicaciones, eligiendo un factor de ponderación igual a 1 para los altavoces fuera de la fila, y factores de ponderación mayores para los de la fila.

Para cinco altavoces, los factores de ponderación son:

$$A:B:C:D:E = 1:2n:2n^2:-2n:1$$

Eligiendo n = 1, esto se simplifica a :

$$A:B:C:D:E = 1:2:2:-2:1$$

Cada altavoz esta separado de sus inmediatos a una distancia d_1 ; en la figura 1 se muestra la disposición de los altavoces. Estos pueden conectarse en cualquiera de las dos formas que se muestran en la figura 2. Se pueden utilizar altavoces estándar de 8 Ω.

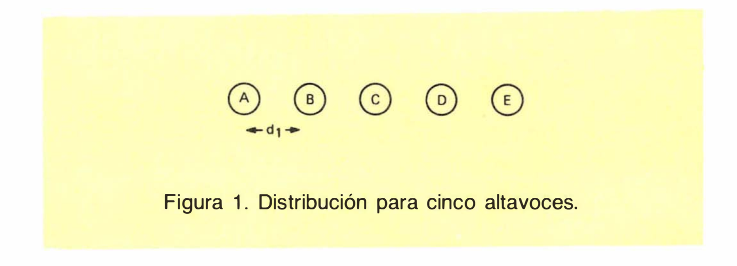


Figura 1. Distribución para cinco altavoces.

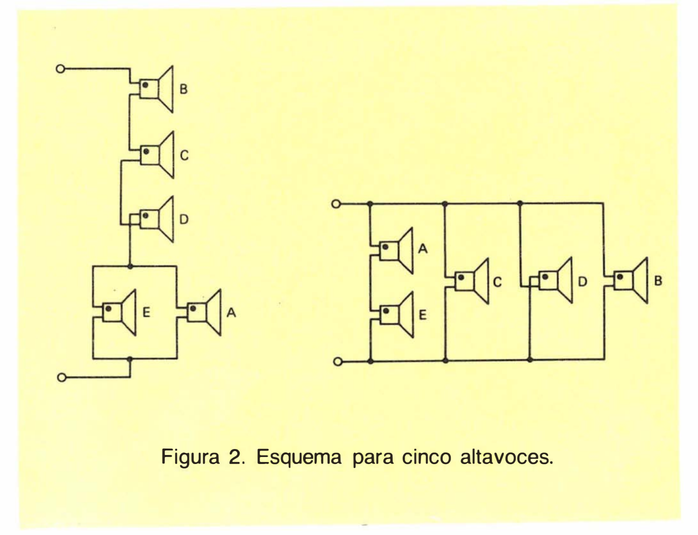


Figura 2. Esquema para cinco altavoces.

En los dos circuitos de la figura 2, los altavoces E y A (factor de peso igual a 1) drenan la mitad de la corriente de B, C, y A (factor de peso igual a 2). El factor de ponderación negativo de D se obtiene invirtiendo la polaridad del altavoz. La elección del circuito depende solamente de la impedancia total deseada.

Estos sistemas son sencillos de construir, y no necesitan componentes adicionales. Estos producen una distribución de sonido que es casi idéntica a la de un único altavoz.

Para un sistema de siete unidades, los factores de ponderación son:

$$A:B:C:D:E:F:G = 1:2n:2n^2:n^3-n:-2n^2:2n:-1$$

Con n = 1, se tiene:

$$A:B:C:D:E:F:G = 1:2:2:0:-2:2:-1$$

donde el factor de ponderación 0 significa que se puede eliminar el altavoz D, de modo que realmente sólo se requieren seis; en la figura 3 se muestra la distribución correspondiente. En este caso también son posibles dos esquemas, tal como se muestra en la figura 4.

Los factores de ponderación para nueve unidades son:

$$1:2n:2n^2:n^3-n:\frac{(n^4-1)}{4}-2n^2:-(n^3-n):2n^2:-2n:1$$

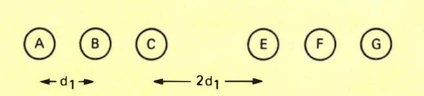


Figura 3. Distribución para seis altavoces (siete factores de ponderación).

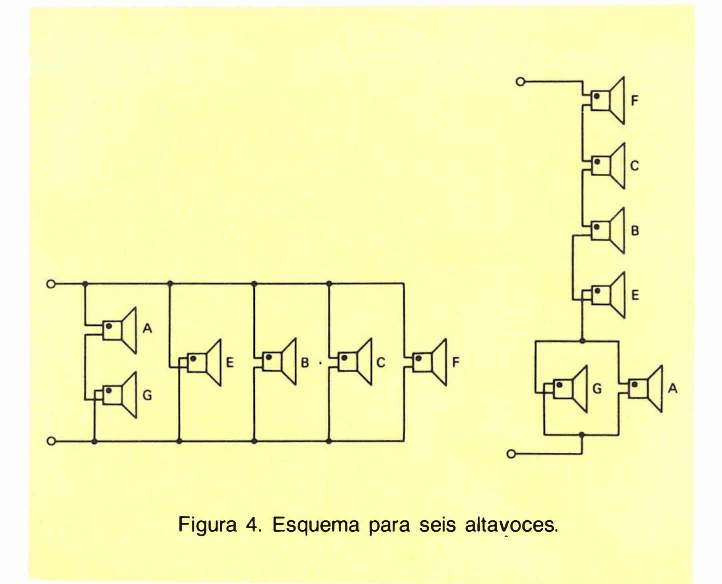


Figura 4. Esquema para seis altavoces.

Con n = 1, se tiene:

$$1:2:2:0:-2:0:2:-2:1$$

La disposición de los altavoces para este sistema es similar a los de las figuras 1 y 3; los esquemas son similares a los de las figuras 2 y 4.

COMBINACION DE PANELES DE BESSEL

Los paneles de Bessel también pueden combinarse para dar diferentes distribuciones de sonido en el plano vertical. En la figura 5 se muestra una sencilla combinación; el número que figura en cada altavoz corresponde al factor de ponderación. Esta disposición dará una distribución radial de sonido en la dirección horizontal; la distribución vertical concentrada en el nivel de los paneles.

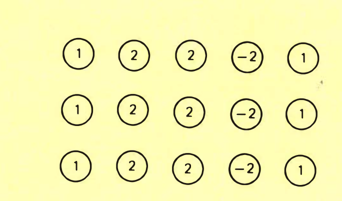


Figura 5. Tres paneles de Bessel distribuidos para concentración vertical de sonido.

Cuantas más filas de altavoces esten conectadas de esta forma, más pronunciada será la concentración en el nivel de los altavoces; este sistema es adecuado para salas de cine o teatro, dónde el sonido debe estar concentrado en el nivel de la audiencia.

Por otro lado, el sistema de la figura 6, proporciona una distribución de sonido hemisférica debido a que tanto las filas como las columnas están conectadas de acuerdo con la función de Bessel. Este sistema se puede construir fácilmente con altavoces de $4\,\Omega$ y $8\,\Omega$.

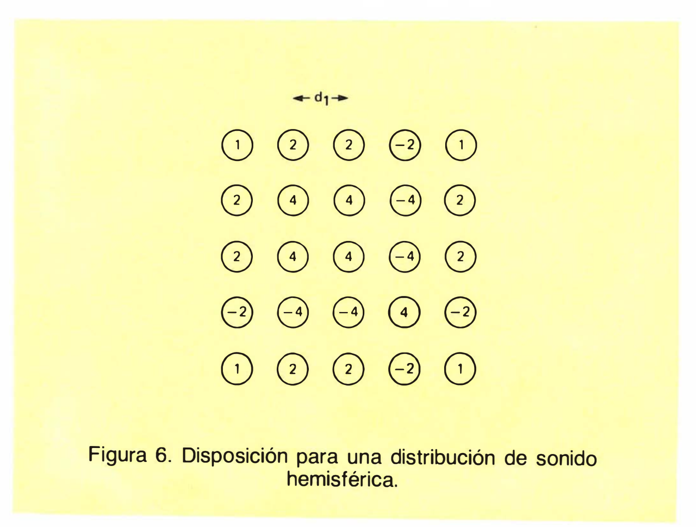


Figura 6. Disposición para una distribución de sonido hemisférica.

1 2 2 −2 1 | 2 4 4 −4 2 | 2 4 4 −4 2 | −2 −4 −4 4 −2 | 1 2 2 −2 1

(a)

1 2 2 −2 1
2 4 4 −4 2
2 4 4 −4 2
−2 −4 −4 4 −2
1 2 2 −2 1

(b)

1 2 4 2 7 0 4 −8 −1 6 0 −2 1

(c)

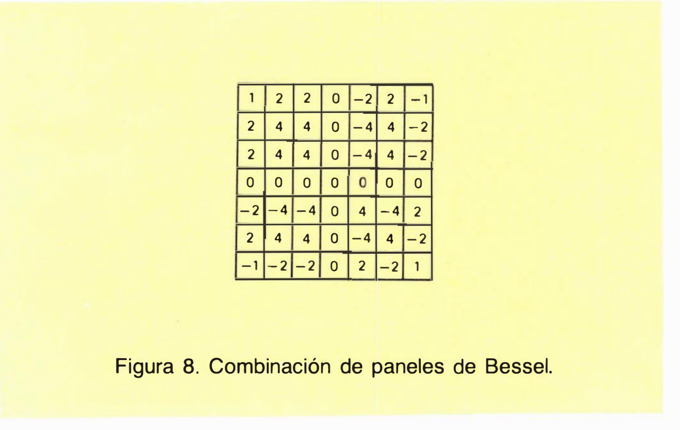
Figura 7. Combinación lineal de paneles de Bessel.

En la figura 7 se muestra una fila de cinco paneles de Bessel; la figura 7(b) muestra los mismos paneles solapados; la figura 7(c) muestra una única fila de paneles con la misma salida que la figura 7(b), los factores de ponderación se obtienen añadiendo simplemente los factores de peso en cada columna.

Las figuras 5 a 7 muestran algunos ejemplos de combinaciones posibles de paneles de Bessel de 5 unidades. Disposiciones similares son posibles con 7 o 9 unidades. El sistema elegido depende de la potencia de salida y de la distribución de sonido deseada, y la impedancia de salida del amplificador (es) excitador (es). Los factores de ponderación de las unidades del sistema normalmente se eligen los más próximos posible unos a otros, con el fin de asegurar cargas comparables en los altavoces.

Evidentemente, existe un gran número de combinaciones posibles, especialmente debido a que los altavoces de las figuras 5 a 7 pueden sustituirse por un sistema de altavoces de varias vías (woofer/tweeter), o por un panel de Bessel de 5, 7 o 9 unidades.

En la figura 8 se muestra un ejemplo de un sistema construido con paneles de Bessel separados. Cada cuadrado representa un panel de Bessel construido con 5, 7 o 9 altavoces.



1	2	2	0	−2	2	−1
2	4	4	0	−4	4	−2
2	4	4	0	−4	4	−2
0	0	0	0	0	0	0
−2	−4	−4	0	4	−4	2
2	4	4	0	−4	4	−2
−1	−2	−2	0	2	−2	1

Figura 8. Combinación de paneles de Bessel.

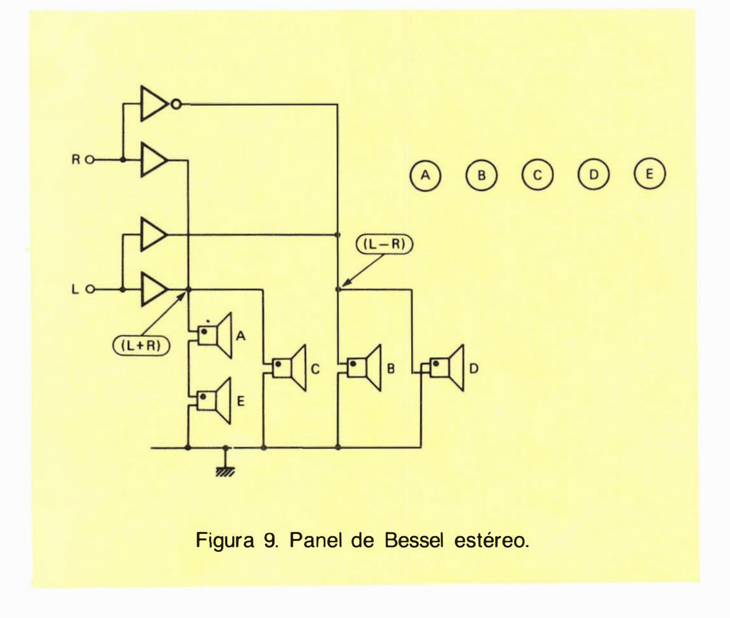


Figura 9. Panel de Bessel estéreo.

PANELES DE BESSEL ESTEREO

La figura 9 muestra el esquema y la disposición de un panel de Bessel de cinco unidades, similar al panel mono mostrado en la figura 1. Los factores de ponderación para este panel de Bessel estéreo son:

$$A:B:C:D:E = 0.5(L+R):(L-R):(L+R):(R-L):0.5(L+R).$$

Sistemas similares son posibles con 7 o 9 altavoces, o diseñados con combinaciones de paneles de Bessel. Con paneles de Bessel también es posible lograr un estéreo ampliado (en el cual la imágen estéreo aparente es ampliada). El esquema del circuito para un sistema extendido de base estéreo es similar al de la figura 9, pero las señales (L + R) y (L − R) están tomadas de un control de balance. Las salidas del control de balance son k (L + R), que está conectada a los altavoces A, E y C, y (1 − k) (L − R), que está tomada de los altavoces B y D. Para:

$k = 1$	mono
$k = 0{,}5$	estéreo (y la configuración es la de la figura 9)
$0 < k < 0{,}5$	estéreo ampliado (a veces llamado éstereo espacial)
$k = 0$	super - estéreo.

MICROFONOS CONECTADOS DE ACUERDO CON LA FUNCION DE BESSEL

Aunque este artículo describe sólo paneles de altavoces Bessel, los micrófonos también pueden conectarse y disponerse de acuerdo con los coeficientes de Bessel para dar un sistema que tenga una sensibilidad muy elevada, y que pueda dar una reproducción omnidireccional. La teoría y la implementación es exactamente igual a la que hemos dado.

FUNCIONES DE BESSEL

Friedrich Wilhelm Bessel (1784 - 1846) fué un matemático y astrónomo alemán que sistematizó las funciones de Bessel en sus investigaciones sobre heliocentricidad (la teoría según la cual el sol es el centro del sistema solar).

Las funciones de Bessel se utilizan por ejemplo en el análisis de las vibraciones de una membrana tensa, el transporte de calor en un cilindro sólido, el flujo de ondas electromagnéticas a lo largo de hilos, la difracción de la luz, la teoría de la elasticidad y en hidrodinámica.

La función de Bessel J_m de orden m satisface las ecuaciones diferenciales:

$$\frac{d^2u}{dp^2} + \frac{1}{p}\cdot\frac{du}{dp} + \left(1 - \frac{m^2}{p^2}\right)u = 0$$

Las funciones de Bessel son parecidas a senos y cosenos decrecientes pero algo más complicados. Se pueden expresar por la serie :

$$J_m(p) = \left(\frac{p}{2}\right)^m \sum_{k=0}^{k=\infty} \frac{\left(-\frac{p^2}{4}\right)^k}{k!(m+k)!}$$

Debido a que las funciones de Bessel tienen la propiedad de:

$$\left| \sum_{m=-\infty}^{m=\infty} J_m(p) \exp(jmx) \right| = \left| \exp(jp \sin x) \right| = 1,$$

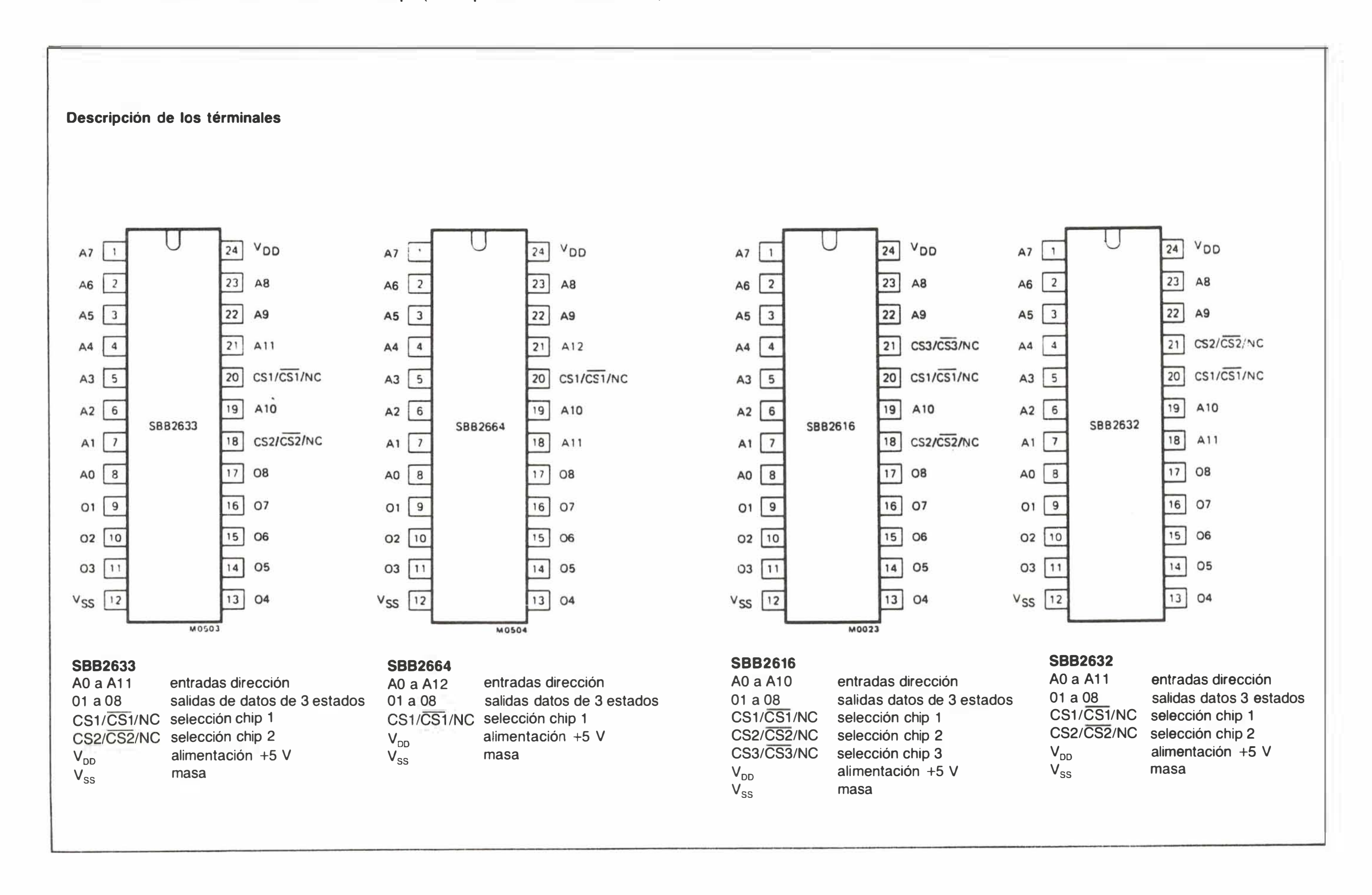
una disposición infinita de altavoces con señales de entrada individuales m ponderadas con J_m (p) tiene la misma trayectoria de directividad que un simple altavoz. Si se elige el parámetro p lo más pequeño posible, esto se cumple aproximadamente para una disposición finita. Para un sistema de cinco altavoces, por ejemplo, se puede demostrar que, eligiendo p aproximadamente igual a 1,5, los valores de los cinco coeficientes de J_m (1,5) son aproximadamente 1 : 2 : 2 : −2 : 1.

NUEVA GAMA DE MEMORIAS ROM ESTATICAS EN TECNOLOGIA MOS

Miniwatt presenta las memorias ROM estáticas en tecnología MOS, SBB2616A (16K), SBB2632A, SBB2633A (ambos de 32k) y SBB2664A (64k) que están diseñadas para sistemas donde son importantes, altas presentaciones, gran almacenamiento de bits y sencillo acoplamiento. Estas memorias ROM son totalmente compatibles con TTL y requieren una única alimentación de +5 V. Tienen un mínimo tiempo de acceso de 300 ns o 450 ns, y se pueden utilizar con microprocesadores, generadores de carácteres, ordenadores domésticos, y sintetizadores de voz tales como el MEA8000.

Las entradas de selección de chip (tres para el SBB2616A, dos para el SBB2632A / 2633A y uno para el SBB2664A) son programables. El diseñador puede especificar entradas de selección de chip activas en alto, activas en bajo o no conectadas; el nivel lógico es fijo durante el proceso de máscaras. La entrada de selección de chip programable y la compatibilidad de conexión O en las salidas posibilita una fácil expansión de memoria.

Las memorias están encapsuladas en plástico DIL de 24 terminales (SOT 101) y Cerdip (SOT-94); todas las entradas y salidas estan protegidas contra cargas estáticas.



PHILIPS EN LA IV CONFERENCIA EUROPEA DE MICROELECTRONICA HIBRIDA

Philips ELCOMA ha presentado los últimos desarrollos en tecnología de CI híbridos de alta densidad con motivo de la IV conferencia Europea de Microelectrónica Híbrida, cuya Exposición ha tenido lugar en Copenhague del día 18 al 20 de mayo. Además, ha presentado una de las más completas gamas de la industria en componentes para montaje - superficie.

Circuitos integrados híbridos

Philips ofrece un servicio completo de circuitos integrados híbridos. Sus fábricas están equipadas para fabricar híbridos de película gruesa y película delgada en pequeñas, medianas y grandes cantidades a unos estándares estrictamente definidos. Los procedimientos de ejecución, organización e inspección en su fábrica de CI híbridos de Bruselas, por ejemplo, han sido recientemente homologados por la CECC (CENELEC Electronic Components Committee), con lo que es una de las primeras fábricas de CI híbridos que ha recibido tal aprobación.

Asimismo, MINIWATT S.A. en su fábrica de Barcelona, está en disposición de fabricar circuítos integrados híbridos "customized" o "a medida" bajo las estrictas especificaciones del cliente, dentro de los estándares Philips.

La demanda de mayor densidad de funciones por unidad de volumen, ha llevado a numerosos desarrollos en la gama de CI híbridos de Philips:

- La utilización de polimida en sus películas, ha permitido el cruce de unas pistas sobre otras.
- Montaje en doble cara de componentes sobre película gruesa y delgada.
- Agujero metalizado tanto en película gruesa como delgada.
- Pasta de cobre para película gruesa.
- Chips sin encapsular sobre ambas películas, gruesa y delgada.

Componentes para montaje - superficie

Entre la gama de componentes para montaje - superficie presentados por Philips figuran: resistencias, condensadores de tántalo "blue chip", condensadores cerámicos multicapa, condensadores electrolíticos de aluminio, transistores "small-outline", diodos y circuitos integrados.

Resistencias de película gruesa

Presentan un sustrato de alto contenido de aluminio con una capa de barniz metálico resistente que se cubre con un revestimiento protector.En cada extremo de la resistencia hay un contacto de una aleación especial para asegurar una soldadura óptima. Las resistencias de esta gama van desde el puente de "cero ohmios", pasando por resistencias 1 ohmio hasta 10 megohmios.

Condensadores "Blue Chip"

Presentan un producoto CV muy elevado por unidad de superficie (aproximadamente 35 mC/cm^2) del sustrato sobre el que van montados. Consisten en un cuerpo de tántalo altamente purificado y sinterizado, con un óxido dicléctrico formado electrolíticamente y un electrólito sólido. Al cuerpo del condensador se le adosan unos terminales a prueba de golpes y vibraciones. El cuerpo se aisla mediante un sellado azul contra el ambiente electrónico del equipo. No se necesita mayor aislamiento, quedando expuestos sólo los terminales para montaje. Se encuentra disponible una amplia gama con recubrimiento presoldado y metal de baja resistencia. Estos condensadores se presentan en tres gamas diferentes: para aplicaciones industriales, médicas (CS 3000)y militares (MIL-C-55365/4). El márgen nominal de capacidades (serie E6) va de 0,1 μF a 100 μF.

Condensadores cerámicos multicapa

Ofrecen una capacidad muy elevada por unidad de volumen, excelentes características frente a la humedad y altafiabilidad. Se utilizan principalmente en circuitos de película gruesa y delgada para acoplo, desacoplo, bloqueo, discriminación de frecuencia y estabilización. Pueden, asimismo, soldarse directamente sobre placas de circuito impreso. Hay tres gamas: NPO (de 10 pF a 10 nF), X7R (de 180 pF a 470 nF) y Z5U (de 2,2 nF a 1 μF).

Condensadores electrolíticos de aluminio

Tienen un alto producto CV por unidad de volumen y se utilizan principalmente para filtraje, acoplo y desacoplo en aplicaciones de consumo, tales como circuitos de radio y TV. El márgen nominal de frecuencia (serie E6) es de 0,1 μF a 22 μF.

Transistores y diodos

La gama completa de componentes SOT-23, junto con muchos SOT-89 y SOT-143, están disponibles en cinta Super-8. Se incluyen:

- Transistores de aplicación general con niveles de potencia de hasta 425 mW.
- Transistores de conmutación.
- Transistores de bajo ruido.
- Transistores de alta frecuencia.
- Transistores de ancho de banda.
- FETs
- Diodos.

Además, hay transistores de alta tensión que pueden trabajar con tensiones de 250 V, y series completas de transistores de excitación y conmutación que pueden disipar 1 W (éstos están disponibles en encapsulado SOT-89 y se pueden utilizar sobre el mismo substratro que el SOT-23). Tanto el SOT-23 como el SOT-89 están preparados para montaje manual o automático y para soldarlos mediante cualquier método convencional.

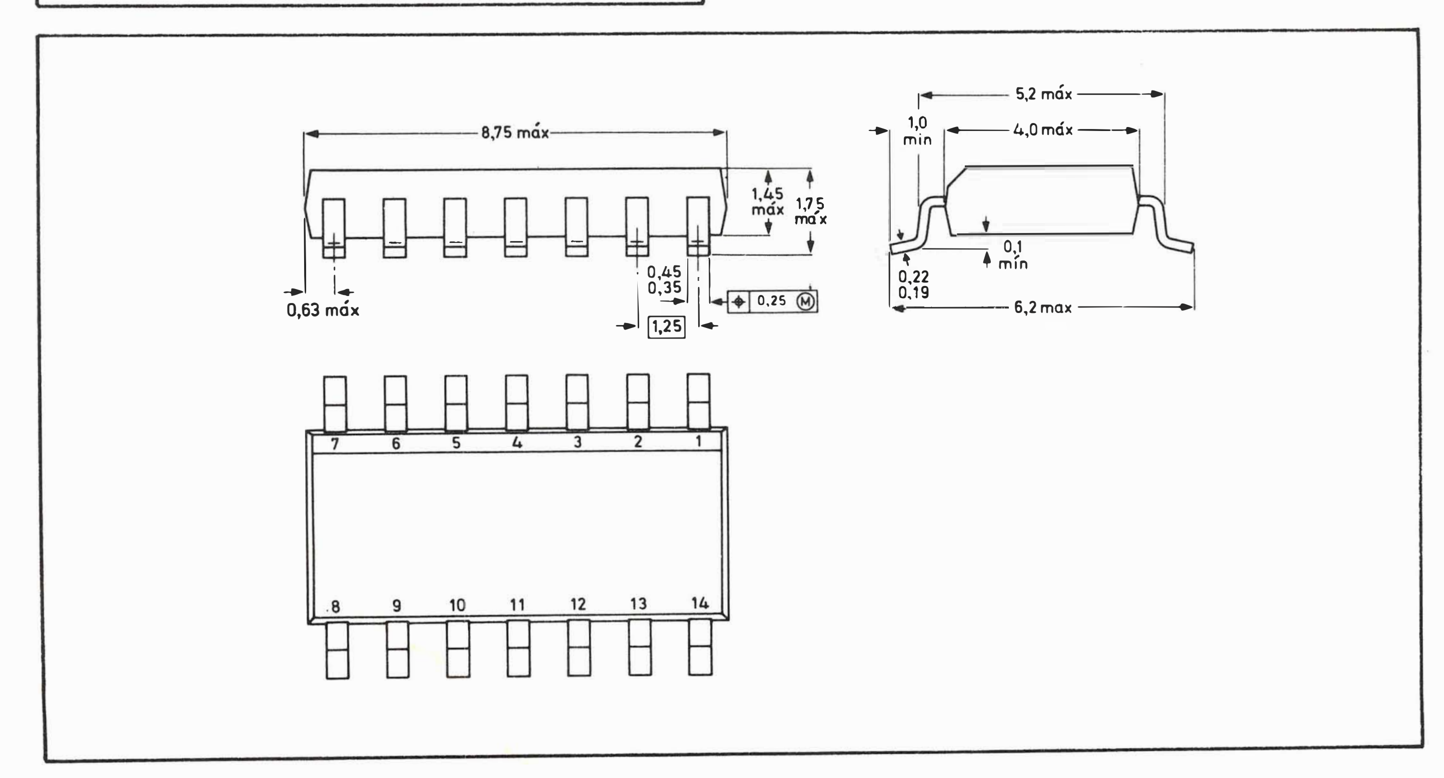
Se encuentra disponible una gama completa de diodos de pequeña señal en encapsulado microminiatura SOT-23 y SOT-89. Estos diodos se van a hacer también en SOD-80 que es una envoltura cilindrica de vidrio sellados herméticamente (aprox. 1,6 mm de diámetro y 3,5 mm de largo) con un disco metálico a cada extremo para soldar. Estos diodos se suministrarán en cinta Super-8.

Circuitos integrados con encapsulado SO

Los encapsulados Philips SO (Small Outline) consisten en un circuito integrado estándar dentro de un encapsulado de plástico "dual-in-line" con unas dimensiones significativamente reducidas. El encapsulado SO permite el uso de soldadura por reflujo, protegiendo al dispositivo antes, durante y después del montaje del circuito. De hecho, los encapsulados SO suponen un incremento de las ventajas de los SOT-23 con los circuitos integrados. Se pueden utilizar también en placas convencionales de circuito impreso, en donde permiten que se reduzca el tamaño de las mismas sin mayor inversión en nueva tecnología. Cuaqluier dispositivo con encapsulado DIP puede, en principio, estar disponible en encapsulado SO.

Los nuevos encapsulados vienen en configuraciones de 8, 14, 16, 20, 24 terminales y acogen las tecnologías más conocidas:

CMOS, LOCMOS, NMOS, analógicos bipolares y LP Schottky - TTL.



BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

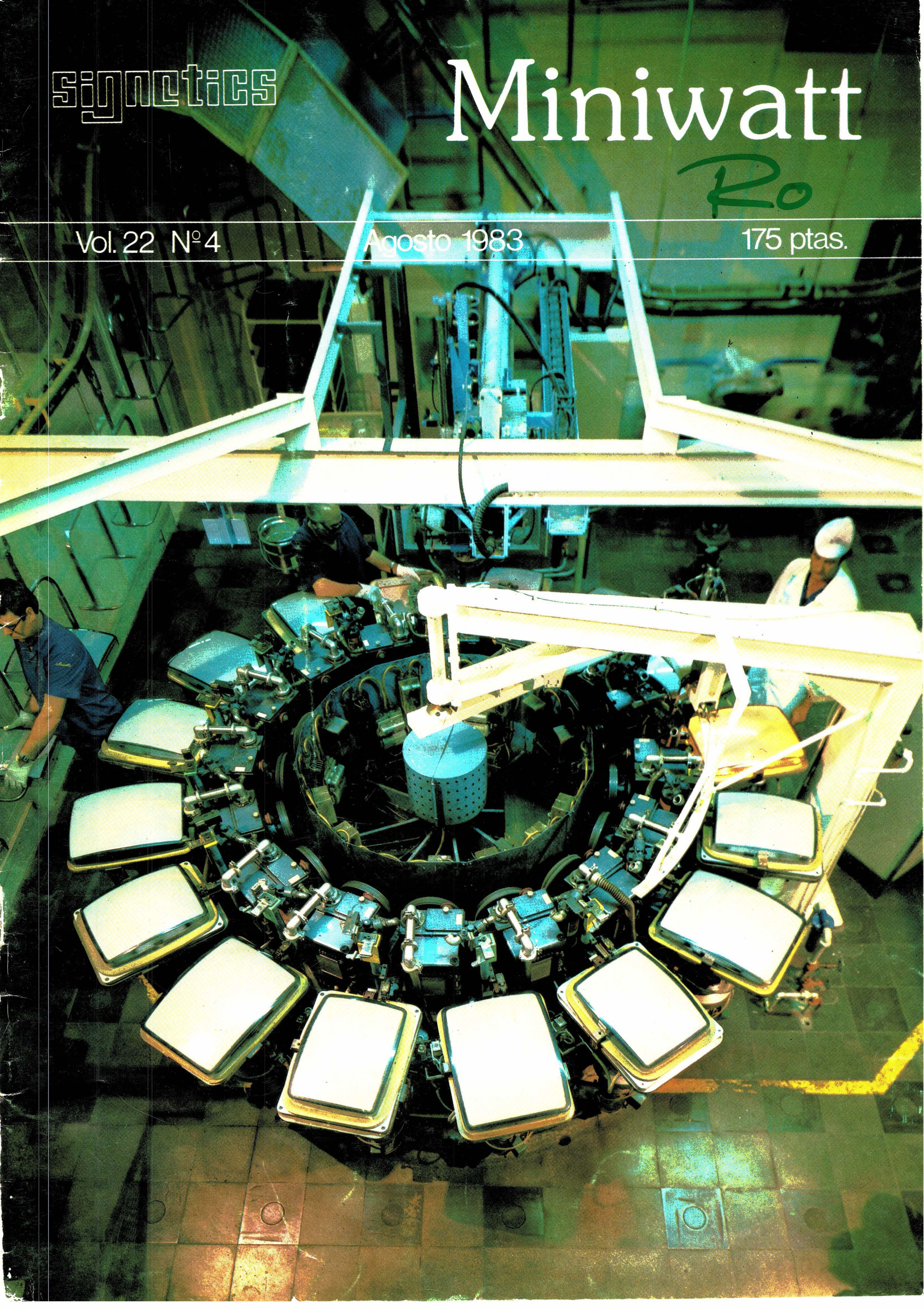
C13	07-82	FIXED RESISTORS	350 ptas.
C10	11-82	CONNECTORS	280 ptas.
IC6	03-83	PROFESSIONAL ANALOGUE ICs	375 ptas.
CT1	83	GENERAL CATALOGUE	960 ptas.
CT2	83	SEMICONDUCTORS CATALOGUE	300 ptas.
CT3	83	INTEGRATED CIRCUITS CATALOGUE	300 ptas.

Data Handbooks

* S1	09-82	DIODES	525 ptas.
S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
S3	11-82	SMALL-SIGNAL TRANSISTORS	625 ptas.
S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
S5	11-82	FIELD-EFFECT TRANSISTORS	280 ptas.
* S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
S7	12-82	MICROMINIATURA SEMICONDUCTORS	425 ptas.
ICI	01-83	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	575 ptas.
IC2	01-83	BIPOLAR ICs FOR VIDEO EQUIPMENT	575 ptas.
IC3	09-82	ICs FOR DIGITAL SYSTEMS AND RADIO, AUDIO AND VIDEO EQUIPMENT	600 ptas.
* IC4	10-80	DIGITAL INTEGRATED CIRCUITS-LOCMOS	650 ptas.
* IC5	02-82	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
C1	10-81	ASSEMBLIES	700 ptas.

C2	12-82	TUNERS	425 ptas.
C3	01-81	LOUSPEAKERS	475 ptas.
C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
C7	12-82	VARIABLE CAPACITORS	150 ptas.
C11	05-82	NON-LINEAR RESISTORS	325 ptas.
C12	6-82	VARIABLE RESISTORS AND TEST SWITCHES	300 ptas.
* C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 ptas.
C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
T2	09-82	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
T4	09-80	MAGNETRONS	325 ptas.
T6	07-80	GEIGER MULLER TUBES	280 ptas.
T7	02-82	GAS FILLED TUBES	300 ptas.
T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.
T11	10-82	MICROWAVE SEMICONDUCTORS AND COMPONENTS	800 ptas.

*** Agotados**


signetics
Miniwatt
Ro
Vol. 22 Nº 4
Agosto 1983
175 ptas.

Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

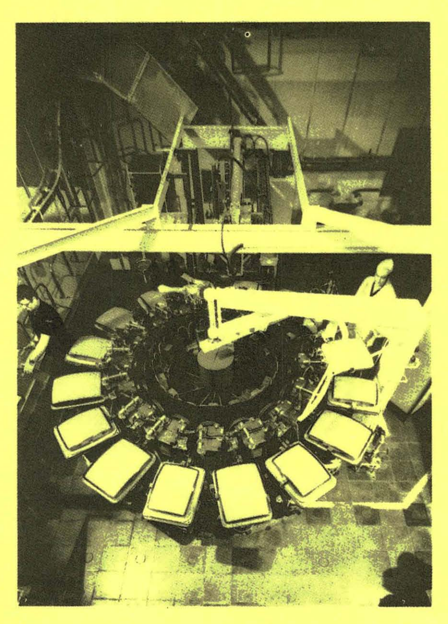
Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspes, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210.2641



Portada

Mesa de aluminizado interno de pantallas para tubos de imagen de color, de la factoría Miniwatt en Barcelona.

Signetics





Vol. 22 Nº4 Agosto 1983 175 ptas.

Indice

Revista Miniwatt

Publicada por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.

Redes lógicas bipolares

INTRODUCCION

Para cubrir la creciente demanda de circuitos semicustom, los fabricantes emplean tanto tecnología CMOS como bipolar en el desarrollo de redes lógicas.

Mientras que los productos de tecnología CMOS han ido evolucionando, la tecnología bipolar continúa manteniendo la primacía en velocidad y ha mejorado notablemente en consumo. Mediante el empleo de nuevas estructuras y una tecnología de primera línea, Signetics ha desarrollado una línea completa de redes lógicas bipolares para sustituir a circuitos de pequeña y media escala de integración en aplicaciones en las que pueden encontrarse desde dispositivos schottky de baja potencia a ECL. Estas redes lógicas ofrecen unos retrasos por puerta del órden de un picojulio con velocidades que van desde 0,5 a 6 ns e integran desde 300 a 2100 puertas.

Hay que tener en cuenta que, pudiendo diseñar actualmente con estos productos, paralelamente se están consiguiendo mejoras de velocidad, consumo y complejidad. Este artículo describe estas redes lógicas, cómo diseñar con ellas, sus ventajas, y las mejoras previstas en un futuro próximo.

Estructuras básicas de las redes lógicas

Las redes lógicas son circuitos «prediseñados» con los que puede sintetizarse una función LSI mediante la interconexión de varias de sus partes. Este determinado tipo de estructura permite el empleo de sistemas de diseño por computador, asegurando un diseño correcto y reduciendo el tiempo de desarrollo sin tener que cambiar los sistemas empleados hasta el momento.

Las principales estructuras de redes bipolares son: redes de puertas, redes de células estándar, y redes de células ya implementadas. Tanto las células estándar como las implementadas precisan del empleo de librerías de funciones lógicas estándar de pequeña y media escala de integración, las cuales han sido preparadas y diseñadas para ser incorporadas en lugares determinados de manera semejante a como se realizaría una placa de circuito impreso. A diferencia de las redes de células estándar, las que han sido implementadas tienen definida previamente su posición en la oblea pero aquéllas, aunque precisan de un tiempo de desarrollo ligéramente mayor, ofrecen más flexibilidad ya que su localización no está predeterminada. Una flexibilidad mucho mayor puede obtenerse de una red de puertas ya que su estructura es simplemente una red de puertas Y. Este tipo de redes precisan de un diseño más laborioso, pero los propios fabricantes acostumbran a ofrecer librerías de células de pequeña y media escala de integración que pueden ser una ayuda de cara a simplificar el diseño.

Especificaciones de las redes lógicas

Aunque algunos fabricantes hacen referencia a las "características típicas" o al "caso más favorable", las únicas especificaciones que tienen sentido a la hora del diseño son las consideradas como "peor caso" en las variables de velocidad y disipación. La palabra "típico" tiene al menos dos significados: típico respecto a los parámetros con que se trabaja como temperatura y tensión, o el peor caso típico respecto a la aplicación. Si se da el peor caso típico respecto a la aplicación, como sucede en la mayoría de células implementadas en tecno-

logía ECL, el diseñador puede considerar el valor dado como valor nominal. Pero, si se da la velocidad típica respecto a la temperatura, como ocurre en algunas redes realizadas en tecnología CMOS, el usuario puede esperar una gran disparidad en el valor de los datos. Pudiéndose garantizar solamente los valores en el peor caso, se aprecia una fuerte tendencia hacia el empleo de éste en todas las especificaciones de redes lógicas.

Las especificaciones de una red lógica están casi siempre dirigidas o relacionadas con los de una puerta, siendo igualmente importantes las de los amplificadores de entrada/salida. Los amplificadores de entrada/salida son casi siempre menos rápidos que las puertas y pueden contribuir significativamente a la pérdida de velocidad de transmisión de una señal y a menudo la potencia empleada por los amplificadores de entrada/salida es mayor que la precisada por las puertas. Por si esto fuera poco, la velocidad de un amplificador de salida es función de la carga capacitiva, especialmente en CMOS, por lo que se puede precisar el uso de amplificadores externos en líneas largas de transmisión de datos.

EL DISEÑO CON REDES LOGICAS

La complejidad de una red lógica es comparable en magnitud a una placa de circuito impreso llena de circuitos estándar de pequeña y media escala de integración. El primer paso consiste en dividir los sistemas en diferentes funciones lógicas y asimilarlo a una o más redes lógicas. A continuación, en el diseño de cada red lógica se sigue un procedimiento muy parecido al que se seguiría en una placa de circuito impreso, la principal diferencia consiste en que no se necesita ninguna placa, de esta forma el diseño final se establece por simulación, con lo que puede asegurarse que el circuito funcionará perfectamente en un porcentaje mucho más elevado de casos.

Signetics emplea el programa de simulación denominado TEGAS; en primer lugar, el diseñador describe la función lógica simplemente entrando un listado y a continuación el valor de los vectores de test; todos estos datos pueden entrar por terminales remotos. El programa de simulación actúa entonces como si se aplicara al test de un componente y genera los estados lógicos resultantes de las salidas y los puntos de conexión internos del circuito, efectuando también las comprobaciones para evitar la aparición de transitorios en condiciones de trabajo, teniendo siempre en cuenta los peores casos de funcionamiento.

En este sentido, el diseñador corroborará el adecuado funcionamiento del circuito, empleando para ello los mismos vectores de test que serán empleados en la comprobación del circuito integrado al final de todo el proceso.

Como se muestra en la figura 1, la fase de simulación del circuito se complementa con un test de errores, lo que asegura el cumplimiento de las normas de diseño. Una vez completada la simulación, Signetics completa la realización del circuito de forma automática y emplea el programa detector de errores para evitar cualquier error que haya podido cometerse a lo largo del diseño. Se realizan entonces las máscaras y se procede a su fabricación como cualquier otro circuito integrado. Antes de iniciar su producción en serie se realizan unos 50 prototipos que serán evaluados por el diseñador.

REDES LOGICAS BIPOLARES

Para aplicaciones de pequeña y media escala de integración se han desarrollado cuatro series de redes lógicas bipolares. En velocidad van desde 0,5 ns para las de tecnología ECL a 6 ns para las de tecnología ISL, con un área de aplicación que incluye a las familias ECL100K y 10K, y las de tecnología TTL schottky y schottky de baja potencia. Las redes lógicas bipolares, como sustitución de circuitos de pequeña y media escala de integración, ofrecen mejoras de velocidad y una mayor fiabilidad, así como un ahorro de espacio y menor consumo, además de una gran reducción de los costos de montaje. Sus características básicas se muestran en forma resumida en la tabla 1 y se describen de una manera más extensa en los apartados siguientes.

Tabla 1. Resumen de características de las redes bipolares de Signetics.

Series	Estructura	Tecnología	Aplicaciones	Complejidad	Velocidad por puerta	Disipación por puerta
ACE(1)	Placa maestra	CML	ECL100K/10K	600-2200	0,5 ns (4)	3 mW(4)
Q700(2)	Placa maestra	ECL	ECL10K/74S	250-1000	1,3 ns (4)	4 mW(4)
CCL	Célula estandar	T^2L, ISL	74S/74LS	300-1000	4,5 ns(5), 6 ns	6 mW(5), 5 mW
ISL(3)	Red de puerta	ISL	74LS	1200-2100	6 ns (5)	0,5 mW(5)
					5 ns (5)	0,6 mW(5)

(1) Segunda fuente: Siemens.
(2) Desarrollada por AMCC, segunda fuente: Signetics.
(3) Segunda fuente: AMCC.
(4) Valores típicos de peor caso.,
(5) Valores del peor caso.

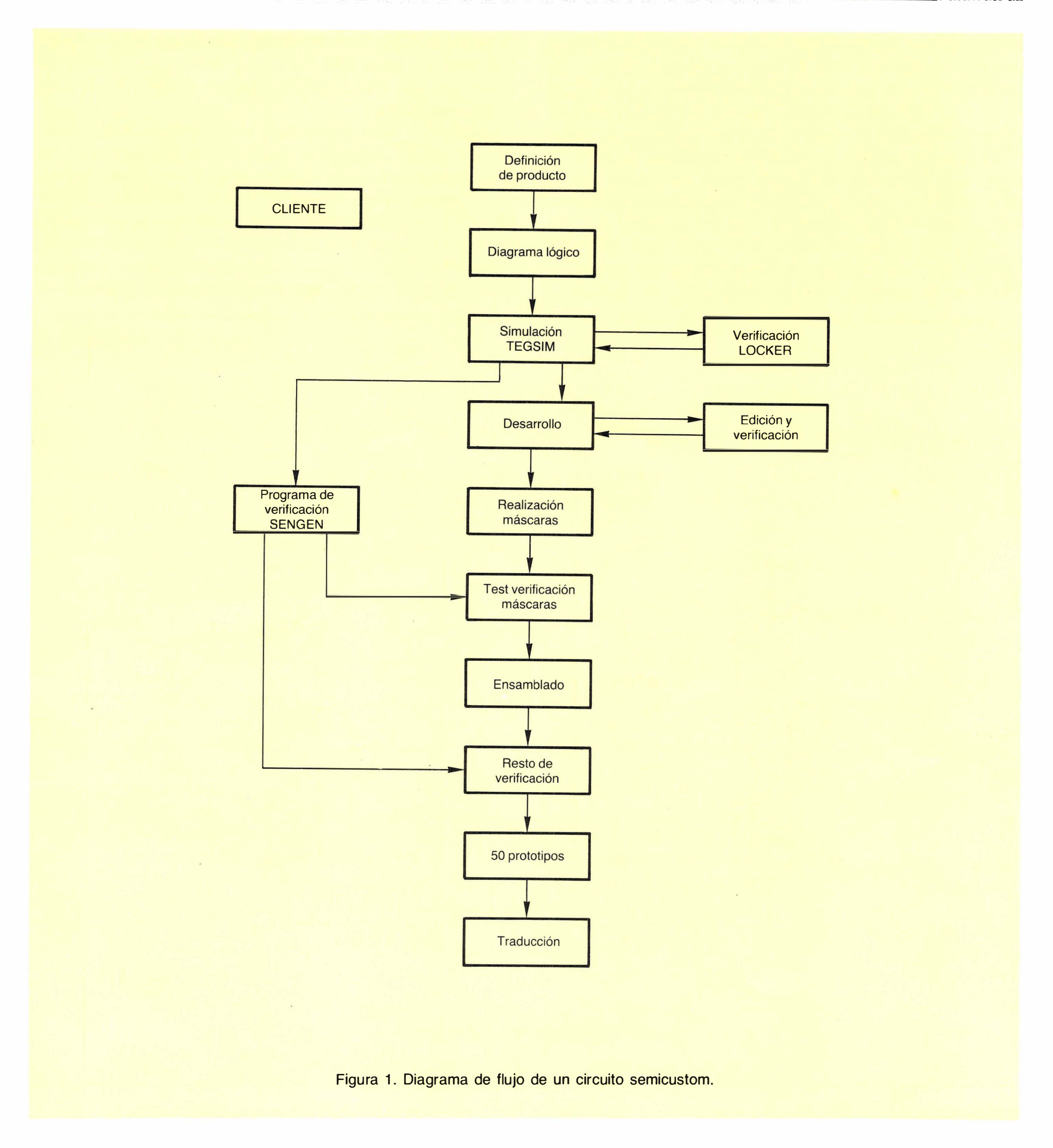


Figura 1. Diagrama de flujo de un circuito semicustom.

La serie ACE

La serie ACE de redes ya implementadas tiene un formato muy parecido al que puede encontrarse en una placa de circuito impreso, como puede verse en la figura 2. La serie ACE es un producto con una buena relación velocidad/potencia, cuyas células de entrada/salida están realizadas en tecnología ECL. Las células internas son análogas a las funciones estándar ya diseñadas para poder ajustarse a uno, dos o a los cuatro cuadrantes de la célula principal. Estas células o funciones están relacionadas en un catálogo y almacenadas en forma de librería en el programa de simulación. Para realizar un diseño empleando la serie ACE, el usuario simplemente deberá seleccionar la función de pequeña y media escala de integración que desee, como si lo hiciera en un catálogo de circuitos estándar simulando a continuación las funciones lógicas de gran escala de integración que precise con la ayuda de un terminal.

En lo que a prestaciones se refiere, la serie ACE es superior a la lógica ECL100K. Con una velocidad mayor,

un retraso por puerta típico de 0,5 ns en el peor caso, y una gran integración que elimina los retrasos propios de las pistas en una placa de circuito impreso, la serie ACE reduce un 50% el promedio del retraso por puerta en comparación con un diseño implementado con la serie ECL100K. El empleo de potencia realmente baja de la serie ACE, aproximadamente de 3 mW por puerta, reduce la potencia aproximadamente a una cuarta parte no precisando sistemas especiales de refrigeración.

Para lograr estas altas prestaciones la serie ACE utiliza el sistema CML (Current Mode Logic) que se implementa en el proceso estándar SUBILO-P, de Signetics. El sistema CML para conseguir una relación velocidad/potencia que va desde 1 a 3 pJ y retrasos por puerta de hasta 350 ps, utiliza cargas internas bajas y hasta tres niveles de redes.

La familia ACE incorpora 5 redes, relacionadas en la tabla 2, cuya complejidad oscila desde 638 puertas y 58 entradas/salidas hasta 2204 puertas y 128 entradas/salidas. Una de ellas incluye asimismo una RAM de 320 bits. Una red ACE no necesita un sistema especial de refrigeración, gracias a la combinación de la excelente conductividad térmica de su encapsulado cerámico y su disipación que va desde 1,8 vatios hasta 5 vatios.

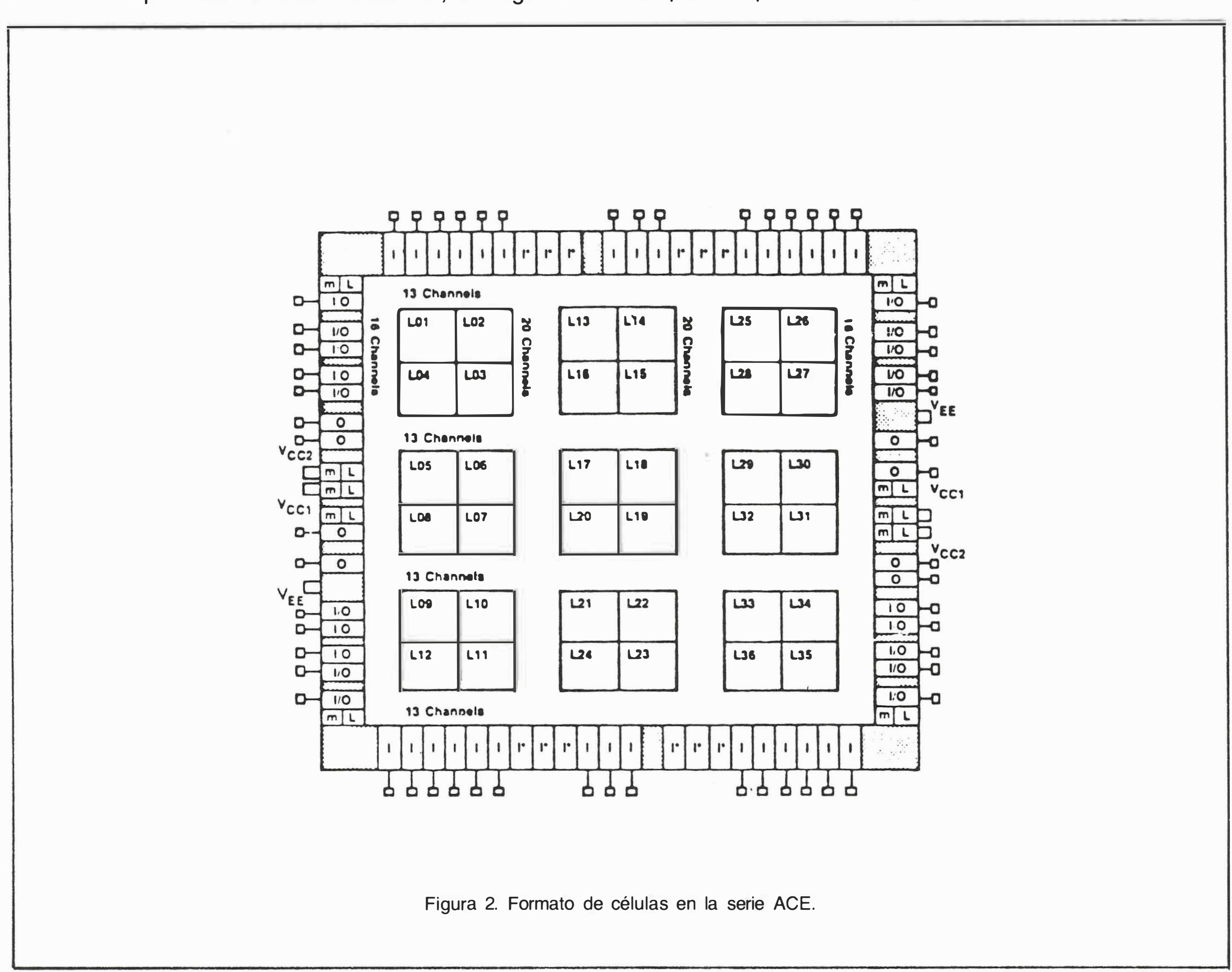


Figura 2. Formato de células en la serie ACE.

Tabla 2. Redes lógicas ACE

Producto \ Parámetro	Puertas equivalentes	RAM	Amplificadores de entr/sal	Disipación típica	N.º patillas por encapsulado
ACE600	638	—	58	1,8 W	64 - pat
ACE900	878	—	74	2,3 W	64 - pat
ACE1400	1414	—	96	3,5 W	144 - pat
ACE1320M	1000	320	96	3,5 W	144-pat
ACE2200	2204	—	128	5 W	144 - pat

Serie Q700

La serie Q700 es similar a la serie ACE con su correspondiente librería de funciones lógicas estándar. Realizadas en tecnología ECL 10K, el usuario puede elegir para los amplificadores de entrada/salida o bien tecnología 10K o bién T²L. La figura 3 muestra una red de la serie Q700; para diseñar con ellas el usuario deberá elegir de la librería correspondiente los macros que tiene a su disposición y a continuación realizará la correspondiente simulación. (Con los sistemas automáticos de diseño y comprobación AMCC finalizará el desarrollo entregando los primeros prototipos.

En prestaciones, la serie Q700 es comparable a la ECL 10K y superior a la serie lógica estándar 74S. Los retrasos por puerta son de 0,9 ns en el caso típico y de 1,4 ns en el peor caso.

Como puede verse en la tabla 3, la serie Q700 incorpora una serie de redes que van desde 250 puertas y 34 entradas/salidas hasta 1000 puertas y 74 entradas/salidas. La disipación de potencia va desde 1 a 2 W por encapsulado en función de la red elegida.

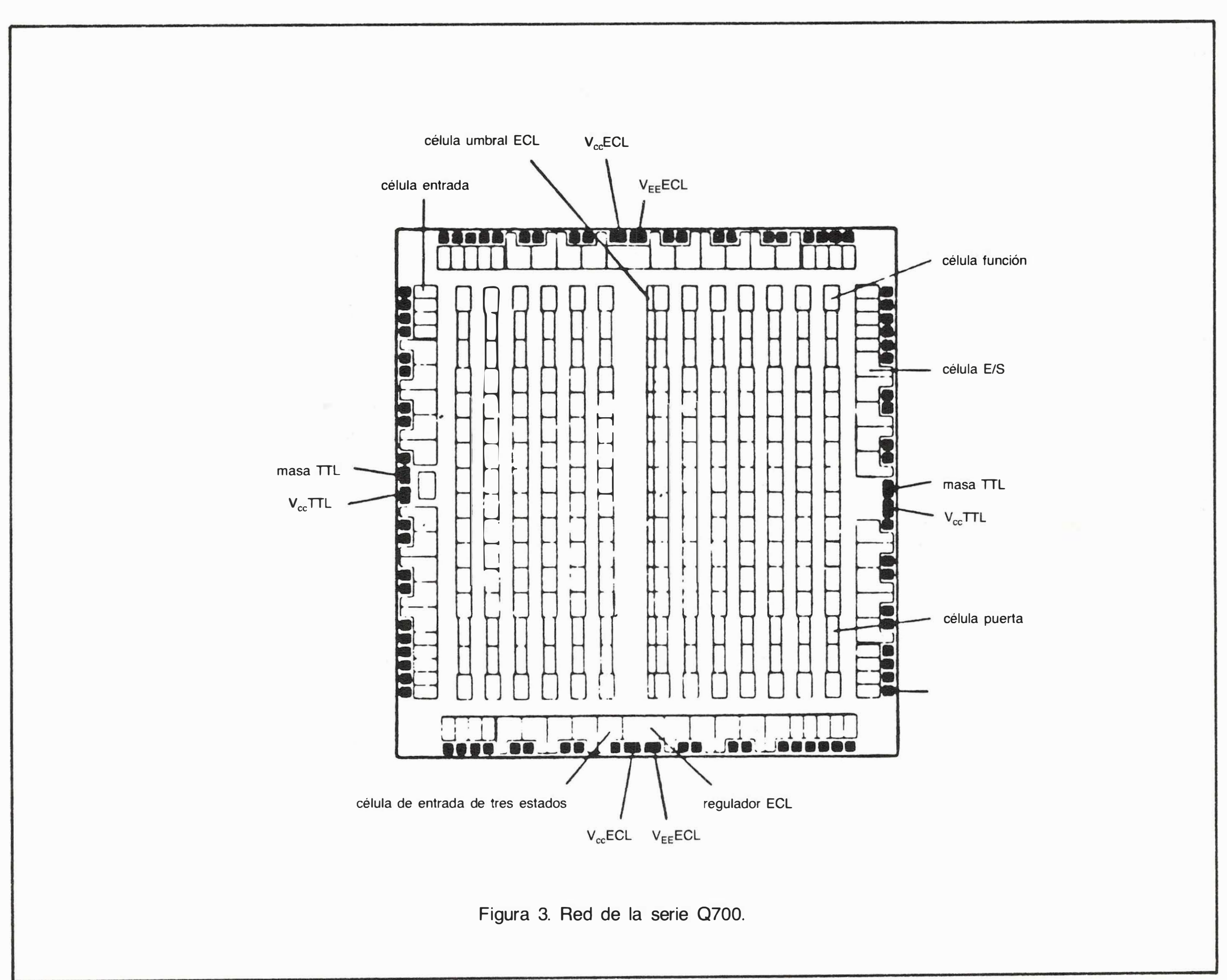


Figura 3. Red de la serie Q700.

Tabla 3. Productos de la serie Q700.

Producto \ Parámetro	Puertas equivalentes	Amplificadores de entr/sal.	Disipación típica	N.° patillas por encapsulado
Q700	1000	76	1,8 W	84
Q710	500	56	1,2 W	64
Q720	250	34	750 mW	40

Composite Cell Logic (CCL)

Es una aproximación a la lógica bipolar y además de las ventajas propias que la gran escala de integración y la propiedad de diseño conllevan, el CCL permite un tiempo de desarrollo rápido con una probabilidad de éxito muy elevada en la realización satisfactoria de los primeros prototipos. Además solamente se utiliza el espacio que precisa exactamente la lógica diseñada. El CCL es particularmente adecuado a aquellas aplicaciones en que la complejidad sea entre 100 y 1000 puertas.

El CCL es una red de células estándar que permite la elección entre dos librerías de células que podrán implementarse y ser interconectadas a efectos de diseño (ver figura 4). Como se ha dicho anteriormente, sólo las células y las entradas/salidas que sean necesarias serán implementadas, con lo que el espacio preciso no es más que el necesario. Esto permite variar continuamente la complejidad con una eficaz utilización del área disponible. El diseño, mediante la selección y la interconexión de las células internas y las de entrada/salida, se realiza con la ayuda de las librerías de células disponibles y la simulación del circuito con el programa TEGAS. A continuación y antes de la realización de prototipos, Signetics completa el diseño empleando para ello sistemas de ordenador que incluyen los programas de verificación y que generan los programas de test que serán utilizados posteriormente.

Las dos librerías mencionadas se denominan Extend Perfomance Library (EPL) e Integrated Schottky Library (ISL). Algunos datos sobre estas librerías de células pueden verse en la tabla 4. Si se emplea la librería EPL, el usuario puede elegir, en función de sus necesidades, o la versión rápida de 4,5 ns-5,6 mW o la de bajo consumo con 5,5 ns-2,6 mW. Las funciones EPL reciben una mínima influencia de la longitud del trazado, mientras que las que incorpora la librería ISL son sensibles a aquél. En compensación, las células de la librería ISL tienen un retraso por puerta de 6 ns en el peor caso con solo una disipación de 300 μW. Esta característica permite integrar hasta 1000 puertas en un solo encapsulado, mientras que con EPL está limitado a unas 600 puertas debido a las limitaciones térmicas del encapsulado.

Tabla 4. Resúmen de las librerías EPL e ISL

PARAMETROS	EPL		ISL
Estructura de salida	Res. emisor act.		Colector abierto
Estructura de entrada	Diodo Schottky		Diodo Schottky
Margen de ruido en el peor caso	300 mV (F.O. = 15)		70 mV (F.O. = 15)
Margen de temp.	−55° a + 155° C		−55° C
Alimentación	+ 5 V (± 10%)		+ 1,5 V (± 10%)
	MEDIA POTENCIA	BAJA POTENCIA	
Velocidad máx en ns			
F.O. = 1(T_J = 150° C)	4,5	5,5	6
F.O. = 6(T_J = 150° C)	5,5	7,5	6 o 9
Disipación máx en mW			
T_J = 150° C	5,6	2,6	0,3
Densidad en puertas/min.	14 a 42		26 a 78

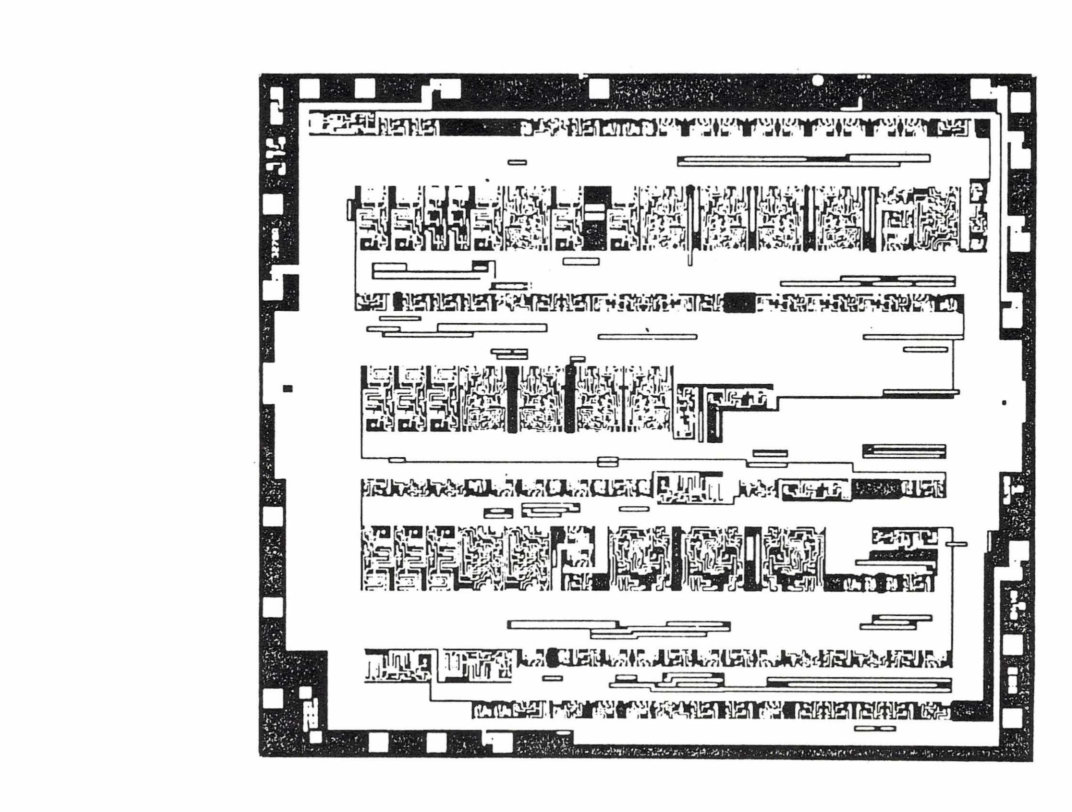


Figura 4. Célula CCL antes de realizar interconexión.

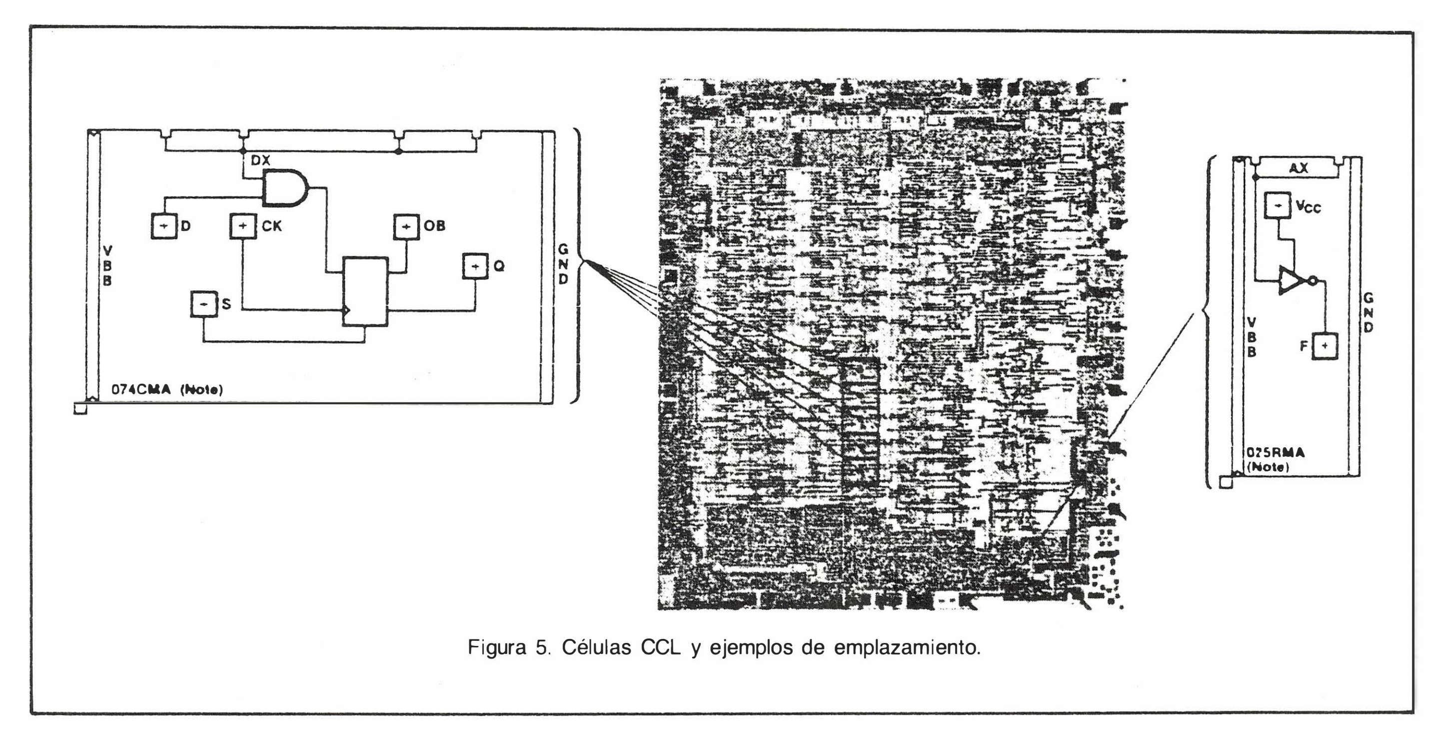


Figura 5. Células CCL y ejemplos de emplazamiento.

La figura 5 muestra dos células estándar que pueden emplearse durante el proceso de diseño. Usualmente la célula EPL (ver figura 6) se emplea allí donde la velocidad es un factor crítico; la velocidad en las células EPL es comparable a la de la lógica Schottky T^2L.

La densidad por encapsulado de las células ISL es de dos a tres veces más grande que la obtenida con EPL, y precisa solamente una décima parte o como mucho una vigésima parte de potencia. En cuanto a velocidad, la ISL (figura 7) es ligéramente más rápida que la lógica Schottky de baja potencia. En algunos circuitos, las velocidades de propagación de ambas librerías son aproximadamente iguales; para otros circuitos en cambio, existen apreciables diferencias.

Como última puntualización diremos que el diseño con CCL precisa de un esfuerzo de cooperación entre Signetics y el usuario.

Redes de puertas ISL

Las redes de puertas que se implementan en tecnología ISL están compuestas por una red fija de puertas NAND y amplificadores (ver figura 8), mediante la interconexión de las cuales puede personalizarse el circuito. A pesar de que en el diseño básico se emplean solamente puertas NAND, el usuario también podrá disponer de algunas funciones de pequeña y media escala de integración de la librería disponible a tal efecto, o bién crear el mismo nuevas funciones mediante la agrupación de puertas en los casos en que puedan emplearse frecuentemente. Indudablemente, esto proporciona una considerable flexibilidad en la simulación, en la que el usuario simplemente necesitará entrar al sistema la relación de funciones y los vectores de test correspondientes. Después de una simulación satisfactoria, Signetics

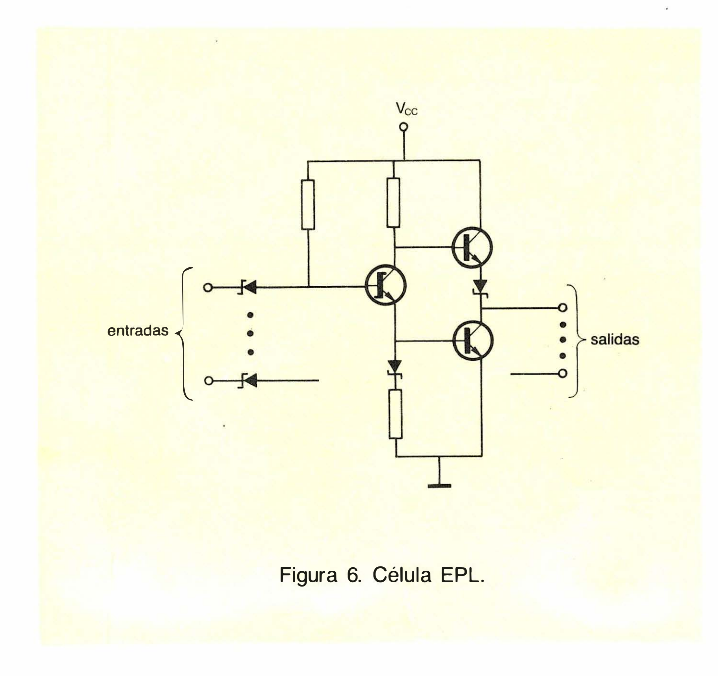


Figura 6. Célula EPL.

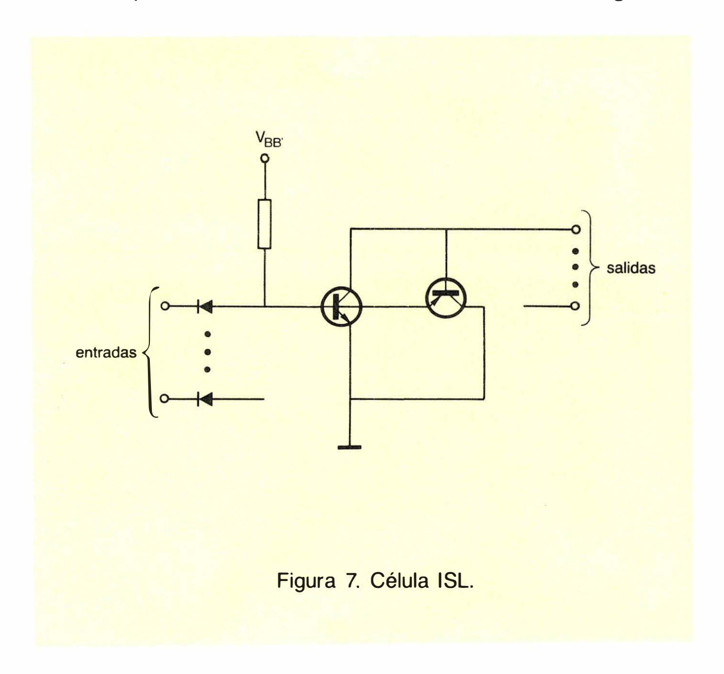


Figura 7. Célula ISL.

finalizará el diseño empleando para ello los sistemas de ordenador necesarios, procediento seguidamente a la fabricación de los prototipos.

En prestaciones, el peor caso de la relación retraso-potencia de las redes de puertas ISL va desde 5 ns-600 μW hasta 6 ns-250 μW. Estos son valores que pueden encontrarse en la serie 74LS (en lo que se refiere a características de velocidad), pero la disipación de potencia de esta serie de redes es significativamente menor, obteniendo un ahorro entre 5 y 10 veces respecto a la serie 74LS.

Como se muestra en la tabla 5, se puede disponer de unas redes de puertas con complejidades que van desde 1200 puertas y 36 entradas/salidas hasta 2100 puertas y 76 entradas/salida. La disipación nominal de potencia va de 0,75 a 1,8 vatios, permitiendo el uso de encapsulados de plástico o cerámicos.

En la mayoría de aplicaciones, una red de puertas ISL reemplaza de 35 a 80 circuitos 74LS lo que significa un ahorro en los costos de ensamblado de hasta un 80%. Un ejemplo de cálculo de estos costos se relaciona en la tabla 6 donde el 8A1200, una red ISL de 1200 puertas, sustituye a 35 dispositivos 74LS. El ahorro resultante, de un 57%, puede ser incrementado empleando redes de mayor complejidad que reemplacen a un mayor número de integrados, como puede verse en la figura 9 en la cual se tienen en cuenta todos los costos básicos de una red y todos aquellos factores que intervienen en el proceso de fabricación.

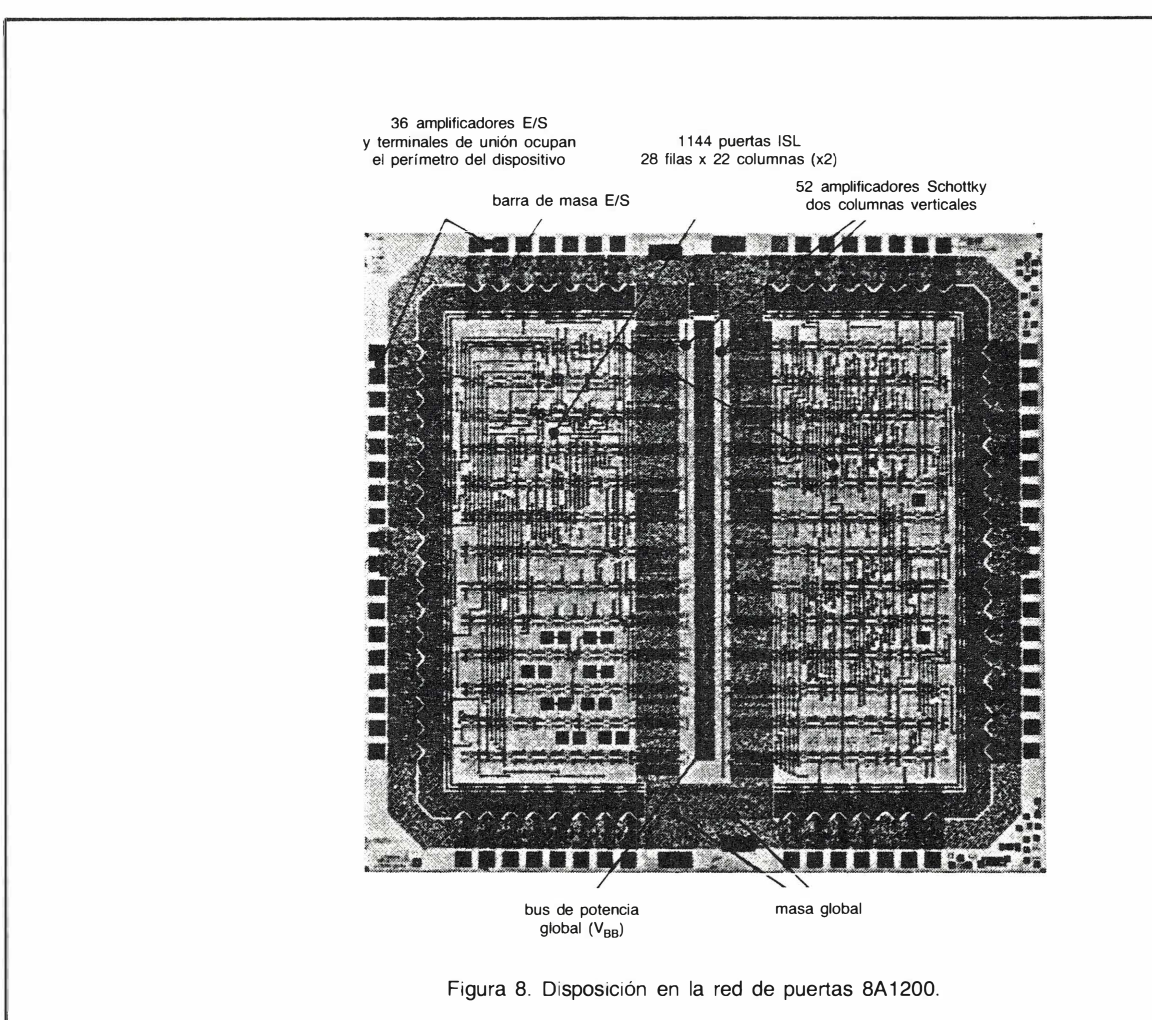


Figura 8. Disposición en la red de puertas 8A1200.

Tabla 5. Productos de la serie QA1200.

Producto \ Parámetro	Puertas equivalentes	Amplificadores de entr/sal.	Disipación típica	N.° patillas por encapsulado
8A1200	1200	36	750 mW	40 pat.
8A1260	1200	60	1 W	64 pat.
8A1542	1500	42	1 W	48 pat.
8A1664	1600	64	1,4 W	68 pat.
8A2176	2100	76	1,8 W	84 pat.

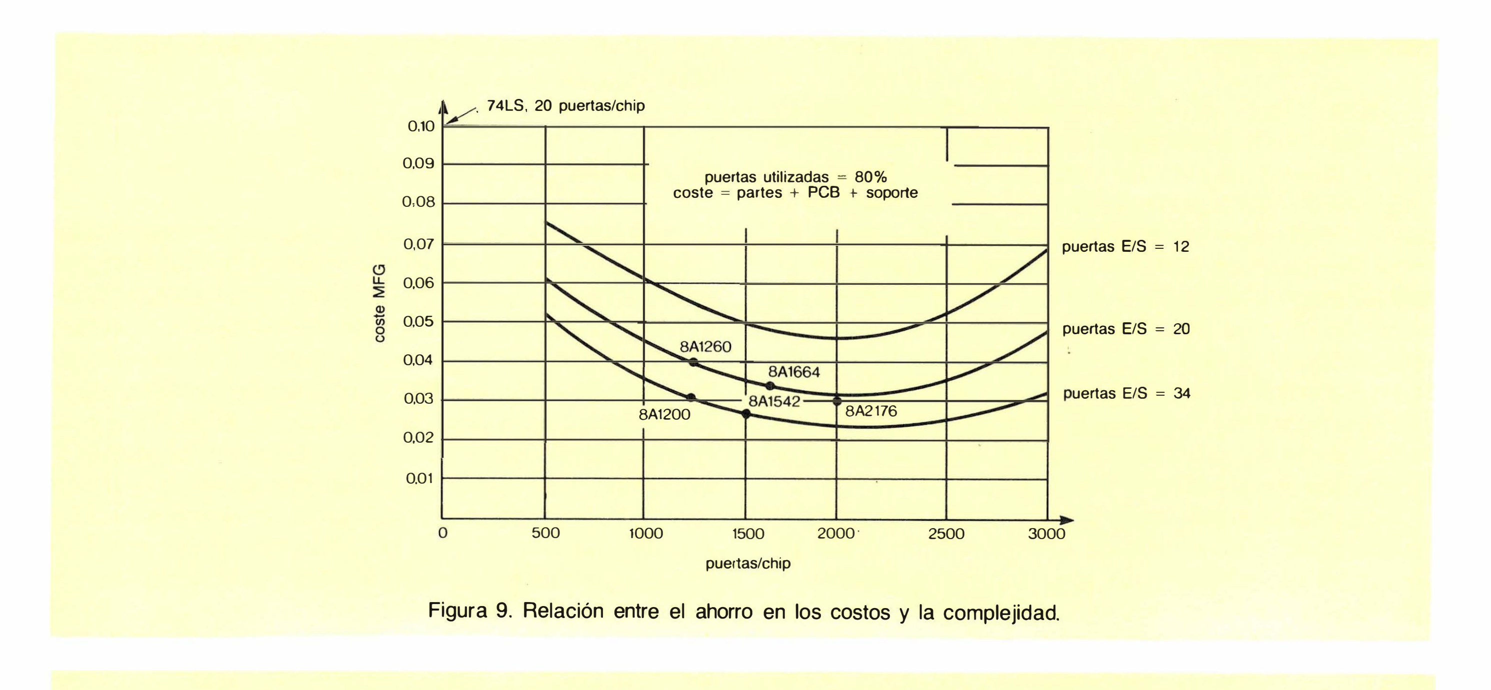


Figura 9. Relación entre el ahorro en los costos y la complejidad.

Tabla 6. Comparación de los costes empleando ISL o circuitos de la serie 74LS

COSTE POR COMPONENTE	C_{74LS}	C_{ISL}
COSTE DEL INTEGRADO	0,40 $	25,00 $
FABRICACION DE LA PLACA DE C.I.		
Inspección de llegada	0,15	0,40
Uso/inventario componentes	0,03	0,52
Placa del C.I.	0,28	0,69
Fabricación	0,14	0,20
Verificación	0,18	0,45
Reinstalación	0,09	0,22
MANTENIMIENTO		
Inventario de placas	0,06	0,92
SOPORTE		
Fuentes de alimentación y refrigeración	0,16	0,75
Hardware de soporte	0,26	0,65
Tarea de ensamblado	0,28	0,70
TOTAL COSTE POR COMPONENTE	2,02 $	30,50 $
A NIVEL DE SISTEMA COMPLETO	S_{74LS}	S_{ISL}
NUMERO DE COMPONENTES	35	1
Coste de los integrados	14,00 $	25.00 $
Fabricación de la placa de C.I.	30,45	2,47
Inventario de placas	2,10	0,92
Soporte	24,50	2,10
COSTE TOTAL / RED DE PUERTAS	71,05 $	30,50 $
AHORRO CON UN ISL = 57%		

EL FUTURO DE LA TECNOLOGIA BIPOLAR

Mientras que los productos descritos están disponibles actualmente, están siendo implementadas mejoras tecnológicas que harán que las redes bipolares sean todavía más rápidas, tengan una mayor complejidad y mejoren su consumo. Los sistemas para conseguir estas mejoras así como la reducción de las dimensiones mínimas y el aislamiento por óxido, están ya desarrolladas y solamente precisan de un regular desarrollo. Como consecuencia, las redes lógicas bipolares continuarán manteniendo una primacia significativa, en lo que a velocidad y capacidad de direccionamiento se refiere, sobre la tecnología HCMOS, serie realmente competitiva desde el punto de vista de la relación velocidad/potencia. Estos recientes desarrollos están plasmados en las redes denominadas Flex^{tm} y en el desarrollo de las redes ISL con aislamiento por óxido.

Las redes Flex^{tm}

La red Flex^{tm} es la cuarta generación de la familia CCL. Esta serie pretende poder desarrollar un producto con el mínimo número de células internas, empleando para ello un concepto similar al empleado en una memoria de ferritas. Con el programa auxiliar correspondiente, y las funciones ya implementadas podrán generarse las funciones de media escala de integración más complejas como es el caso de contadores, unidades aritméticas, etc. Mediante el empleo de este concepto podrá generarse prácticamente cualquier función de media escala de integración que figura en el catálogo de funciones estándar de la familia TTL, así como aquellas funciones especiales que precise el diseñador.

Mientras que las redes lógicas disponibles hasta el momento ofrecen indudables ventajas gracias a sus sistemas de control por ordenador durante el proceso de realización, tienen el inconveniente de que el área que utilizan no es todo lo reducida que por su aplicación podría ser. El desarrollo de la red Flex^{tm} por parte de Signetics significa un paso adelante en la eficaz utilización del área disponible, así como un decremento del coste por unidad. Como ocurre en el caso del CCL, el diseño con estas redes no es en absoluto complejo gracias a las mejoras de los sistemas de ordenador y de la librería de células disponible. Su bajo costo por unidad junto con los sistemas de diseño por ordenador, pueden permitir incluso su aplicación en circuitos full-custom.

Las primeras librerías de las redes Flex^{tm} emplearán lo más avanzado en tecnología bipolar, con un especial diseño que permitirá que el peor caso de la relación retardo-potencia sea aproximadamente de 2 ns-1,5 mW en aplicaciones de la serie 74S; pudiendo elegir como solución alternativa para aplicaciones de la familia 74LS, una librería cuyo peor caso es de 6 ns-0,5 mW. Ambas librerías permiten una total elección de las células que desee emplear el usuario en la fase de simulación. Como en anteriores series descritas, después de una simulación satisfactoria en la que se cumplan todas las especificaciones Signetics completará el diseño.

ISL de aislamiento por óxido

Mientras que las redes ISL proporcionan velocidades similares a las de la serie 74LS, con un consumo de potencia 10 veces menor, hasta el momento se han obtenido ya algunas notables mejoras. Mediante la conversión desde un sistema PN a uno de óxido en el aislamiento de una red del tipo 8A1200, lo cual también reduce el espesor, como se muestra en la figura 10, el peor caso en la relación retardo/potencia ha sido mejorado desde 6 ns-250 μW a 2 ns-250 μW, con lo que resulta una velocidad de la serie schottky (74S) con un consumo de potencia 100 veces menor, y un producto retardo-potencia comparable al de la familia HCMOS. Otras experimentaciones han demostrado que con las redes ISL pueden obtenerse todavía mayores velocidades, como se muestra en la figura 11. Estas variantes se comparan con las de las familias CML y HCMOS en la tabla 7. Con unas

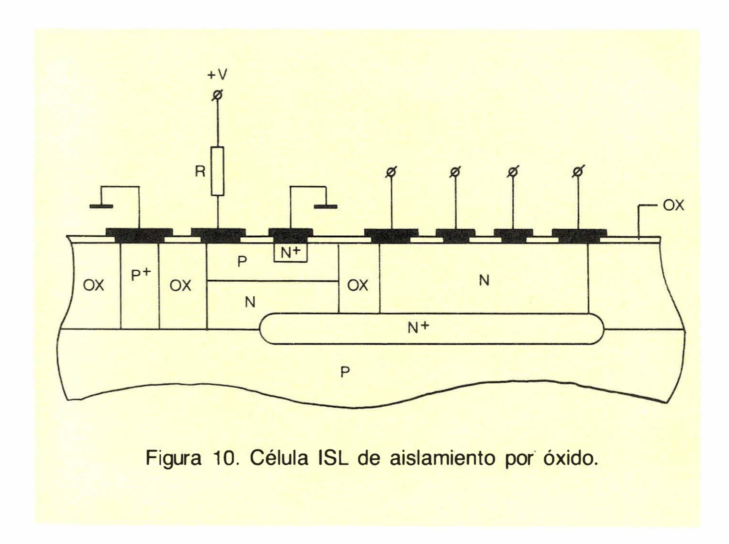


Figura 10. Célula ISL de aislamiento por óxido.

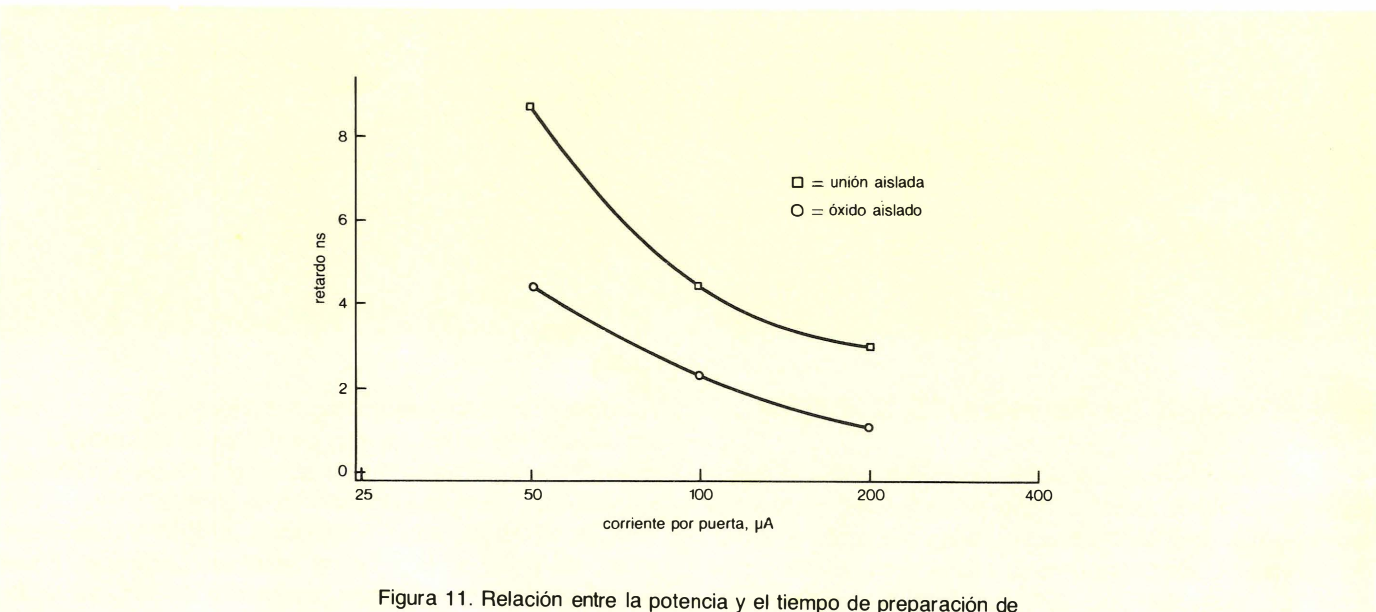


Figura 11. Relación entre la potencia y el tiempo de preparación de un ISL de aislamiento por óxido.

Tabla 7. Comparación de las tecnologías punteras en redes lógicas.

DIMENSIONES MINIMAS / TECNOLOGIA	5μ	3μ	2μ
CML/ECL	0,9 ns – 4 mW	0,5 ns – 3 mW	0,3 ns – 2 mW
OXI-ISL	2 ns-250μW	1 ns – 250μW	0,6 ns-200μW
	12 ns – 50μW	5 ns – 50μW	2 ns- 50μW
HCMOS	12 ns – 50μW	5 ns – 50μW	2 ns- 50μW

EL 10% DE LAS PUERTAS SE CONSIDERAN EN CONMUTACION A FRECUENCIAS DE 10,25 y 60 MHz.

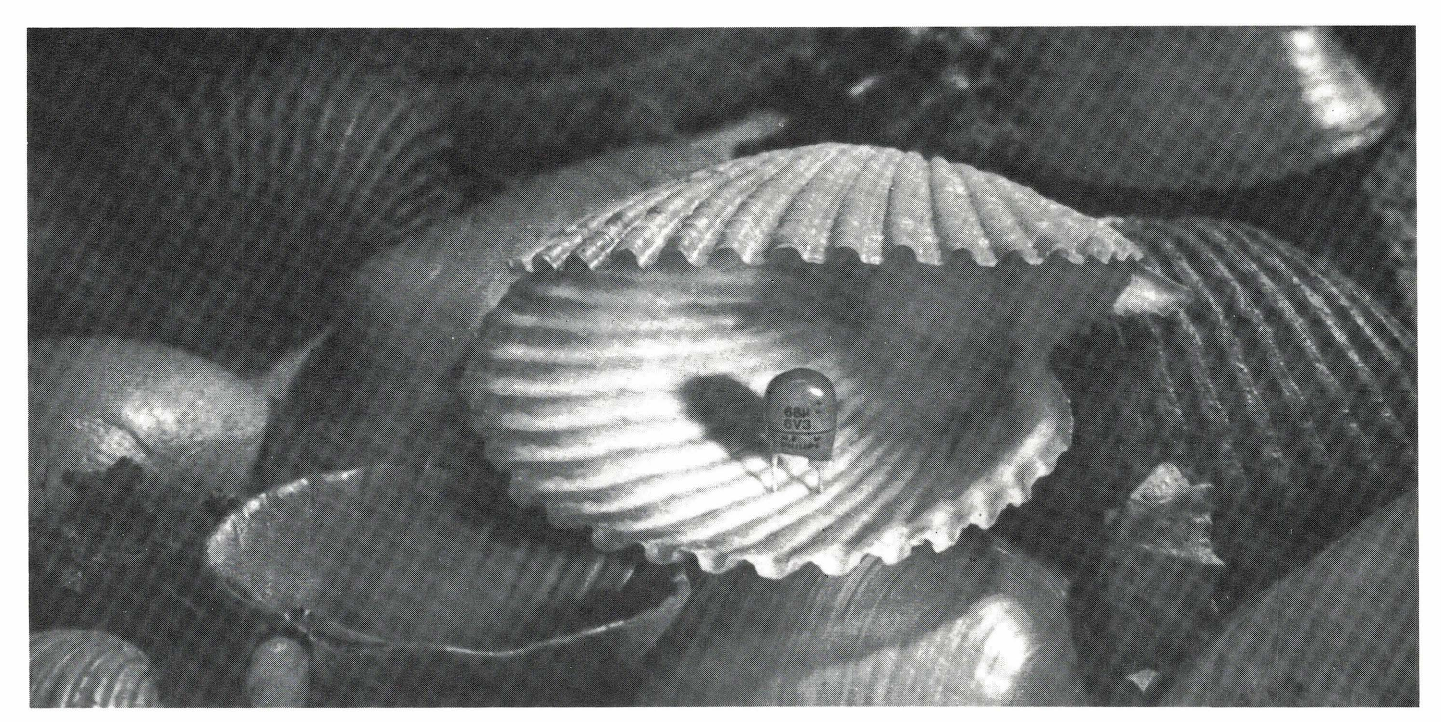
dimensiones mínimas y un proceso comparable, así como un costo por unidad también comparable, el ISL mantiene claramente una superioridad en velocidad con una relación potencia-tiempo de propagación comparable a la de la familia HCMOS. Además, las ventajas de una velocidad elevada siempre conllevan una mejor capacidad de direccionamiento de los amplificadores de salida.

RESUMEN

Signetics ha desarrollado cuatro series de redes lógicas bipolares de altas prestaciones con velocidades cuyos peores casos van desde 0,5 a 6 ns añadiendo a ésto un excepcional producto potencia-tiempo de propagación. La relación cliente-fabricante es simple y el procedimiento de diseño directo. El diseño solamente precisa por parte del usuario la selección de funciones, su interconexión en un diagrama y la utilización del programa de simulación a través de las vías acondicionadas para ello. A continuación Signetics empleará un completo sistema de diseño y verificación, generando los programas de test necesarios y realizando los primeros prototipos para la definitiva aprobación por parte del cliente.

En comparación con los productos estándar de pequeña y media escala de integración, las redes lógicas descritas pueden proporcionar, con una mayor velocidad, unos costes de producción menores de un 50 a un 80%. La reciente dirección que ha tomado la tecnología bipolar hace ver claramente que seguirá manteniendo su superioridad sobre la serie HCMOS en lo que se refiere a velocidad y capacidad de direccionamiento, siendo todavía comparable al HCMOS en el producto potencia-tiempo de propagación.

ELECTROLITICOS DE ALUMINIO SOLIDO QUE SUPERAN A LOS DE TANTALO



SERIE C122...

- TIPO MINIATURA
- RADIAL
- LACADO
- LARGA VIDA
- NO DEGENERA A MAX. TEMPERATURA
- APLICACIONES GENERALES E INDUSTRIALES

tamaño	$W_{máx}$	$T_{máx}$
1	8	3,5
2	8	4,5
3	8	5
4	8	6

Dimensiones (mm)

W
1,3
+
M
12,5 max
$4,5^{+0,3}_{-0,7}$
5±0,2
2,1
T
placa circuito impreso
$ø\,0,6^{+0,02}_{0}$

Características

Gama de capacidades nominales (series E6)	0,1 a 68 uF y 2,2 a 1000 uF
Tolerancia de la capacidad nominal	± 20%; ± 10%
Gama de tensiones nominales, U_R (series R5)	6,3 a 40 V
Margen de temperaturas	− 55 a + 125 °C
Pruebas de duración	
a 85 °C	5000 h
a 125 °C	2000 h
Especificaciones básicas	IEC 384-4 grado de larga vida
Especificación climática	56/125/56
Homologación	CECC 30 302-002

Tabla de selección para $C_{nom} - U_R$ y tamaños normales

C_{nom} uF	U_R (V) 6,3	10	16	25	40*
0,1					1
0,15					1
0,22					1
0,33					1
0,47					2
0,68				1	2
1				1	3
1,5				1	4
2,2			1	2	4
3,3			1	2	4 **
4,7		1	2	3	
6,8		1	2	4	
10	1	2	3	4 **	
15	2	2	4		
22	2	3			
33	3	4			
47	4				
68	4				

* Hasta 85 °C, desde 85 a 125 °C este valor es 25 V.
** Disponibles bajo pedido



Miniwatt s.a.

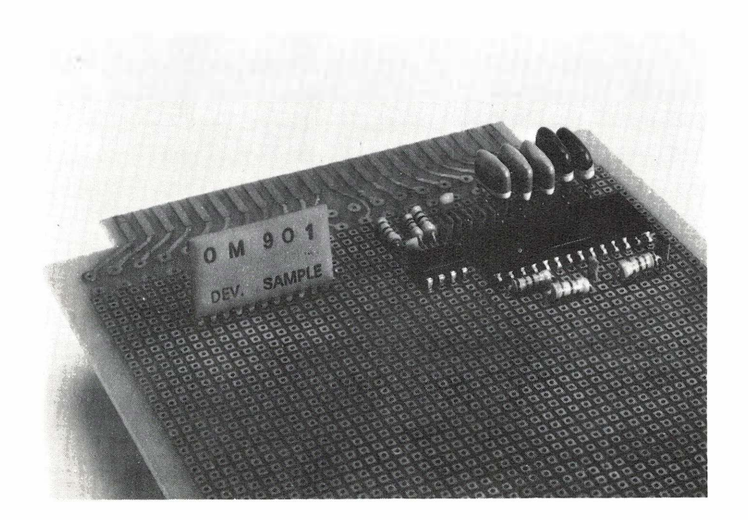
división comercial barcelona-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e madrid-4 sagasta, 18 telf. 446 40 00

Convertidor digital-analógico de 14/16 bits: OM901

El OM901 es un circuito híbrido de 14/16 bits, convertidor digital-analógico, diseñado para convertir señales digitales de audio en señales analógicas.

Este módulo contiene el chip del TDA 1540 (ver Vol. 21 n.º 8/9, pág. 295) y todos los componentes periféricos, excepto un condensador electrolítico que permite la función de convertidor digital-analógico en un pequeño volumen. La fotografía muestra el OM901 en comparación con el montaje con componentes discretos.

Aunque el circuito OM901 tiene una resolución de 14 bits, en combinación con el filtro monolítico digital SAA7030 funciona como un convertidor D/A de 16 bits. Una combinación de 2 circuitos OM901 y un SAA7030 forman un completo sistema D/A estéreo con 16 bits de resolución.



PRINCIPIOS DE LOS SISTEMAS DIGITALES DE AUDIO

La introducción de técnicas digitales en la reproducción de las señales de audio proporciona un mayor márgen dinámico y una mejor supresión de perturbaciones indeseables.

La conversión de señales analógicas de audio en señales digitales es llevada a cabo por los convertidores analógico -digitales y el proceso inverso por los convertidores digital-analógicos.

El código de conversión más utilizado es el PCM (Pulse Code Modulation, modulación de impulsos codificados).

PRINCIPIOS DE LA MODULACION DE IMPULSOS CODIFICADOS

Las señales analógicas se transforman en series de impulsos codificados en binario y se transmiten a través de cables o por radio. También pueden almacenarse en discos o cinta magnética.

Supongamos que tenemos una señal sinusoidal como la representada en la figura 1. La amplitud de esta señal está dividida en 15 niveles. Durante un periodo de esta señal, se toma una muestra de amplitud instantánea en intervalos regulares, como las áreas rayadas de la figura.

Esta amplitud instantánea, que se lee en la escala vertical, puede convertirse automáticamente en impulsos codificados en binario, tal como se ha indicado a lo largo del eje horizontal.

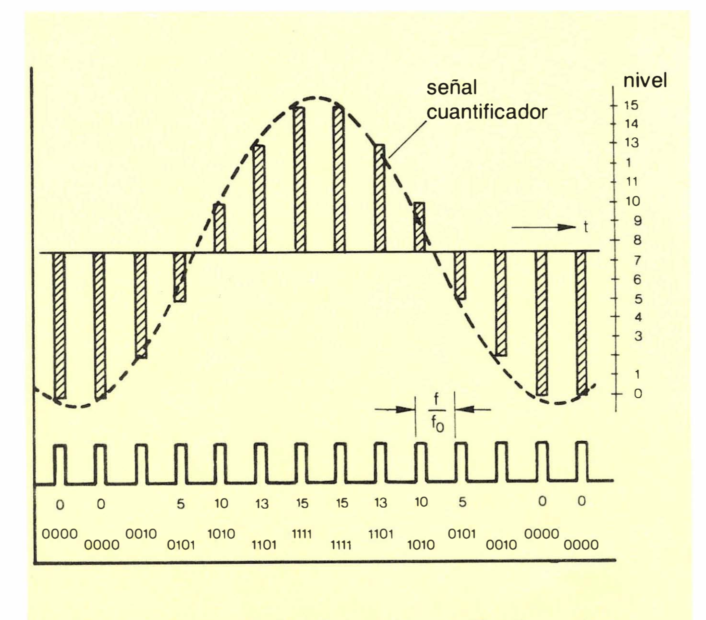


Figura 1. La modulación de impulsos codificados se logra muestreando la señal analógica a intervalos regulares. Aqui se muestra una cuantificación de 4 bits.

El ejemplo dado, con 15 niveles, puede ser representado por 4 bits ($2^4 = 16$). El número de niveles dependerá de la aplicación. Para aplicaciones de audio hay que utilizar de 14 a 16 bits.

MUESTREO DE FRECUENCIA

Es evidente que si tenemos una señal sinusoidal con una frecuencia de 1 Hz y la sensamos con una frecuencia de repetición de 1000 Hz, la señal original puede representarse de forma correcta. Pero, si tenemos una señal de 2000 Hz y la frecuencia de muestreo es de sólo 1000 Hz, la frecuencia original podría no detectarse después.

Pasemos a detallar más. En la figura 2 a, la señal sinusoidal está muestreada por una frecuencia igual a 20 veces el valor de la señal analógica. La figura 2 b tiene una frecuencia de muestreo de 10 veces y la 2c de 5 veces. En estos tres casos, la señal original estará correctamente representada. Eso es más difícil en la figura 2d, dónde la frecuencia de muestreo es 2,5 veces la frecuencia de la señal. Pero, si se observan más periodos de esta señal, la señal original estaría representada y no sería posible otra señal.

El límite teórico se alcanza con una frecuencia de muestreo igual a 2 veces la frecuencia de la señal. Por tanto, la frecuencia de muestreo de la figura es insuficiente.

EFECTO ALIAS

Ahora examinaremos lo que sucede si la frecuencia de muestreo es demasiado baja. En la figura 3 se han representado dos frecuencias de señal que han sido muestreadas por frecuencias idénticas.

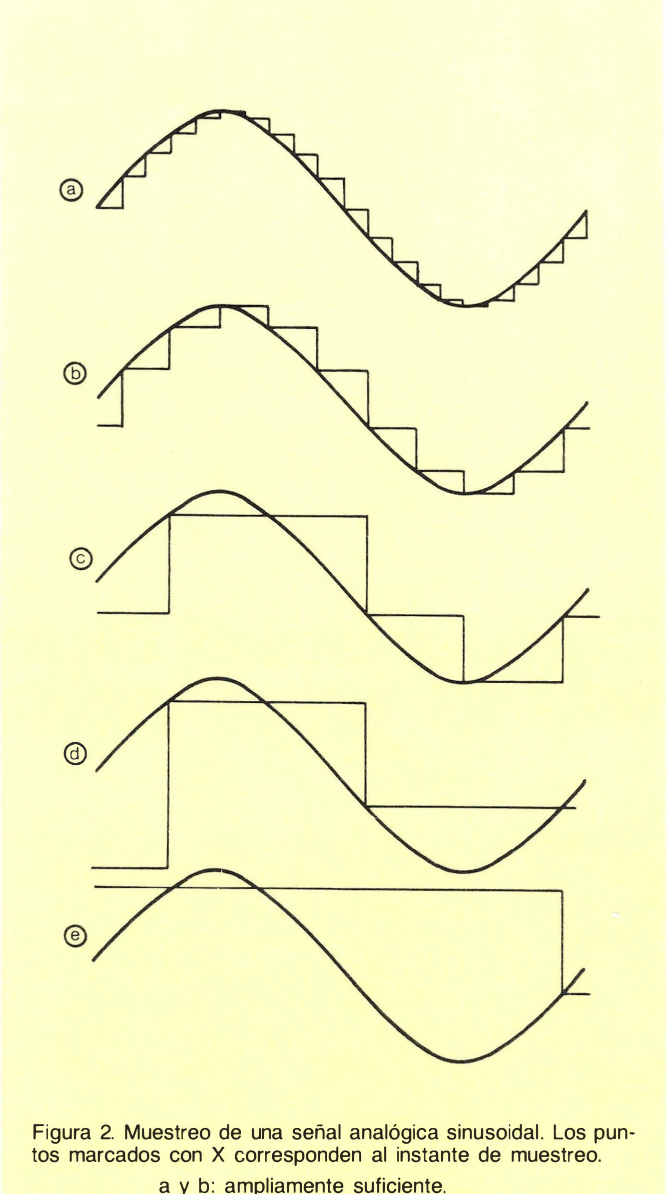


Figura 2. Muestreo de una señal analógica sinusoidal. Los puntos marcados con X corresponden al instante de muestreo.
a y b: ampliamente suficiente.
c: suficiente.
d: marginalmente suficiente.
e: insuficiente.

La frecuencia de muestreo de la señal superior es mayor que 2 veces la frecuencia de la señal, pero es menor que 2 veces la señal inferior. Como las muestras son idénticas para ambas señales, después del muestreo no se puede distinguir la señal original. Esta posibilidad de representación falsa es conocida como efecto Alias.

Por lo tanto, hay que considerar dos puntos:

a) La frecuencia de muestreo tiene que ser por lo menos 2 veces la frecuencia de señal más elevada.
b) Hay que evitar que se produzca efecto Alias, por lo que un filtro debe preceder al convertidor analófico-digital con el fin de evitar que las frecuencias de señal sean más elevadas que la mitad de la frecuencia de muestreo. Este tipo de filtrado es realizado por los llamados filtros "anti-Alias".

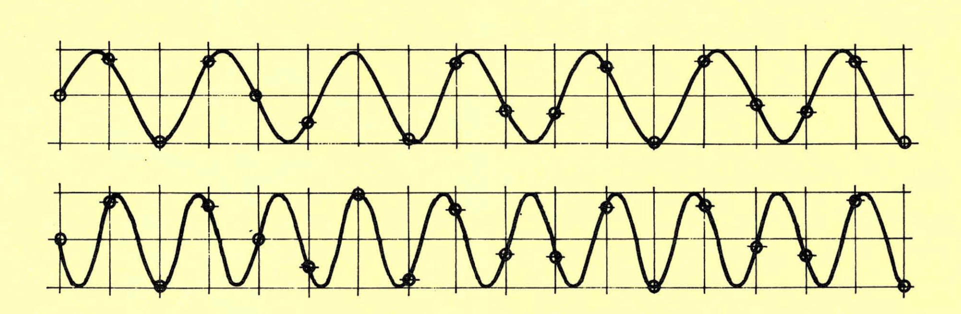


Figura 3. Efecto Alias. Los puntos indicados por ⊕ corresponden al momento de muestreo. Ambas señales dan muestras idénticas a la salida, por tanto, no se puede obtener la frecuencia original.

Nota:

Después de la conversión digital/analógica, la señal de salida "analógica" tiene forma de escalera, como la representada en la figura 4. Debido a que los peldaños de la escalera contienen muy altas frecuencias, que a veces alteran la resolución original de la señal, el convertidor digital - analógico es seguido por un filtro que aplana los peldaños.

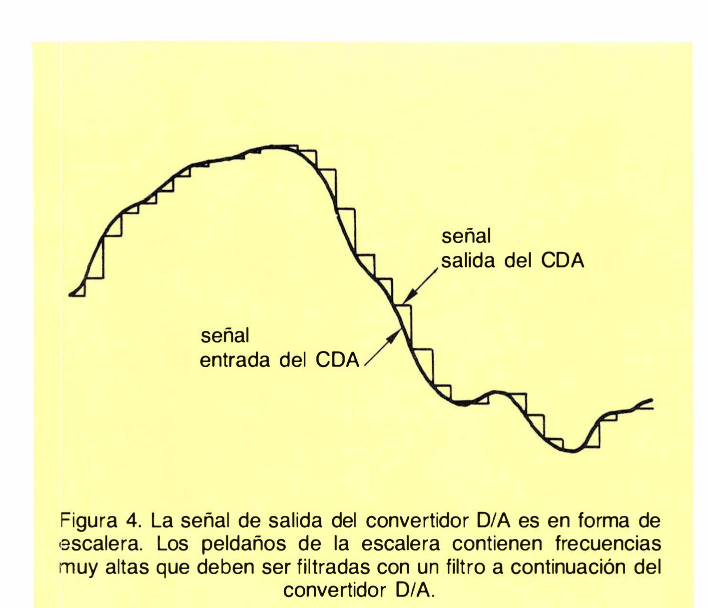


Figura 4. La señal de salida del convertidor D/A es en forma de escalera. Los peldaños de la escalera contienen frecuencias muy altas que deben ser filtradas con un filtro a continuación del convertidor D/A.

RESOLUCION DE AMPLITUD

En la introducción veíamos que una señal sinusoidal puede dividirse en 15 niveles, que pueden representarse por 4 bits.

Señales más complejas, como las de audio o video, necesitan una mayor resolución. Esto está relacionado también con la relación señal-ruido.

La alta calidad de las señales de audio, por ejemplo en equipos de estudio, tienen una relación señal-ruido de 70 dB, lo que implica una relación entre la amplitud de ruido y la amplitud de señal de 1: 3.000.

La representación digital con al menos esta relación señal-ruido se puede expresar en factores de 2 y la potencia de 2 más aproximada es $2^{12} = 4096$, ya que una señal digital de audio está procesada con 14, 15 o 16 bits.

RELACION SEÑAL/RUIDO

Si consideramos que el nivel de señal 1 está sobre el nivel de señal de ruido, con una resolución de 12 bits, el factor teórico de ruido sería 20 log 4096 = 72 dB + 1,8 dB. Este nivel se acepta como un estándar en equipos de estudio profesionales.

Como esta cuantificación (precisión) de ruido se genera tanto en los convertidores analógico-digitales (ADC) como en los digital-analógico (DAC), un completo sistema A/D → D/A presentará la suma de potencia de ruido. Así, un sistema A/D → D/A de 16 bits presentará una relación señal/ruido de 93 dB + 1,8 dB.

CARACTERISTICAS DEL OM901

- Relación señal/ruido de 85 dB (típ) para señales de audio muestreadas a 44 kHz.
- Contiene en el chip un registro de desplazamiento serie/paralelo y registros temporales de datos.
- Referencia de corriente incluida.
- Entrada compatible con TTL.
- Entrada de datos en serie (desplazamiento binario) que reduce la intermodulación y el correspondiente ruido.
- Contiene 20 componentes periféricos de pequeñas dimensiones, conteniendo un amplificador operacional para obtener la tensión de salida.

Este circuito integrado híbrido está diseñado para ser utilizado en el proceso digital de señal, por ejemplo reproducción de sonido, telefonía, visualizadores gráficos, medidores de distorsión, generadores de señal y otros equipos de prueba.

RESUMEN DE DATOS

Resolución: 14 bits
Relación señal/ruido (típ.)*: 85 dB
Linealidad (típ.):
± 1/4 b.m.s.a T_{amb} = 25 °C
± 1/2 b.m.s. – 20 °C T_{amb} + 70 °C
Tiempo de ajuste a ± 1/2 b·m·s·** típ. 1 μs en patilla 8
(para una variación del fondo de escala) típ. 25 μs en patilla 11
Máxima velocidad de entrada de bits: 12 Mbits /s
Disipación de potencia: 500 mW
Tensión de alimentación: + 5 V, – 5 V y – 17 V.

* Medido entre 31,5 Hz y 20 kHz para una frecuencia de muestreo de 44 kHz.

** El valor real del tiempo de ajuste del módulo está determinado por las características del filtro de salida.

Las características del filtro pueden estar influenciadas por los elementos de conmutación R o C entre las patillas 8 y 11 o pueden modificarse en el substrato si se requiere.

DATOS MECANICOS

Encapsulado: 11 terminales SIL (Single In Line) y cuerpo recubierto de resina (figura 5).

Conexiones de los terminales:

1 = $\overline{CP}$	7 = – 17 V
2 = D	8 = salida del TDA1540
3 = LE	9 = condensador externo C = 47 F
4 = + 5 V	10 = + 15 V
5 = – 5 V	11 = salida
6 = común	

VALORES LIMITE

Valores límite de acuerdo con el Sistema de Máximos Absolutos (LEC134)

Tensión de alimentación respecto a masa (patilla 6)

Patilla 4	V_1 +	12 V máx.
Patilla 5	V_1 –	–12 V máx.
Patilla 7	V_2 –	–20 V máx.
Patilla 10	V_3 +	20 V máx.
Patilla 4	V_1+ – V_2	32 V máx.
Patilla 5	V_1– – V_2	–1 a +20 V
Disipación total de potencia:	P_{tot}	650 mW
Margen temperatura almacenamiento:	T_{st}	–55 a + 125 °C
Margen temperatura ambiente de funcionamiento:	T_{amb}	–25 a + 80 °C

CARACTERISTICAS (Véase el circuito de prueba, fig. 4)

T_{amb} = 25 °C; con tensiones de alimentación típicas a no ser que se especifique otra cosa.
Tensiones de alimentación con respecto a masa (pat. 6)

		min.	tip.	máx.
Patilla 4		3	5	7 V
Patilla 5		–4,7	–5	–7 V
Patilla 7		–16,5	–17	–18 V
Patilla 10		14	15	16
Corrientes de alimentación				
Patilla 4 (ver nota)		—	12	14 mA
Patilla 5		—	–20	–24 mA
Patilla 7		—	–11	–13 mA
Patilla 10		—	4	8 mA

Nota: cuando la corriente de salida es 1/2 I_{fs} (corriente de salida a media escala).

Disipación total de potencia:	P_{tot}	—	500	650 mW
Margen temperatura ambiente de trabajo:	T_{amb}	–20	—	+ 70 °C

Datos entrada (D), patilla 2; órden almacenamiento (LE), patilla 3; reloj (CP), patilla 1.

Alta tensión entrada	V_{ih}	2,0	—	7,0 V
Baja tensión entrada	V_{il}	0	—	0,8 V
Alta corriente entrada	I_{ih}	—	—	5,0 μA
Baja corriente entrada	I_{il}	—	—	−0,2 mA
Máxima velocidad entrada bits (patilla 2)	$BR_{máx.}$	12	—	− Mbits/s
Máxima frecuencia reloj (patilla 1)	$fcl_{máx.}$	12	—	− MHz
Frecuencia oscilador interno	f_{osc}		160	kHz
Salida analógica: patilla 11				
Desviación de cero de la tensión de salida analógica:	V_{ozo}	−300	—	+300 mV
Tensión de salida:	V_{pp}	—	9,6	− V
Coeficiente de temperatura totalmente impregnado 1)				
T_{amb} = − 20 a + 70°C	TC_{fs}	—	$\pm 30.10^{-6}$	− k^{-1}
Tiempo de fijación para + 1/2 b.m.s.	t_{cs}	—	1	− μs
Relación señal/ruido 2)	S/R	—	85	dB

1) Valor preliminar.
2) La relación señal/ruido está medida entre 30 Hz y 20 kHz con una onda sinc (≈1 kHz) a fondo de escala generada con una velocidad de muestreo de unos 45 kHz.
3) En la patilla 8.

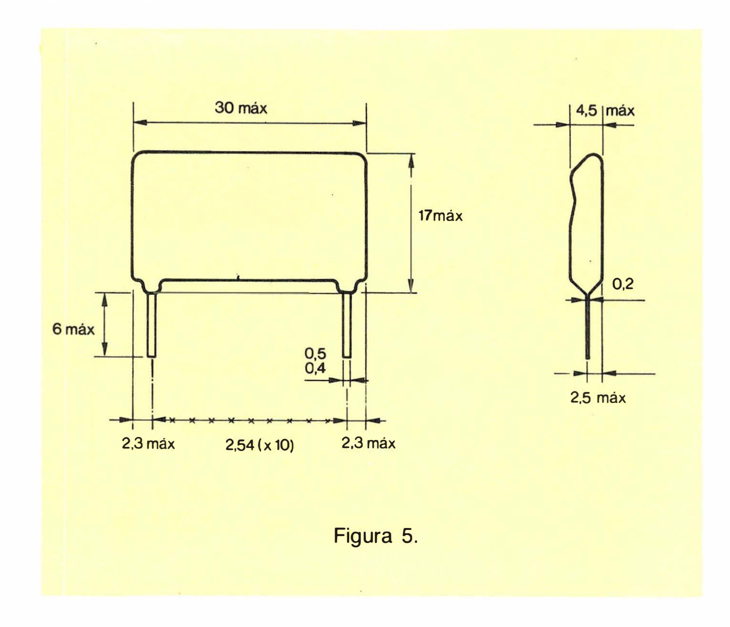


Figura 5.

ESQUEMA DEL CIRCUITO

En la figura 6 se da el esquema de un convertidor digital/analógico de salida utilizando el TDA1540.

FORMATO DE LAS SEÑALES DE ENTRADA (Figura 7)

CIRCUITO DE PRUEBA (figura 8)

RECOMENDACIONES DE MONTAJE

a) Las tensiones de alimentación tienen que estar dentro de los valores establecidos en las características.

b) Se recomienda desacoplar las tensiones de alimentación con condensadores de desacoplo adicionales.

c) Para un adecuado desacoplo de V_3, se debe colocar un condensador de 47 μF entre los terminales 9 y 6.
En la figura 9 se muestra el conexionado.

APLICACIONES

Las principales aplicaciones del OM901 son en el campo profesional, en el manejo digital de señales de audio, por ejemplo:

— en estudios de grabación;
— telefonía;
— instrumentación y equipos de prueba para señales de audio;
— analizadores de espectro;
— generadores de señal.

También puede ser de interés para fabricantes de disco compacto o de sistemas digitales de cassette.

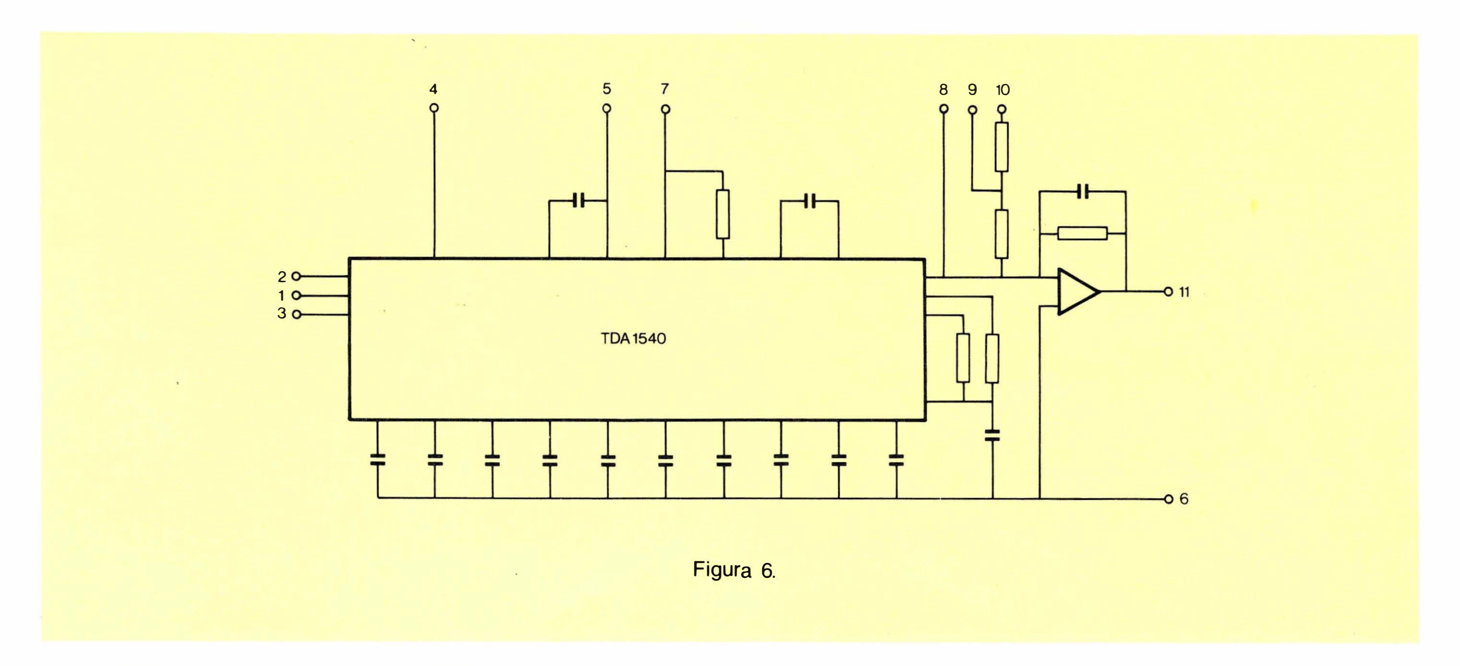


Figura 6.

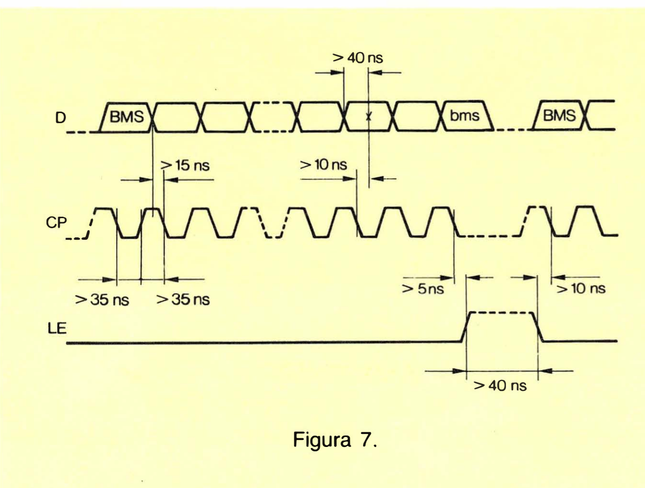


Figura 7.

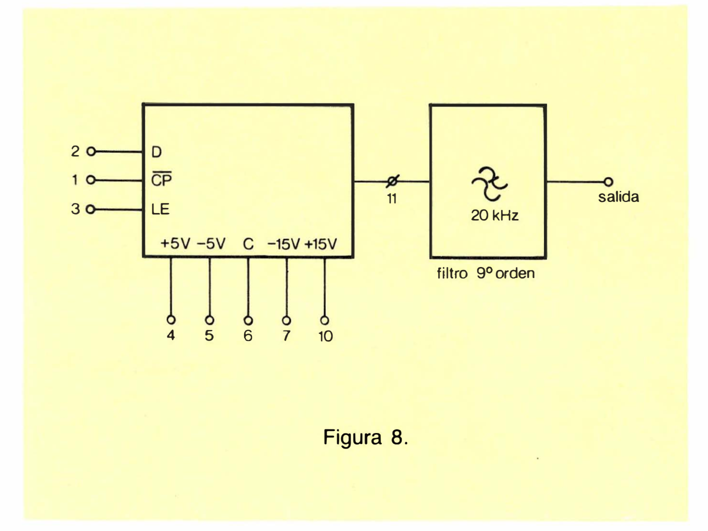


Figura 8.

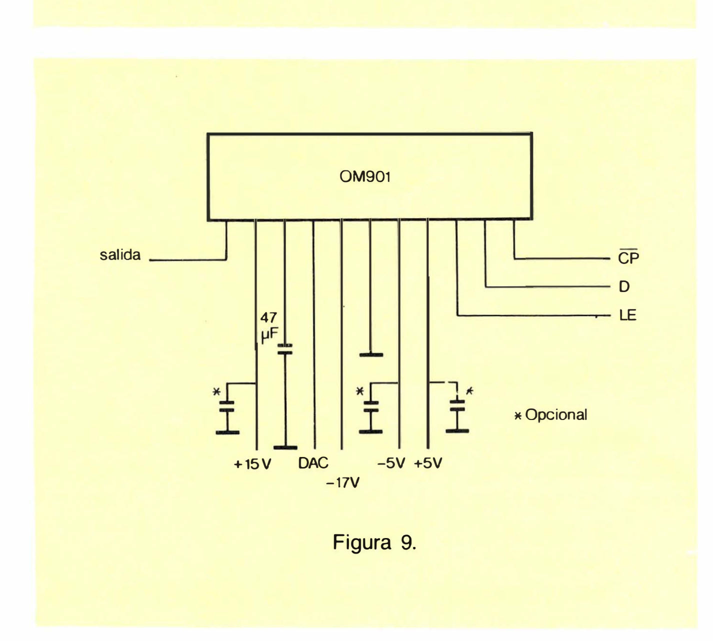


Figura 9.

VENTAJAS DEL OM901 RESPECTO AL MONTAJE CON ELEMENTOS DISCRETOS

— Alta seguridad debido a las conexiones integradas.

— 100% de fiabilidad al ser examinados en el test de fabricación.

— Alta precisión de la tensión de salida que no requiere ajustes posteriores si se utiliza en aparatos estéreo.

— Pequeño volumen debido a la integración por el proceso de película gruesa.

— Almacenamiento de pocos componentes:
- menor administración,
- menor control de stock,
- reducción al mínimo del manejo de materiales.

— Ensamblaje sencillo y rápido que implica un bajo coste.

Diseño de transformadores e inductores de potencia de alta frecuencia con ferrita (III)

Diseño de devanados de transformador

1. INTRODUCCION

A frecuencias ultrasónicas no són válidas las simples reglas utilizadas en el diseño de los devanados de los transformadores de baja frecuencia.

La resistencia del devanado y por lo tanto las pérdidas en el devanado son mayores debido a los efectos de las corrientes parásitas y al efecto de proximidad. A frecuencias bajas estos efectos pueden despreciarse.

Los métodos y facilidades que se describen están destinados a conseguir el diseño óptimo del devanado, es decir, la geometría del devanado con la que se obtienen las pérdidas más bajas.

Al dibujar los gráficos que facilitan el diseño, se ha procurado reducir al mínimo el número de restricciones a tomar por el diseñador, con lo que éste tiene la máxima libertad de elección.

La información básica esencial se dará después de describir los procedimientos practicos de diseño.

Cierta cantidad de información básica es necesaria para hacer uso adecuado de la citada libertad.

2. DEFINICION DEL PROBLEMA: CONDICIONES LIMITE

2.1. Condiciones límite dadas

Las siguientes condiciones límite vienen determinadas cuando se elige determinado núcleo:

- la frecuencia;
- las corrientes eficaces primaria y secundaria;
- el número de espiras del primario y del secundario;
- la anchura del devanado;
- la altura disponible para el devanado;
- las pérdidas admisibles en el devanado.

Las dimensiones del carrete y el devanado se definen en la figura 1 y en la lista de símbolos que se incluye en la tabla 1 (pág. 150).

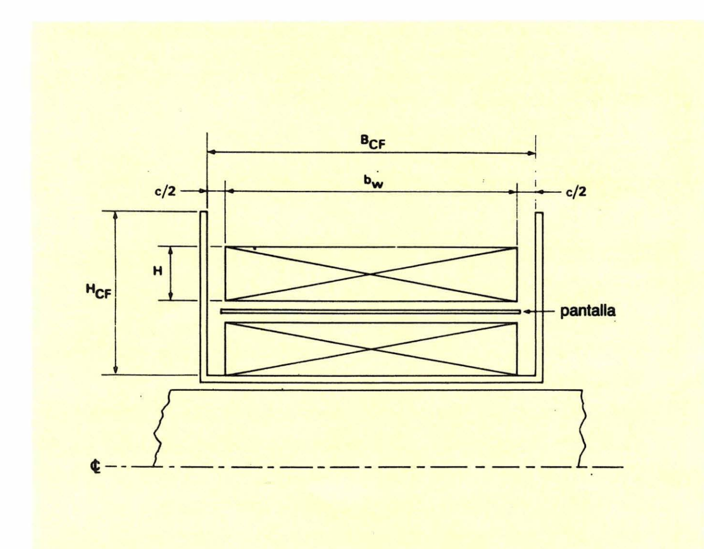


Figura 1.- Definición de las dimensiones del carrete y el devanado.

Estos parámetros pueden ser variados sólo excepcionalmente en el diseño del devanado, por cuya razón son considerados como condiciones límite.
La anchura del devanado b_w viene determinada por la del carrete B_{CF} yla distancia antiarco necesaria c, determinada por las normas de aislamiento. La altura disponible para el devanado es la altura de la ventana H_{CF} del carrete menos la altura ocupada por las pantallas con aislamiento, y la de los devanados auxiliares (devanados de control que no toman parte en la transferencia de energía). Esta altura disponible debe alojar los devanados que transfieren energía. Es imposible determinar de antemano la altura máxima de los devanados individuales.

2.2. Condiciones límite elegidas

En el proceso de diseño del devanado, el diseñador puede decidir sobre:

–la configuración del devanado (Sección 4.1.1 que se publicará en Vol 22 nº 5, Octubre 1983;

–la forma del conductor (alambre, tira, cable etc.)

En el momento de elegir, no está siempre claro cual decisión es la mejor. Un diseño barato que dé unas pérdidas aceptables puede ser preferible a uno caro con pérdidas inferiores. Puede ser por lo tanto deseable elaborar más de un diseño tomando diferentes condiciones límite.

2.3. El problema de diseño

El diseño real consiste ahora en determinar la geometría más adecuada del devanado.

Para solucionar este problema son necesarios (preferible y convenientemente) procedimientos y métodos para determinar:

- con devanados de tiras (de anchura igual a la del devanado):
  - el espesor de la tira
- con devanados de alambre:
  - el número de capas
  - el tamaño del alambre.

Si se ha elegido el espesor del aislante entre capas, se pueden calcular todos los otros parámetros deseados.

En este artículo se describen tales procedimientos y métodos. Con el conjunto de condiciones previas que prevalezcan, (impuestas o elegidas) están destinados a determinar la geometría que produzca las mínimas pérdidas.

3. PROCEDIMIENTOS DE DISEÑO

El procedimiento de diseño está organizado siguiendo las siguientes cinco fases:

I Adquisición de las condiciones previas.

II Determinación de los devanados de potencia ideales.

III Su evaluación según las pérdidas en el devanado y la altura requerida. (De acuerdo con el resultado, el procedimiento de diseño se bifurca hacia la Fase IV ó V, o es necesario empezar de nuevo.)

IV Determinación de la combinación óptima de diseños no ideales que cabrán en la altura disponible.

V Finalización del diseño.

Nota: Aquí el término ideal se utiliza para describir devanados diseñados para unas pérdidas mínimas sin tener en cuenta la altura del carrete necesaria. Los devanados no ideales tienen una altura inferior a la necesaria en los ideales, y unas pérdidas lo más bajas posible que permita esta altura.

3.1. Fase 1: Condiciones límite

3.1.1. Condiciones límite impuestas

Las condiciones límite impuestas vienen determinadas por las exigencias del circuito y el núcleo elegido (Partes 1ª y 2ª de esta serie para transformadores directos y simétricos. Partes 1ª y Vol. 21 nº 7, pág. 267, para transformadores directos).

1. Relacionadas con el núcleo:

–Frecuencia de funcionamiento.

–Pérdidas máximas admisibles en el devanado P_w máx.

–Relación de espiras preliminar entre primario y secundario r'.

En transformadores directos y simétricos:

–Número de espiras del secundario N_{sec}.

–Corriente eficaz secundaria con carga máxima I_{e2}.

En transformadores indirectos:

–Número de espiras del primario N_1.

–Corriente eficaz del primario con carga máxima I_{e1}.

–Corriente eficaz del secundario con carga máxima I_{e2}.

2. Relacionadas con el circuito.

–En el caso de aislamiento de la red, distancia antiarco c.

–Datos sobre otros devanados que no sean de potencia, tales como devanados desmagnetizadores y sensores.

–Secundario único o múltiple.

3.1.2. Condiciones límite elegidas

1. Configuración del devanado.

Elección entre configuración sencilla (con C = 1) o configuración partida o intercalada (con C = 2); ver secciones 4.1.1. y 5.1. (Vol 22 n.º 5). En el último caso, decidir cual devanado será el partido y cual quedará en el medio. (Lo normal es partir el devanado de mayor número de espiras). Trazar el croquis de la disposición de los devanados (no a escala), incluyendo todos los auxiliares y/o los devanados con múltiples salidas, como muestra la figura 4. Trazar también el diagrama de la dispersión de flujo (o NI) y determinar para cada devanado de potencia el valor de ν, la relación entre la densidad de flujo disperso máxima y mínima a lo largo de la altura del devanado. Normalmente $\nu = 0$, pero en los transformadores con múltiples salidas $\nu \neq 0$, ver sección 4.5.1. en Vol. 22 n.º 5, Octubre 1983.

En el caso de transformadores indirectos, trazar el diagrama de la dispersión de flujo tanto para el periodo de conducción del primario como para el periodo de conducción del secundario, ver sección 4.5.3. (Vol. 22 n.º 5). En los transformadores simétricos ver la sección 4.5.2. (Vol. 22 n.º 5)

2. Forma de los conductores.

Se supone incialmente que los conductores son sencillos y redondos. Los resultados que se obtengan así conduciran a la elección final del conductor.

3.1.3. Condiciones límite deducidas.

1. Frecuencia efectiva.

Si previamente se conoce la forma de onda de la corriente gracias a anteriores experiencias, se puede conocer la frecuencia f_e mediante el análisis de la forma de onda de la corriente, como se dan en la sección 6 (Vol. 22 n.º 5). Si la forma de onda es desconocida, se supone que f_e es la frecuencia de conmutación en kHz.

2. El espesor del efecto peculiar en el cobre a 100° C es:

$\Delta_e = (5{,}62/f_e)$ (mm)

con f_e en kHz.

3. Número de espiras.

a. Transformadores directos y simétricos:
secundario, $N_2 = N_{sec}/C$
primario, $n_1 = N_{sec}r'$.
Inicialmente se redondea n_1 hasta el siguiente número entero par que es ahora N_{prim}. Es esencial que N_{prim} sea par en los devanados partidos y se evita también con ello un nuevo redondeo si una parte del devanado tiene dos capas. Entonces:

$N_1 = N_{prim}/C$.

b. Transformadores indirectos:
Un transformador indirecto puede tener una configuración partida o entrelazada para reducir la autoinducción dispersa, pero esto no reduce las pérdidas en el devanado. Evidentemente, el número de espiras de un devanado partido debe redondearse a un número par.

$N_2 = N_1/r'$

redondeado a un número entero.

c. Devanados con múltiples salidas (ver también la sección 4.5.1., Vol. 22 n.º 5)
–Se calcula (como se describió en la 2ª parte de esta serie Vol. 22 n.º 3) para la salida con tensión inferior, es decir con el número de espiras más bajo, y se redondea hasta el número entero inmediatamente superior.
–Para obtener el número de espiras de las otras salidas se divide la tensión de salida deseada por el número de voltios por espira del devanado de tensión más baja. Se redondea el número de espiras de todas las salidas al número entero más próximo.
–Se comprueba si con estos números de espiras las diversas tensiones de salida caen dentro de los límites exigidos.
–Si no es así, se aumenta en una unidad el número de espiras del devanado de más baja tensión, y se repiten los cálculos empezando por el número de voltios por espira.
–Cuando se ha determinado el número de espiras para una tensión de salida correcta, se corrige el número de espiras del primario utilizando el último valor calculado de voltios por espira.

4. Ventana para el devanado.

a. Anchura del devanado $b_w = B_{CF} - c$, figura 1.

b. Altura disponible: la altura disponible para el total de devanados de potencia es H_{CF} menos:
— la previsión de espacio para un contacto imperfecto entre capas, aislamientos y pantallas;
— la altura de las pantallas y su aislamiento (C veces), ver sección 4.5.4. (Vol. 22 n.º 5);
— la altura de los devanados auxiliares que manejan poca o ninguna potencia, tales como:
- el devanado sensor en el lado primario del apantallado que puede también suministrar algo de potencia para el circuito de control,
- el devanado desmagnetizador.

Estos devanados no se calculan para pérdidas mínimas. Para ahorrar altura se suponen de una sola capa con un paso igual a:

$t = b_w/(N + 1)$.

Se elige un tamaño de alambre tal que $t_{min} \leq t$ y $d \leq \Delta_e$. Entonces, con un aislamiento entre capas de espesor adecuado para el paso del devanado, al altura necesaria es:

$H = d_o + i$.

La altura que queda después de todas las deducciones dividida por C es H_a, la altura disponible para una porción de los devanados primario y secundario.

3.2. Fase II: Determinación de los devanados de potencia ideales

- Para transformadores simétricos, con salidas múltiples e indirectos ver la sección 4.5. (Vol. 22 n.º 5).
Como todavía no se conoce el valor de p, se supone inicialmente que los devanados tienen varias capas.

Si durante el proceso de diseño, se comprueba que esta suposición es incorrecta, se pasa a continuar el diseño de acuerdo con el procedimiento para devanados de una sola capa.
Se sigue el procedimiento que figura a continuación para todos los devanados de potencia.

3.2.1. Devanados multicapa ideales de alambre redondo y mazizo.

1. Se calcula $d_\infty = \left(\frac{17{,}1 b_w}{N f_e}\right)^{1/3}$

2. Si $\upsilon = 0$ se toma el valor de C_p de la tabla adjunta. Si p no es conocida, se toma p = 1,5 para los devanados intercalados y p = 2 en los otros casos.

p	1,5	2	2,5	3 a 4,5	>4,5	si p>3 compruébese
C_p	1,06	1,03	1,02	1,01	1	si hay errores

Si $\upsilon \neq 0$ se calcula $C_p = \sqrt{\frac{1-\upsilon}{(1-\upsilon^3)^{1/3}}}$

se calcula entonces $d_{id} = d_\infty C_p$.

3. Se elige el alambre de tamaño normalizado más próximo de la tabla de alambres que se da en el apéndice (Vol. 22 n.º 5) y se toma nota de d, d_o, t_{min} y $r_{c.c.}$

4. *Número de capa.*

a. $p_{id} = \frac{N}{b_w/t_{min} - 1}$

Nota: esta expresión es válida solamente con t_{min} según el párrafo 3.
— Si $p_{id} \leqslant 1{,}5$ puede ser preferible la alternativa de usar hoja o tira, ver sección 3.2.3.
— Si $\upsilon = 0$ y $p_{id} \leqslant 1$, la expresión de d_∞ del párrafo 1 no es válida, Pásese al procedimiento para devanado en una sola capa, sección 3.2.2.

b. Se halla p redondeando p_{id} hacia arriba hasta el valor adecuado más cercano: a un valor múltiplo de 0,5 para los devanados entrelazados, y a un valor entero en los otros casos.

c. Se calcula $N_\lambda = N/p$. Si el valor no es entero se considera la adaptación de N para facilitar la construcción. Se empieza de nuevo con el nuevo valor de N.

d. Si $\upsilon = 0$, se comprueba que el valor de p es igual al supuesto en el párrafo 1. Si no es así, se repite desde el párrafo 2 utilizando el valor de p correcto.

5. Se determina el paso del devanado $t = b_w/(N_\lambda + 1) = pb_w/(N + p)$. N_λ puede no ser el mismo en todas las capas (párrafo 3 c); lo que dará como resultado diferentes valores de t. Recuérdese que todas las capas deben ocupar el total de la anchura b_w. No es admisible una diferencia mayor a una espira en N_λ.

6. Se elige un aislamiento entre capas, de espesor i, adecuado al paso del devanado y se calcula la altura necesaria $H_{id} = p(d_o + i)$.

7. El factor de resistencia $F_R = 1 + 1/2(d/d_{id})^6$ cuando $d/d_{id} < 1{,}25$. Pero cuando p = 1,5, esta expresión es válida solamente para $d/d_{id} < 1{,}15$.

8. La resistencia en c.a. por metro de longitud del alambre es $r_{c.a.} = F_R r_{c.c.}$.

9. Las pérdidas en el devanado completo (de C partes) son $P_w = CI_e^2 N \lambda_{av} r_{ca}$, tomando como longitud de la espira media λ_{av}, el valor de m correspondiente al carrete lleno.

Una vez hallado el diseño ideal de todos los devanados de potencia utilizando este procedimiento, se sigue con la sección 3.3. (Fase III).

3.2.2. Devanados de una capa y de media capa de alambre macizo y redondo.

Este procedimiento se aplica solamente cuando $\upsilon = 0$.
Partiendo del punto 4a del proceso anterior, se toma p = 1.

1. Paso del devanado $t = pb_w/(N + p)$.

2. Se selecciona de acuerdo con la tabla de alambres, el normalizado para el que $t_{min} \leqslant t$ y se toma nota de d, d_o y r_{cc}. Se elige también un aislamiento entre capas de espesor adecuado i.

3. $H = p(d_o + i)$.

4. $\varphi = \sqrt{(0{,}124 f_e d^3/t)}$, ($f_e$ en kHz, d y t en mm).
Nota: Si f_e difiere de la frecuencia de conmutación, se utiliza el valor que sea más bajo.

5. El valor de F_R se obtiene de la figura 2. Para valores fuera de su márgen, $F_R = p\varphi$.

6. $r_{ca} = F_R r_{cc}$.

7. $P_w = CI_e^2 N \lambda_{av} r_{ca}$, en donde λ_{av} está en m.

En el caso de devanados entrelazados, considérese la posibilidad de devanado de tira u hoja, sección 3.2.3. Si se prefiere el devanado de alambre, y si el punto 4 es igual o mayor que 4, probablemente un devanado de media capa tendrá más o menos la misma r_{ca}, ya que tendrá un alambre de tamaño aproximadamente la mitad

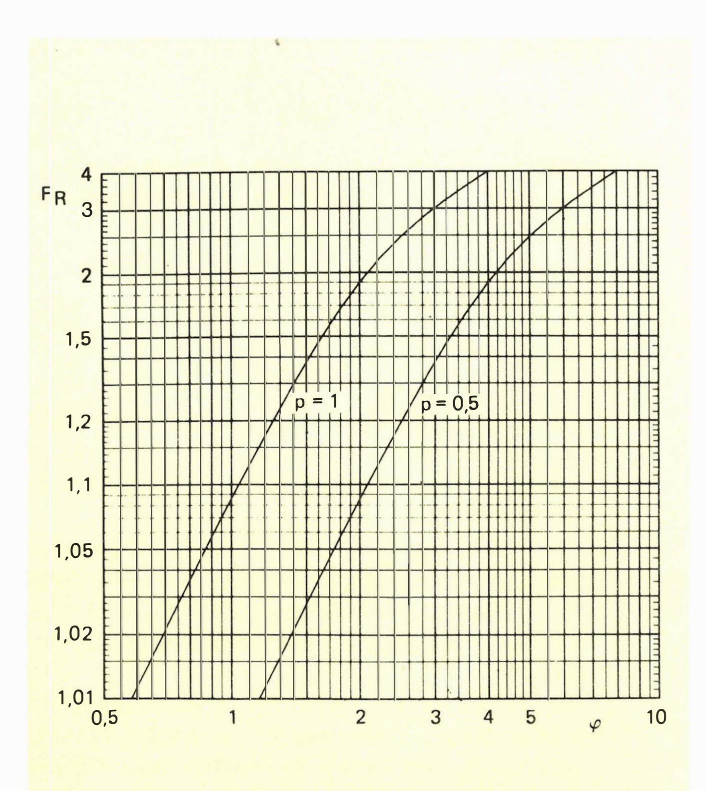


Figura 2.- F_R en función de φ para devanados sencillos o de media capa. Por encima de $F_R = 4$ se toma $F_R = \varphi p$

y alrededor de la cuarta parte de cobre, en cuyo caso se deberá seguir utilizando p = 0,5.

Una vez hallado el diseño ideal de todos los devanados de potencia, se pasa a la sección 3.3. (Fase III).

3.2.3. Devanados ideales con tira u hoja

1. Si $v = 0$, leer el valor de C_N en la tabla.

N	0,5	1	1,5	2	2,5	3 a 4,5	≥ 5
C_N	1,69	1,19	1,06	1,03	1,02	1,01	1

Si $v \neq 0$, se calcula $C_N = \left\{ \dfrac{(1-v)^3}{1-v^3} \right\}^{1/4}$

Se determina entonces f_e (kHz)

$$h_{id} = C_N \sqrt{\frac{9{,}74}{N f_e}}$$ con f_e en kHz.

2. Se elige el espesor de la tira u hoja disponible más cercano h.

3. $F_R = 1 + (1/3)(h/h_{id}1)^4$ cuando $h/h_{id} < 1{,}4$.

4. $r_{ca} = F_R/(45 b_w h)\,\Omega/m$ (b_w y h en mm).

5. $P_w = C I_e^2 N \lambda_{av} r_{ca}$.

6. Se elige un aislamiento entre capas de espesor i, y entonces $H_{id} = N(h + i)$.

Nota: este procedimiento es válido para el cobre a 100° C, resistividad 1/45 $\Omega mm^2/m$. Puede ser adaptado al conductor de aluminio (62% de resistividad mayor a 100° C). Para ello se sustituye en la expresión de h_{id} (punto 1) 9,74 por 15,8 y en el punto 4, 45 por 28.

Se compara P_w según el punto 5 con la versión del devanado con alambre (sección 3.2.1., punto 9, o sección 3.2.2. punto 7) y se elige la solución ideal con menor r_{ca}. Una vez hallados los diseños ideales de todos los devanados de potencia, se pasa a la sección 3.3. (Fase III).

3.3. Fase III: Evaluación del diseño con respecto a las pérdidas y la altura del devanado

El éxito de un diseño se juzga sobre la base del margen de pérdidas en el devanado P_m y de la altura que queda libre H_r.

El márgen de pérdidas en el devanado se calcula a partir de $P_{w\,max}$ y el total de pérdidas en los devanados de potencia que se obtuvieron en la sección 3.2.1. (punto 9), sección 3.2.2. (punto 7) y sección 3.2.3. (punto 5). La altura que queda libre se calcula a partir de H_a obtenida en la sección 3.1.3. (punto 4b) y las alturas de los devanados de potencia obtenidas en la sección 3.2.1. (punto 6), sección 3.2.2. (punto 3) y sección 3.2.3. (punto 6).

La evaluación puede tener cuatro posibles resultados:

- *P_m y H_r ambos positivos*: Intento de diseño adecuado, se sigue con la sección 3.6. (Fase V).
- *P_m y H_r ambos negativos*: Las condiciones previas no permiten un diseño adecuado. Se debe intentar de nuevo, por ejemplo con una frecuencia de funcionamiento más alta o con un núcleo más grandes.
- *P_m positivo y H_r negativo*: Ocurre frecuentemente especialmente con frecuencias bajas. Se debe probar de nuevo con devanados no ideales que ocupan menos altura. Sección 3.5. (Fase IV).
- *P_m negativo y H_r positivo*: Se deben reconsiderar las condiciones iniciales elegidas y empezar de nuevo. Los datos de la sección 5 pueden ser útiles. Algunas de las consideraciones básicas son:
  - Los diseños con devanados partidos/intercalados tienen unas pérdidas más bajas que los simples, especialmente a altas frecuencias.
  - Los devanados con cinta u hoja tienden a producir menores pérdidas que los devanados de alambre de una sola capa.
  - Si H_r es grande, se puede probar de sustituir un devanado de alambre sencillo por otro de varios alambres en paralelo, o de cable. El procedimiento de diseño figura en la sección 3.4. También es posible utilizar devanados de cable de Litz si H_r es particularmente grande. Evalúese el resultado de nuevo.

Si la adopción de una de estas medidas dá como resultado que tanto H_r como P_m, sean positivos, el diseño es adecuado; si no es así pruebe diseñar de nuevo con una frecuencia más elevada o con un núcleo mayor.

3.4. Alternativas de diseño: devanados con múltiples alambres con cable o cable de Litz

3.4.1. Devanados ideales con alambres múltiples.

Véase la sección 5.2.2. para adquirir datos y la posibilidad de reducir pérdidas.

1. Se elige el número de alambres en paralelo M_s normalmente 2 o 3.

2. Se sigue el procedimiento de diseño para devanados ideales de varias capas de alambre macizo y redondo, sección 3.2.1., como si el número de espiras fuera n_sN. Si el punto 4a dá como resultado $p_{id} \leqslant 1$, se sigue con el procedimiento de diseño para una sola capa, sección 3.2.2, reemplazando de nuevo N por n_sN.

3. Se divide el valor de r_{ca} por n_s para hallar la resistencia en c.a. de los n_s alambres en paralelo.

3.4.2. Devanados ideales con cable.

El cable consiste en unos cuantos cabos de alambre aislado retorcidos para formar un manojo. El diámetro de los cabos no es lo suficientemente pequeño para que las pérdidas por corrientes parásitas sean despreciables. Para más datos ver la sección 5.2.3.

El paso mínimo del devanado con cable de n_s cabos es $n_t t_{min}$, y la altura de una capa sin aislamiento es $n_h t_{min}$, en donde t_{min} es el paso mínimo que figura en el apéndice en las tablas de alambres para un solo cabo. Los valores de n_t y n_h para cables experimentales crudos aparecen en tabla adjunta como orientación.

n_s	4	5	6	7	8	9	10
n_t	2,45	2,94	2,98	3,11	3,61	3,89	4,34
n_h	2,31	2,69	2,93	2,93	3,16	3,16	3,26

3.4.2.1. Devanados multicapa de cable

1. Se elige n_s. El cable de 7 cabos es el que da el mejor coeficiente de espacio (cobre).
2. Si $\upsilon = 0$ se toma el valor de C_p de la tabla que figura a continuación. Si p no es conocido, se toma p = 1,5 para devanados entrelazados, y p = 2 en los otros casos.

p	1,5	2	2,5	3 a 4,5	4,5	si p>3 compruébese
C_p	1,06	1,03	1,02	1,01	1	si hay errores

Si $\upsilon \neq 0$, se calcula $C_p = \sqrt{\dfrac{1-\upsilon}{(1-\upsilon^3)^{1/3}}}$

Entonces

$$d_{id} = C_p \left(\frac{17{,}1 b_w}{n_s N f_e} \right)^{1/3}$$

3. Se elige el alambre de tamaño normalizado más próximo de acuerdo con la tabla de alambres, y se toma nota de d, d_o, t_{min} y r_{cc}.

4. Número de capas:
   a. $$p_{id} = \frac{N}{b_w/(n_t t_{min}) - 1}$$

   Nota: La expresión es únicamente válida para t_{min} de los pasos anteriores. Si $p_{id} \leqslant 1$ no se utiliza la expresión del punto 2; se pasa a la sección 3.4.2.2.

   b. Se halla p por redondeo hacia arriba de p_{id} al valor adecuado más cercano. En devanados entrelazados, se redondea a múltiplos de 0,5, en los otros casos, se redondea a números enteros.

   c. Se calcula $N_\lambda = N/p$. Si no es todavía un número entero considérese la posibilidad de adaptar N para facilitar la construcción. Se empieza de nuevo utilizando el nuevo valor de N.

   d. Si $\upsilon = 0$, se comprueba que el valor obtenido de p es el supuesto en el punto 2. Si no es así, se repite desde el punto 2 utilizando el valor de p correcto..

5. Paso del devanado $t = b_w/N_{\lambda + 1)} = pb_w/=(N + p)$. N_λ puede no ser el mismo en todas las capas. Esto dará como resultado diversos valores de t, y a que todas las capas deben ocupar el total de la anchura para devanar. No se admite que haya diferencias de más de una espira en N_λ.

6. Se selecciona un aislamiento entre capas de espesor adecuado i para el paso del devanado. La altura necesaria es $H = p(n_h t_{min} + i)$ en donde n_h se obtiene de la tabla de la sección 3.4.2.

7. El factor de resistencia es $F_R = 1 + 1/2(d/d_{id})^6$.

8. La resistencia por metro de longitud del cable es $r_{ca} = F_R r_{cc}/n_s$ donde r_{cc} es la resistencia por metro de longitud de cable.

9. $P_w = CI_e^2 N \lambda_{av} r_{ca}$ en donde λ_{av} está en m.

3.4.2.2. Devanados de una sola capa y de media capa de cable

Este procedimiento se aplica solamente si $\upsilon = 0$. Partiendo de la sección 3.4.2.1., punto 4a, se toma p = 1.

1. El paso del devanado es $t = pb_w/(N + p)$.

2. De acuerdo con la tabla de hilos, se elige el espe-

sor del cable para el cual $t_{min} \leqslant t/n_t$ y se toma nota de d, t_{min}, y r_{cc}. Se elige también el aislamiento entre capas de espesor i adecuado para el paso del devanado.

3. La altura necesaria es $H = p(n_h t_{min} + i)$.

4. $\varphi = \sqrt{(0{,}124 n_s f_e d^3/t)}$. Nota: Si f_e es diferente de la frecuencia de conmutación, se utiliza el más bajo de los dos valores (en kHz).

5. Se obtiene el valor de F_R de la figura 2. Para valores fuera del márgen de la figura 2, $F_R = p\varphi$.

6. La resistencia en c.a. por metro de longitud del cable es $r_{ca} = F_R r_{cc}/n_s$, donde r_{cc} es la resistencia en c.c. de un metro de longitud del cable.

7. Las pérdidas en el devanado son $P_w = CI_e^2 N \lambda_{av} r_{ca}$, en donde λ_{av} está en m.

Si φ del punto 4 es más grande o aproximadamente igual 4, puede resultar preferible el diseño de media capa con devanados entrelazados.

3.4.3 Devanados de cable de Litz

El cable de Litz es tomado aquí como un tipo de cable en el que los cabos son tan finos ($d \ll \Delta_e$) como para que los efectos de las corrientes parásitas se puedan despreciar. Su principal desventaja es su bajo factaor de espacio (cobre), a menudo solamente del 25 al 30%. El cable de Litz está normalizado y disponible comercialmente. Las normas especifican el número de cabos y su diámetro, el diámetro total y su resistencia en c.c. (ver también la sección 5.2.4.).

El esfuerzo mecánico deforma al cable de forma que la anchura de la capa, así como el paso mínimo del devanado es mayor que el diámetro total del cable, pero la altura de la capa e menor.

1. Conocida la corriente en el devanado i_x se selecciona un cable de n_s cabos de diámetro d tal que $\pi d^2 n_s \cong I_x$. La densidad de corriente resultante será de alrededor de 4 A/mm².

2. Debido a la deformación, el paso del devanado es $t \cong 1{,}2 d_o$, en donde d_o es el diámetro total del cable.

3. El número provisional de capas es $p' = Nt/(b_w - t)$.

4. Si p' está dentro del 10% del número entero inferior más próximo, el devanado con este valor más bajo puede ser factible si se hace con cuidado. De lo contrario se toma el valor de p entero superior más próximo. Se calcula entonces $n'_s = n_s(p/p')^2$.

5. Se elige un cable de Litz normalizado con cabos del mismo diámetro, y de número de cabos lo mayor que sea posible, pero inferior a n'_s.

6. La altura necesaria para el devanado será inferior a $H = p(d_o + i)$, en donde i es el espesor del aislamiento entre capas.

7. La resistencia en c.c. por metro de longitud se da generalmente a 20° C, y para obtener la resistencia a 100° C se multiplica este valor por 1,3. Se calcula entonces $P_w = CI_e^2 N \lambda_{av} r_{cc}$, poniendo λ_{av} en m.
   Nota: Si todos los devanados del transformador son de cable de Litz, la configuración del devanado partido/intercalado no conduce a unas pérdidas más bajas.

Si no está disponible el cable de Litz adecuado, el procedimiento descrito puede ser adaptado para utilizar múltiples cables de Litz con un método similar al usado para el alambre múltiple, sección 3.4.1.

3.5. FASE IV: Determinación de la combinación óptima de diseños no ideales

Cuando los diseños ideales sobrepasan el espacio para devanar, se tienen que utilizar diseños no ideales. En primer lugar, se obtienen si es posible unas cuantas versiones de diseños no ideales del primario y del secundario. El procedimiento de acomodación mostrará entonces que combinación cabe en la altura disponible. La que obtenga el mínimo de pérdidas es la que puede usarse como diseño final.

3.5.1. Versiones de diseños no ideales con alambre redondo y macizo

Las versiones no ideales de diseños de devanados se obtienen simplemente por reducciones sucesivas del número de capas para reducir la altura del devanado.

El procedimiento que se da en esta Sección no es válido cuando inicialmente p = 1. En este caso se utiliza el procedimiento de la sección 3.2.2. Sin embargo, sigue siendo válido si el punto 2 conduce a valores de $p \leqslant 1$.

1. Se toma nota de b_w y λ_{av} (en m) del carrete, y de N, I_e, p, t, d, H, r_{ca} y P_w del diseño ideal.
   Una tabla como la que figura más adelante se considera una herramienta adecuada.

2. Se reduce p en un paso
   – de 0,5 con devanados entrelazados.
   – de 1 en los otros casos.

3. Si $N_\lambda = N/p$ no es un número entero se considera el adaptar N para conseguir un número entero de espiras por capa. Si esta adaptación es posible se

anula la anterior. Se calcula el paso del devanado.

$t = pb_w/(N + p)$.

4. Se elige (con la tabla de alambres) el espesor del alambre normalizado para el cual $t_{min} \leqslant t$ y se toma nota de d, d_o, y r_{cc}. Se elige un aislamiento entre capas de espesor i adecuado.

5. la altura necesaria es

$H = p(d_o + i)$.

6. El factor de resistencia

$F_R = 1 + 1/2(d + d_{id})^6$.

Si $p_{id} > 1$, esta expresión es válida para $p \leqslant 1$, pero no lo es en el caso de que $p_{id} \leqslant 1$.

7. La resistencia por metro de longitud del hilo es $r_{ca} = F_R r_{cc}$.

8. Las pérdidas del devanado son

$P_w = CI_e^2 N \lambda_{av} r_{ca}$

Para cada versión del diseño, se repite este procedimiento partiendo del punto 2.

Una vez obtenidas varias versiones, tantas como sea posible, de todos los devanados de potencia, se sigue con el procedimiento 3.5.4.

Ejemplo: En la siguiente tabla de versiones del diseño, la verisón de 3 capas es el diseño ideal, y las otras se obtuvieron usando el procedimiento anterior.

Primario: partido, C = 2, b_w = 13,4 mm, d_{id} = 0,437 mm I_e = 0,565 A, λ_{av} = 0,053 m.

p	3	2	1
N	57	58	57
t	0,670	0,447	0,231
d	0,450	0,355	0,180
d_o	—	0,414	0,222
r_{cc}	—	0,225	0,873
F_R	—	1,144	1,002
r_{ca}	0,223	0,257	0,875
P_w	0,430	0,505	1,688
i	—	0,06	0,06
H	1,728	0,948	0,282

3.5.2. Versiones no ideales del diseño de devanados con tira u hoja

En este caso, la reducción de la altura se consigue utilizando un conductor menos grueso.

1. Se toma nota de b_w y λ_{av} del carrete y de N, I_e h_{id} (antes de redondear) h, i, r_{ca}, H y P_w. Se tabulan de la misma manera que se muestra más adelante.

2. Se toma para h el valor disponible más cercano por debajo del utilizado en el último diseño, y se elige el aislamiento entre capas de espesor i más adecuado.

3. El factor de resistencia es $F_R = 1 + (1/3)(h/h_{id})^4$.

4. La resistencia por metro del condutor es $r_{ca} = F_R/(45b_w h)$.

5. Las pérdidas en el devanado son $P_w = CI_e^2 N \lambda_{av} r_{ca}$.

6. La altura necesaria es $H = N(h + i)$.

Para cada versión sucesiva, se repite desde el punto 2 en adelante.

Una vez que se han obtenido varias versiones de, preferiblemente, todos los devanados de potencia, se sigue con el procedimiento de la sección 3.5.4.

Ejemplo de tabla de versiones del diseño con conductor en tira.

Secundario: entrelazado, C = 2, N = 4, b_w 13 mm. h_{id} = 0,22 mm, I_e = 8,05 A, λ_{av} = 0,053 m.

h	0,2	0,15	0,1	0,073
i	0,1	0,06	0,06	0,04
F_R	—	1,069	1,014	1,004
r_{ca}	0,0104	0,0122	0,0173	0,0235
P_w	0,286	0,335	0,475	0,646
H	1,20	0,84	0,64	0,452

3.5.3. Diseños alternativos del devanado de altura reducida

Alambre múltiple: Cambiar n_s siguiendo el procedimiento de la sección 3.4.1. Es difícil prever el valor de n_s que es mejor para empezar con el procedimiento siguiente cuando el márgen de pérdidas es positivo.

- Si $p_{id} > 1$, se utiliza el procedimiento de la sección 3.5.1., pero dividiendo (punto 3) y r_{cc} (punto 4) por n_s.
- Con devanado entrelazado, si $p_{id} \leqslant 1$ y p = l, se usa el procedimiento 3.2.2. para diseñar un devanado de media capa, dividiendo de nuevo (punto 1) y r_{cc} (punto 2) por n_s.

Cable: Se utiliza el procedimiento de la sección 3.4.2.1 de la siguiente forma.

- Si $p_{id} > 1$, se comienza en el punto 4b y se continua con valores de $p < p_{id}$.
- Con devanados entrelazados, si $p_{id} \leqslant 1$ y p = 1 se utiliza el procedimiento de la sección 3.4.2.2. con p = 0,5.

Cable de Litz: Se usa el procedimiento de la sección 3.4.3. con valores más bajos de p.

Una vez obtenidas varias versiones de, preferiblemente, todos los devanados de potencia, se sigue con el procedimiento de la sección 3.5.4.

3.5.4 Procedimiento de acomodación

Este procedimiento trata de obtener combinaciones de versiones del diseño que quepan en la altura disponible para el devanado, junto con sus pérdidas totales.

1. Se calcula la altura máxima admisible para todas las versiones del primario, como muestra la tabla que figura más adelante.

   $$H_{2máx} = H_a - H_1.$$

   Se anota también la disipación del primario P_{w1} de todas las versiones.

2. Se elige, para cada versión del primario, el secundario que más aproximadamente llena $H_{2\,máx}$ y se toma nota de su disipación $P_{w\,2}$.

3. Se calcula la altura libre que queda

   $$H_r = H_{2\,máx} - H_2$$

   y las pérdidas totales del devanado

   $$P_w = P_{w\,1} + P_{w\,2}.$$

4. Se elige la combinación con el valor de P_w más bajo.

La siguiente tabla muestra el procedimiento de acomodación de un transformador con dos devanados de potencia. Los mismos principios son aplicables a transformadores con más devanados de potencia, incluso aunque el número de combinaciones sea grande. Se puede evitar mucho trabajo si no son tomadas en consideración las versiones del diseño con excesivas pérdidas por mm de altura.

Tabla que muestra el procedimiento de acomodación con H_a = 1,778 mm y $P_{w\,máx.}$ = 1,23 W.

Versiones del primario	p1	3	2		1
(partido, alambre sencillo)	$P_{w\,1}$ (W)	0,430	0,505		1,688
ver sección 3.5.1.	H_1 (mm),	1,728	0,948		0,282
Altura disponible para el secundario	$H_{2\,máx}$	0,050	0,830		1,496
Versiones del secundario	H_2 (mm)	—	0,84	0,64	1,20
(partido, intercalado)	h (mm)	—	0,15	0,1	0,20
ver sección 3.5.2.	$P_{w\,2}$(W)	—	0,335	0,475	0,286
Altura sobrante	H_r (mm)	—	–0,01	0,19	0,296
Pérdidas totales del devanado	P_w (W)	—	0,840	0,980	1,974

Como las pérdidas máximas admisibles en el devanado son de 1,23 W, el primario de 2 capas combinado con el secundario que utiliza tira de 0,1 mm, resulta ser un diseño satisfactorio. No hay necesidad de considerar el secundario con tira de 0,15 mm, aunque quizá el exceso de altura de 0,02 mm (C = 2) podría caber con un bobinado cuidadoso.
Nota: El ejemplo es para devanado partido/intercalado (C = 2), de forma que las alturas de los devanados son para una parte de cada devanado.

3.6. FASE V: Finalización del diseño

Con el fin de preparar el diseño del transformador para su producción son necesarios otras cuatro etapas más.

1. Comprobar que el camino de diseño seguido es correcto, y que no se han deslizado errores. Además asegurarse de que se tuvo en cuenta el valor adecuado del factor C de configuración del devanado.

2. Hacer un croquis de la sección de los devanados en la ventana del carrete. Calcular las longitudes de los conductores necesarias para cada devanado utilizando las longitudes reales de las espiras medias. Con devanados de alambre, comprobar que N_l espiras del alambre elegido caben en la anchura para devanar, es decir, que $b_w \geqslant (N_l + 1)t_{min}$.

3. Antes de la evaluación del prototipo, hacer una estimación final del aumento de temperatura del transformador utilizando las pérdidas en el devanado recalculadas según las longitudes de los conductores obtenidas en el paso anterior.

4. Para preparar la producción, recopilar toda la información necesaria acerca del núcleo y el carrete, los devanados y el aislamiento entre capas, pantallas y sus aislamientos, aislamiento entre devanados y terminaciones. Especificar el paso de los arrollamientos: Los devanados no son generalmente con espiras juntas ya que todas las capas deben tener la misma anchura.

Con esto finaliza el procedimiento de diseño práctico. Los siguientes párrafos contienen solamente información complementaria.

En el próximo número de esta revista, Vol. 22 n.º 5, octubre de 1983, continuaremos esta parte que hemos optado dividir en dos debido a su gran extensión.

Tabla 1

Lista de símbolos (solamente para la 3ª parte)

símbolo	*unidad**	*definición*
b	mm	anchura del conductor (rectangular)
b_w	mm	anchura real del devanado
B	T	densidad de flujo disperso
B_{CF}	mm	anchura del carrete (o ventana para devanar)
c	mm	distancia anti-arco necesaria, según la norma de aislamiento
C	—	factor de configuración del devanado; simple = 1, partido/intercalado = 2
C_N	—	factor de corrección de N (devanados de tira)
C_p	—	factor de corrección de p (devanados de alambre)
d_{co}	mm	diámetro del alambre
d_o	mm	diámetro total del alambre con esmalte
d	mm	diámetro óptimo del alambre con $p \gg 1$
f	Hz	frecuencia de funcionamiento
f_e	kHz	frecuencia efectiva
F_λ	—	factor de espacio (cobre) en el ancho de la capa
F_R	—	relación entre la resistencia en c.a. y en c.c. (a la frecuencia de funcionamiento)
h	mm	altura del conductor, para alambre macizo y redondo $h = d\sqrt{(\pi/4)}$; para conductores en tira, espesor de la tira
H	mm	altura del devanado (parte)
H_a	mm	altura disponible para los devanados de potencia o partes del devanado
H_r	mm	altura que queda libre de devanado: H_a menos la suma de todas las alturas de los devanados de potencia
i	mm	espesor del aislamiento entre capas
I_e	A	corriente eficaz a plena carga
λ_{av}	m	longitud de la espira media
n	n	número de espiras preliminar
n_h	—	factor devanado-altura para cable,
n_s	—	número de cabos del cable
n_t	—	factor de paso del devanado para cable
N	—	número de espiras redondeado en una parte del devanado
N	—	número de espiras por capa
N_{prim}	—	número de espiras redondeado del primario
N_{sec}	—	número de espiras redondeado del secundario
p	—	número de capas
P_m	W	márgen de pérdidas del devanado: $P_{w\,máx}$ menos las pérdidas totales
P_w	W	disipación en los devanados del transformador
$P_{w\,máx.}$	W	disipación máxima admisible en los devanados
r	—	relación de transformación de un transformador
r_{ca}	Ω/m	resistencia en c.a. por unidad de longitud del conductor (en las condiciones que se especifican)
r_{cc}	Ω/m	resistencia en c.c. por unidad de longitud del conductor
R_{ca}	Ω	resistencia en c.a.
R_{cc}	Ω	resistencia en c.c.
t	mm	paso del devanado
t_{min}	mm	paso del devanado mínimo necesario para un determinado tamaño de alambre
T	mm	b_w/N anchura del devanado por relación de espiras
z	—	factor
Δ	mm	espesor revestimiento
ν	—	relación entre la densidad máxima y mínima de flujo disperso dentro de la altura de un devanado
N_O	H/m	permeabilidad del espacio libre: $4\pi \times 10^{-7}$ H/m
ρ	Ωm	resistividad
φ	—	altura efectiva de un conductor, expresado como múltiplo de Δ.

subíndices:

1: perteneciente al primario o a una parte del primario de un transformador.

2: perteneciente al secundario o devanados secundarios de un transformador.

e: valor efectivo.

id: valor ideal (óptimo).

apóstrofo

(como en r) valor preliminar (no redondeado)

*: si no se especifica lo contrario.

Transferencia de datos rápida y sin distorsión en ambientes ruidosos

El HEF4755 es un circuito rápido y versátil para la transmisión o recepción de datos sin distorsión en ambientes eléctricamente ruidosos. Se pueden transferir en serie 8 bits de datos en paralelo en modo síncrono por tres conductores o se pueden transferir en modo asíncrono por un solo conductor. La velocidad máxima de transferencia de datos, con una tensión de alimentación de 10 V, es de 3,2 Megabaudios para la operación síncrona y de 125 kilobaudios para la asíncrona. El circuito ofrece un compromiso óptimo entre la precisión de transmisión y la velocidad, en aplicaciones tales como:

— Sistemas de medición industrial y control remoto con largos trayectos de comunicación.
— Centrales eléctricas e instalaciones de alta intensidad.
— Sistemas de medida y control en centrales nucleares.
— Sistemas de medida y control en vehículos.
— Mangueras de cables en edificios.

La principales características del HEF4755 son:

— Generación del código de inicio y reconocimiento.
— Protección de la longitud del octeto de datos.
— Generación y verificación del octeto de comprobación por redundancia.
— Comprobación de bit por evaluación del nivel del mismo.
— Reconocimiento de tipo de error.
— E/S de 8 bits en paralelo para datos.

La máxima precisión de los datos y la eficiencia de la transferencia están aseguradas por características tales como:

— Cortos bloques de datos (máximo 8 octetos).
— Sincronización del bloque de datos por un reconocimiento fidedigno del comienzo del bloque de datos.
— Sincronización de bit al eliminar la distorsión en el mismo, debido a retardos en el trayecto de los datos.
— Protección de la longitud del octeto de datos para asegurar que la información contiene el número correcto de octetos de datos.
— Verificación por redundancia cíclica para proteger el contenido de la información de un bloque de datos completo.

Una importante característica adicional en el modo asíncrono, es un bit de comprobación que evalua el nivel lógico de todos los bits mediante un muestreo de 32 veces en síncronismo con el reloj.

Para obtener una versatilidad máxima, el circuito se puede cablear para operar en uno de los 8 modos. Se puede optimizar para aplicaciones específicas mediante un establecimiento previo de condiciones tales como:

— Número de octetos de datos (fijo o variable).
— Distancia Hamming de la verificación por redundancia cíclica (distancia Hamming = 4 ó 6).
— Distorsión de bit aceptable.

La figura 1 es el diagrama de bloques del HEF4755.

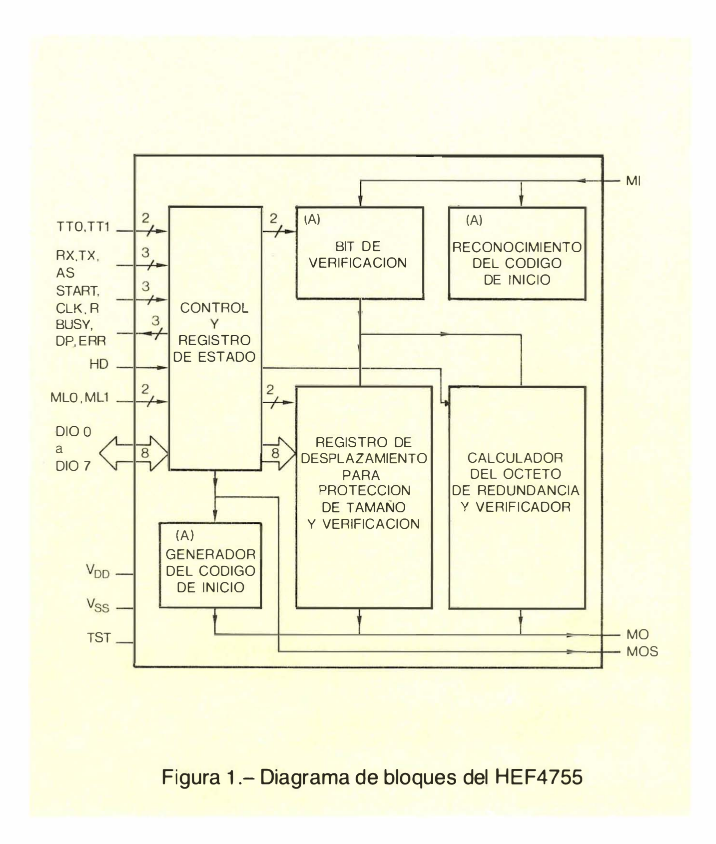


Figura 1.– Diagrama de bloques del HEF4755

Los bloques marcados con A se utilizan solamente en el modo asíncrono. Los nombres de entrada/salida y las funciones son:

TTO, TT1	para establecer una distorsión de bit aceptable.
RX	para establecer el modo de recepción.
TX	para establecer el modo de transmisión.
AS	para establecer el modo asíncrono.
START	entrada para impulso de inicio o señal sincronismo.
CLK	entrada de reloj.
R	entrada de puesta a cero.
HD	para inicializar la verificación por redundancia de la distancia Hamming.
MLO. ML1	para inicializar el número de octetos de datos.
DIO0 a DIO7	E/S de datos en paralelo procedente del bus o hacia él.
TST	entrada de verificación (debe conectarse a Vss durante la operación normal).
MI	entrada de mensaje (entrada de datos en serie procedentes de la linea).
MO	salida de mensaje (salida de datos en serie hacia la linea).
MOS	sincronismo (marco de datos).

ESTRUCTURA DEL MENSAJE

Los bloques de datos cortos que contengan hasta 7 octetos, se utilizan para asegurar la eficiencia y la seguridad de la transferencia de datos. Un bloque de datos debe contener más de un octeto, porque algunos informes se deben transmitir de una vez para asegurar que un octeto rechazado no estropea el informe total. Un bloque de datos, junto con sus códigos de protección, se llama mensaje y se construye como se muestra en la figura 2.

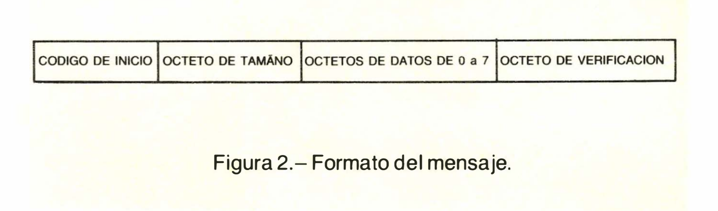


Figura 2.– Formato del mensaje.

Código de inicio

El código de inicio se utiliza solo en el modo síncrono para sincronizar la transferencia de datos. Lo genera el circuito y se distingue fácilmente del resto de la información porque contiene un intervalo de 1,5 bit como se muestra en la figura 3.

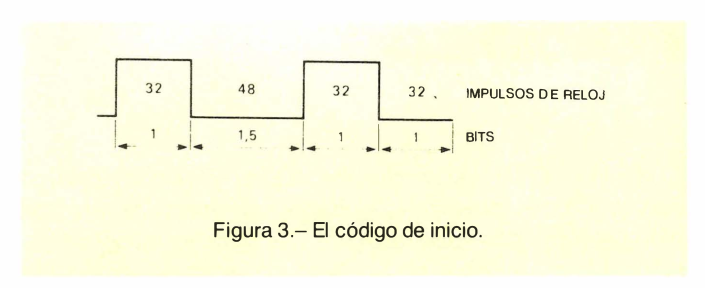


Figura 3.– El código de inicio.

Longitud del octeto

La longitud del octeto se utiliza solo con longitud variable de datos. Ello indica el número de octetos de datos en el bus de datos que esperan ser transferidos. Se construye así:

$$\bar{C}\ \bar{B}\ \bar{A}\ \bar{P}\ \bar{P}\ A\ B\ C$$

donde: $n = C.2^2 + B.2^1 + A.2^0$

y $P = C \oplus B \oplus A$

La longitud del octeto contiene también información en un código simétrico (distancia Hamming = 4).

Octetos de datos

Se puede cablear el circuito para operar con un número fijo de octetos de datos (2, 4 ó 6), o con un número variable (de 0 a 7). No hay protocolo para los octetos de datos, no se usará código alguno, pero siempre deberá haber un número completo de octetos de 8 bits. El número máximo de mensajes diferentes que se pueden transferir viene dado por:

$$2^7 \times 8 \cong 2^{56} \cong 10^{17}.$$

Octeto de verificación por redundancia cíclica (CRC)

El HEF4755 dispone de un octeto de CRC ajustable generador/calculador. El octeto de CRC evita que el octeto de datos sea interpretado incorrectamente. Se calcula en paralelo con el tren de datos. Se transmite como la última parte del mensaje al receptor, en donde se compara con el octeto autocalculado de verificación. En el caso de discrepancia, el receptor ofrece un código de error.

Para su uso en diversas aplicaciones, el calculador del octeto de CRC se situa a una distancia Hamming mínima de 4 utilizando 7 bits, o a una distancia Hamming mínima de 6 utilizando 15 bits. Una distancia Hamming de 4 (6) significa que si dos bloques de datos difieren solo en el valor de un bit, los octetos de CRC correspondientes difieren en el valor 4 (6) bits. Por tanto, todos los bits falsos hasta 3 (5) y cualquier número superior de bits falsos será reconocido. La eficiencia de la detección de error y los polinomios del generador de CRC se dan en el Apéndice.

MODOS DE OPERACION

Modos sincronos de la transferencia de datos

En el modo sincrono (fig. 4), el transmisor y el receptor comparten una sencilla fuente de reloj. La velocidad de transmisión es igual a la frecuencia del reloj, y el inicio de la transferencia del mensaje viene determinado por una señal MOS adicional de sincronismo. Se necesitan tres conductores para datos + octetos de protección, reloj y señal de sincronismo del mensaje. Hay tres modos de transferencia de datos sincrona.

Transmisión de un mensaje con octeto de CRC. Después de aceptar el impulso de INICIO, el transmisor genera la señal de sincronismo en la salida MOS que la aplica a la entrada de INICIO del receptor. El número de octetos de datos en el mensaje (2, 4, 6 o variable) se situa en las entradas ML0 y ML1. La longitud del octeto y los octetos de datos se toman del bus de datos mediante la señal DP. Con un número fijo de octetos, se omite el octeto de tamaño. Los octetos de longitud y de datos se convierten de paralelo a serie y salen por la salida M0. Simultáneamente, el octeto de CRC se calcula y sale después de los octetos de datos.

Recepción de un mensaje con el octeto de CRC. La señal de sincronismo a la entrada de INICIO indica el comienzo de una transferencia de mensaje. Los octetos de datos se desplazan hacia dentro a través de MI, convertidos de serie a paralelo, y pasan octeto a octeto al bus de datos. El estado fijo de los octetos se transmite por el primer flanco del impulso de datos (DP). El octeto de CRC se compara con el octeto autocalculado de verificación para detectar errores de transmisión. Si se reconoce un error de longitud o de código, se almacena la información de error en el registro de estado y se activa la salida ERR.

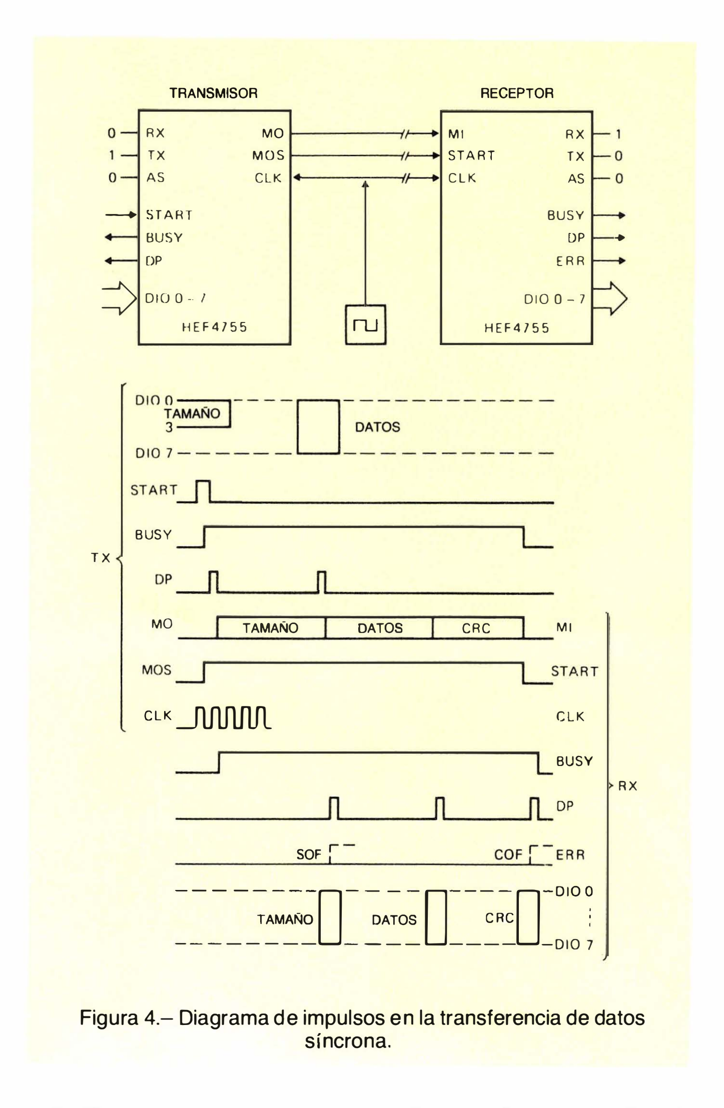


Figura 4.– Diagrama de impulsos en la transferencia de datos síncrona.

Recepción de un mensaje sin el octeto de CRC y transmisión del mismo mensaje con el octeto de CRC. Un mensaje sin un octeto de CRC se recibe y se maneja igual que un mensaje con un octeto de CRC excepto que, una vez que pasa por el bus de datos, el mensaje se transmite simultáneamente en serie por la salida MO. Entonces se añade el octeto de verificación calculado. Si se encuentra un error, la información del mismo se almacena en el registro de estado. No es posible transmitir un mensaje sin un octeto de CRC.

Las figuras 5 y 6 muestran los retardos máximos en el modo síncrono. Se deben tener en cuenta las siguientes observaciones generales:

- La duración del impulso de INICIO en el transmisor debe ser siempre más corto que el mensaje a transferir. Un buen procedimiento para conseguir esto es utilizar la señal de OCUPADO para finalizar el impulso de INICIO. Una señal de INICIO continua ocasionará problemas de funcionamiento.
- El tiempo de recuperación entre dos mensajes debe ser al menos de un bit. Durante este tiempo, la linea de mensaje se debe mantener estable.

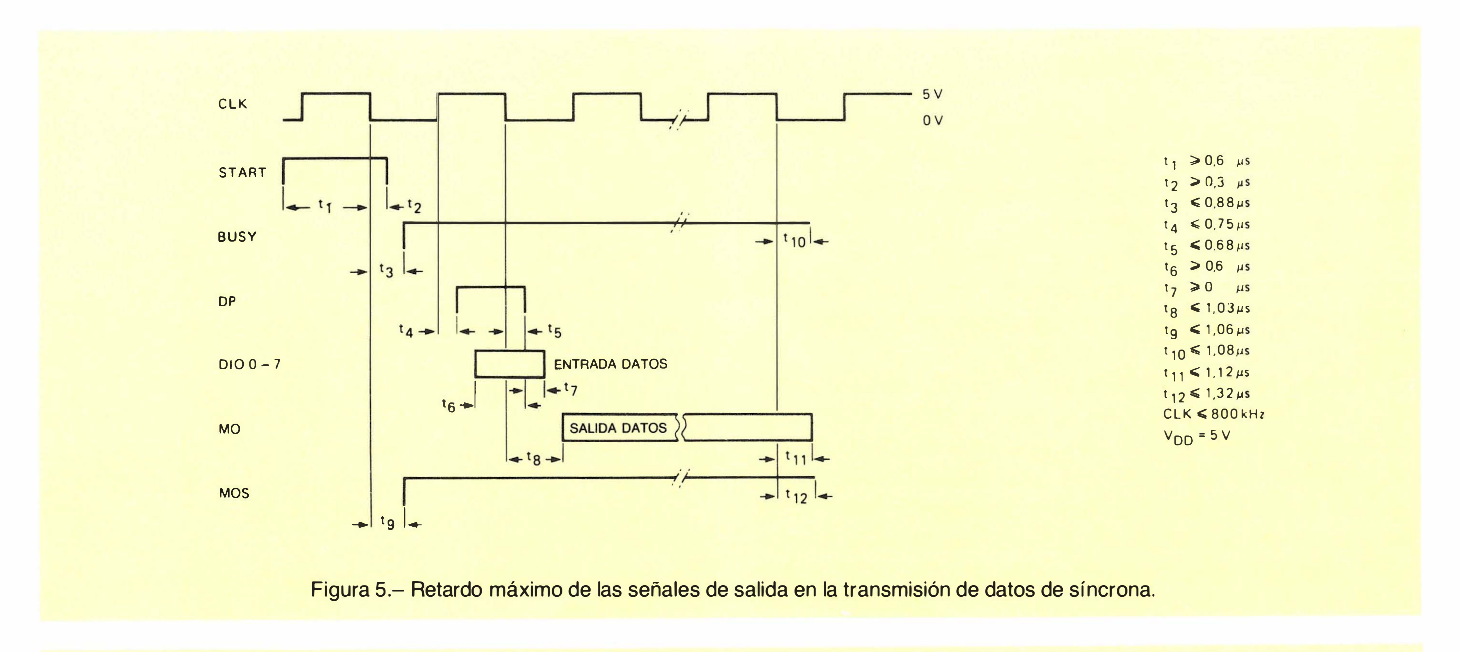


Figura 5.– Retardo máximo de las señales de salida en la transmisión de datos de síncrona.

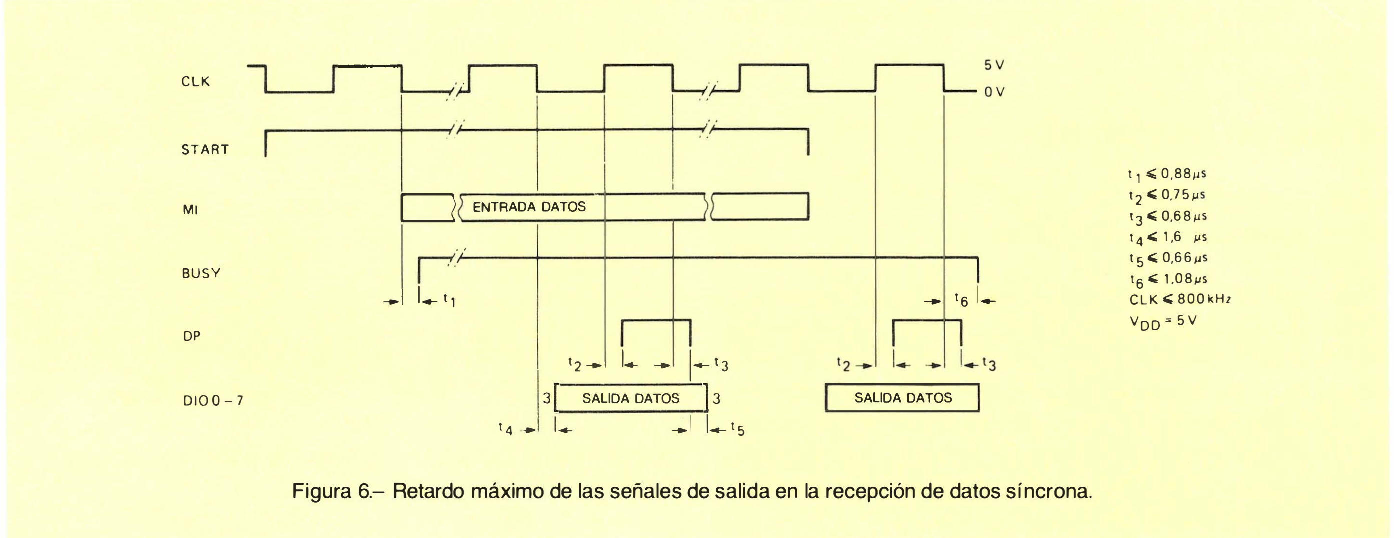


Figura 6.– Retardo máximo de las señales de salida en la recepción de datos síncrona.

Una buena manera de conseguir esto es utilizar el flanco de rastreo de la señal de OCUPADO para generar una señal de INICIO. En la práctica, si se suministran al transmisor datos suficientemente rápidos, el INICIO puede quedar OCUPADO.

— Si las líneas tienen retardos diferentes, la línea de mensaje puede tener el retardo más largo. Si no se sabe con certeza qué línea tiene el retardo más largo, es posible desplazar la fase de la señal de reloj del receptor invirtiéndola. Esto sólo es posible con lineas punto a punto.

Modo asíncrono de la transferencia de datos

En el modo asíncrono, el transmisor y el receptor disponen de sus propios relojes osciladores, operando a 32 veces la velocidad de transmisión. Sus frecuencias no deben variar una con respecto a la otra más de ± 2%. Dado que los datos quedan sincronizados por el código de inicio, se necesita solo un conductor. La figura 7 representa el diagrama básico de tiempo para la transferencia de datos asíncrona.

*Bit de verificación.*Como muestra la figura 3, el código de inicio incluye un intervalo de 1,5 bit y es fácil de reconocer. Después de la recepción del código de inicio, se generan bloques de 32 impulsos de reloj para crear el bit de verificación, el cual muestrea 32 veces la amplitud de cada bit. La circuitería del bit de verificación decide, dentro de la tolerancia seleccionada de distorsión de bit (6/32, 8/32, 10/32 ó 12/32), si el bit es un 1, un 0 o si hay un bit de error. Después del periodo del primer bit en figura 8, veintiocho muestras son el 1 lógico (>1V) y cuatro muestras son el 0 lógico (<1V). Esto significa que, dentro de todas las tolerancias posibles de distorsión, se evalua un 1 lógico cierto. Después del periodo del segundo bit, once muestras son el 1 lógico, y 22 muestras son el 0 lógico. Para tolerancias de distorsión de 6/32, 8/32 ó 10/32, el segundo bit se enviará como un error. Para la tolerancia de distorsión de 12/32, se evaluará como un 0 lógico.

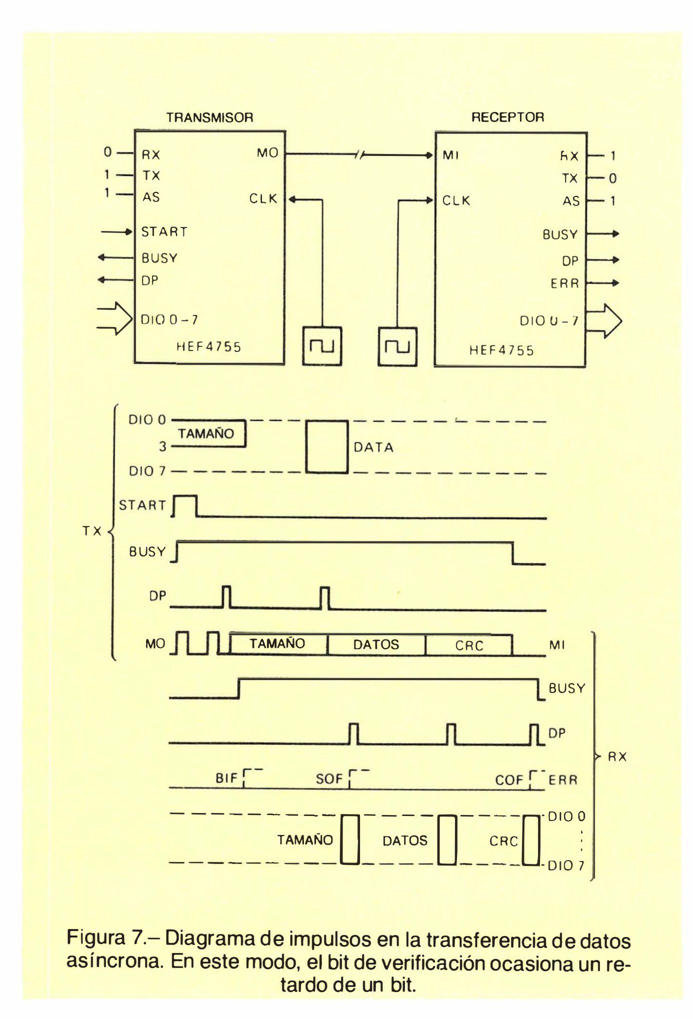


Figura 7.– Diagrama de impulsos en la transferencia de datos asíncrona. En este modo, el bit de verificación ocasiona un retardo de un bit.

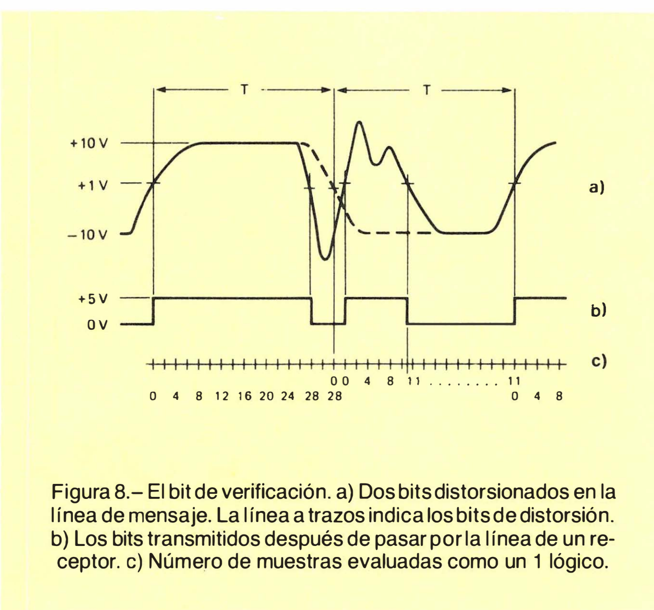


Figura 8.– El bit de verificación. a) Dos bits distorsionados en la línea de mensaje. La línea a trazos indica los bits de distorsión. b) Los bits transmitidos después de pasar por la línea de un receptor. c) Número de muestras evaluadas como un 1 lógico.

Transmisión de un mensaje con octeto de CRC. Después de la orden de INICIO, el transmisor genera un código de inicio y lo desplaza hacia fuera a través de la salida MO. El mensaje se obtiene del bus de datos, tal como se describió anteriormente en el modo síncrono, y se desplaza hacia fuera desde MO junto con el octeto CRC.

Recepción de un mensaje con octeto CRC. El código de inicio informa al receptor que el mensaje ha comenzado. La circuiteria del bit de verificación, evalúa los bits que se convierten entonces de serie a paralelo, como en el modo síncrono, y pasan al bus de datos.

Recepción de un mensaje con octeto de CRC y transmisión del mensaje regenerado. El mensaje con octeto de verificación se recibe tal como se describió anteriormente. Además, el mensaje recibido se regenera y se transmite en serie por la salida MO.

Verificación del haz de datos. Se recibe el mensaje tal como se describió anteriormente pero los datos no pasan al bus de datos. La salida MOS se activa cuando se reconoce un código de inicio y debe ponerse a cero mediante una señal de PUESTA A CERO para inicializar una nueva búsqueda del código de inicio. En este modo, el circuito no solo verifica errores sino que también convierte un mensaje asíncrono en un mensaje síncrono.

Las figuras 9 y 10 muestran los máximos retardos en el modo asíncrono. Deben tenerse en cuenta las siguientes observaciones:

— La duración del impulso de INICIO en el transmisor debe ser siempre más corta que el mensaje a transferir. Un buen procedimiento para conseguir esto es utilizar la señal de OCUPADO para finalizar el impulso de INICIO.
— El tiempo de recuperación entre dos mensajes debe ser de al menos dos periodos. Durante este tiempo, la linea se debe mantener estable para evitar la generación de un error. Esto se debe asegurar con hardware/software externo.

DATOS DEL HEF4755

Valores nominales

Ver especificaciones en el manual de la familia HE.

Características

Como en la familia HE, excepto:
V_{DD} = 4,5 V a 12,5 V
V_{OL} < 0,4 V a una I_{OL} = 1,6 mA
V_{OH} > V_{dd} − 1 V a una I_{OH} = − 1 mA
Las salidas pueden excitar una carga TTL = 4 cargas LSTTL.

Encapsulado

28 terminales DIL (plástico o cerámica)

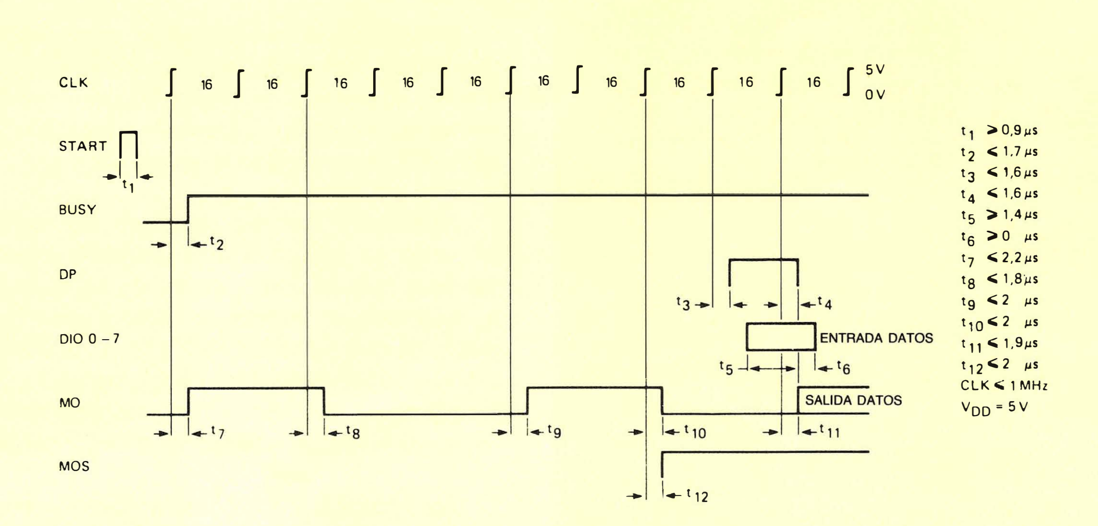


Figura 9.– Retardo máximo de las señales de salida en la transmisión de datos asíncrona.

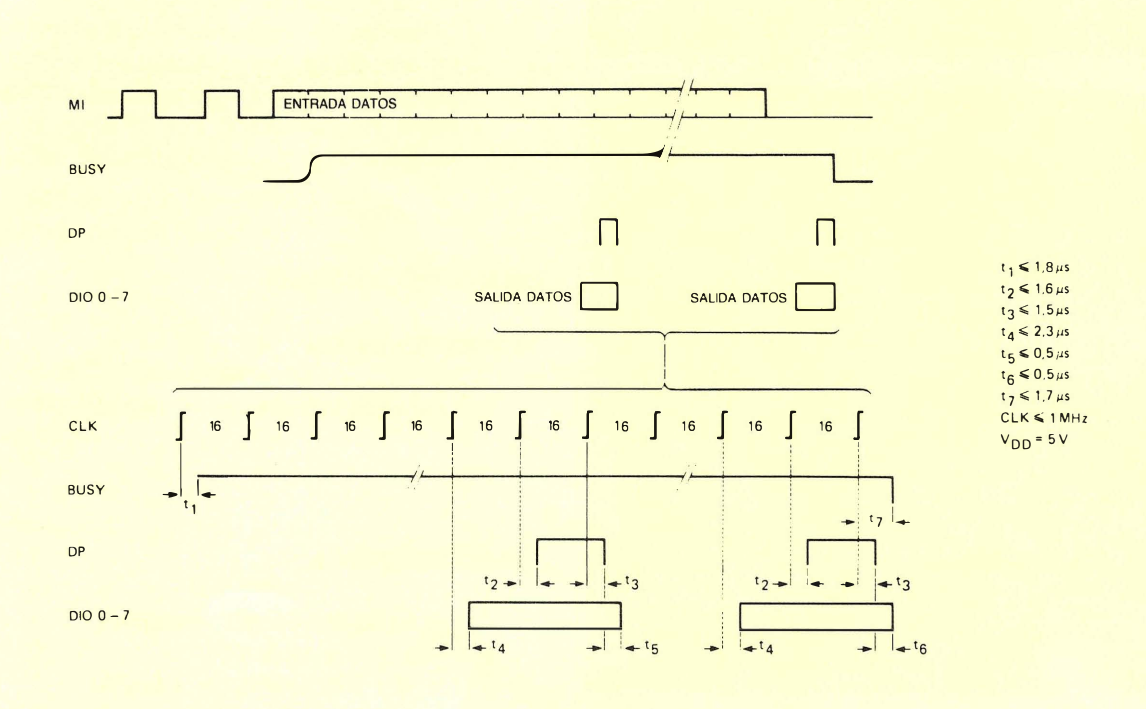


Figura 10.– Retardo máximo de las señales de salida en la recepción de datos asíncrona.

Velocidades de transmisión

Las máximas velocidades de transmisión permisibles y frecuencias de reloj son:

	síncrono		asíncrono	
V_{DD}	Velocidad transmisión (Mbits / s)	Frec. reloj (MHz)	Velocidad transmisión (Mbits / s)	Frec. reloj (MHz)
5 V	0,8	0,8	0,031	1
7 V	1,6	1,6	0,062	2
10 V	3,2	3,2	0,125	4

Nombres de los terminales y funciones

n.º terminal y nombre	*función*
1 TST	Entrada de prueba. Se debe conectar a V_{SS} durante la operación normal.
2 y 3 MLO y 1	Entradas para programar la longitud del mensaje.

MLO	ML1	longitud del mensaje
1	0	2 octetos de datos
0	1	4 octetos de datos
1	1	6 octetos de datos
0	0	longitud variable del mensaje de acuerdo con el tamaño del octeto. (máx. 7 octetos de datos).

4 al 11 — E/S de datos del o hacia el bus de datos.

D10 0 a D10 7 — El número de octetos de datos se codifica en el tamaño del octeto y se transmite como sigue:

D10 0 = C
D10 1 = B } $n=C.2^2+B.2^1+A.2^0$
D10 2 = A
D10 3 = P = C + B + A

Las restantes cuatro E/S no se toman en consideración cuando se lee el tamaño del octeto.

12, 13 y 15 — Entradas para programar el modo de operación.

RX, TX, AS

0 0 0 — El registro de estado de 8 bits se puede leer como sigue para identificar el tipo de error y supervisar la transferencia por el bus de datos:

n.º terminal y nombre	*función*	
	BIF errores de bit	D10 0
	SOF errores de tamaño	D10 1
	COF código de error	D10 2
	BEF errores de operación*	D10 3
	MES sincronismo de la entrada de mensaje	D10 4
	FSO tamaño de descarga	D10 5
	FDA datos de descarga	D10 6
	FPZ octeto de verificación de descarga	D10 7

Operación síncrona

1 0 0
- Recepción de un mensaje con octeto de CRC.
- Comprobación de mensaje para detectar errores de transmisión.
- En caso de error, almacenamiento de la información errónea en el registro de estado.
- Salida de datos en paralelo hacia el bus de datos.

0 1 0
- Lectura de datos en paralelo del bus.
- Cálculo del octeto de CRC.
- Transmisión de un mensaje con octeto de CRC.

1 1 0
- Recepción de un mensaje sin octeto de CRC.
- Salida de datos en paralelo hacia el bus de datos.
- Cálculo del octeto de CRC.
- Transmisión del mismo mensaje con octeto de CRC.

Operación asíncrona:

0 0 1
- Bit de verificación.
- Ninguna salida de datos en paralelo en el bus de datos.

1 0 1
- Recepción de un mensaje con octeto de CRC.
- Bit de verificación.
- Comprobación del mensaje para detectar errores de transmisión.
- En caso de error, almacenamiento de la información errónea en el registro de estado.
- Salida de datos en paralelo hacia el bus de datos.

0 1 1
- Lectura de datos en paralelo del bus.
- Generación del código de inicio.
- Cálculo del octeto de CRC.
- Transmisión de un mensaje con octeto de CRC.

*BEF se activa cuando el HEF4755 llama al bus de datos para E/S durante la lectura del registro de estado.

n.º terminal y nombre	*función*
1 1 1	– Recepción de un mensaje con octeto de CRC. – Bit de verificación. – Comprobación del mensaje para detectar errores de transmisión. – En caso de error, almacenamiento de la información errónea en el registro de estado. – Salida de datos en paralelo hacia el bus de datos. – Transmisión de un mensaje regenerado con octeto de CRC.
16 R	Un impulso de PUESTA A CERO en esta entrada borra todos los registros internos.
17 START	Tanto en la transmisión síncrona como asíncrona, se necesita un impulso de INICIO en esta entrada. Para la recepción en el modo síncrono, se necesita en esta entrada la señal MOS de sincronismo.
18 BUSY	Salida para la información de OCUPADO durante la transmisión o la recepción. BUSY = MES + FPZ, MES: Sincronismo de la entrada de mensaje. FPZ: Octeto de verificación de descarga.
19 HD	Entrada para programar la longitud del octeto de CRC (distancia Hamming = $H_{d\,min}$). HD 0 = octeto de CRC de 7 bits ($H_{d\,min}$ = 4), 1 = octeto de CRC de 15 bits ($H_{d\,min}$ = 6).
20 MOS	Salida para sincronismo del mensaje, Vale para reconocer el inicio del mensaje en el modo síncrono.
21 MO	Salida para mensaje en serie.
22 MI	Entrada para mensaje en paralelo.
23 DP	Salida para el impulso de recogida de datos en el bus de datos.
24 ERR	Salida para toda la información de error. ERR = 1 = BIF+SOF+COF+BEF BIF = errores de bit SOF = errores de tamaño COF = Código de error BEF = errores de operación
25 CLK	Entrada de reloj. En el modo síncrono, la frecuencia del error es igual a la velocidad de transmisión. En el modo asíncrono, la frecuencia de reloj es de 32 veces la velocidad de transmisión.
26 y 27 TTO	Entradas para programar la tolerancia de la duración del bit para el bit de verificación.

TT 1	TT 0	d (%)	t/T
1	1	37	12/32
1	0	31	10/32
0	1	25	8/32
0	0	19	6/32

14 V_{SS}	0V (corresponde al cero lógico)
28 V_{DD}	Alimentación de 4,5 V a 12,5 V (corresponde al uno lógico).

APENDICE

Eficiencia de la detección de error

La figura 11 muestra la eficiencia de la detección de error del bit de verificación y el octeto de CRC como funciones de la relación señal/ruido. La curva 1 muestra la eficiencia del octeto de CRC, y la curva 2 muestra la eficiencia del bit de verificación. La curva 3 muestra la eficiencia combinada de ambas verificaciones. El tiempo

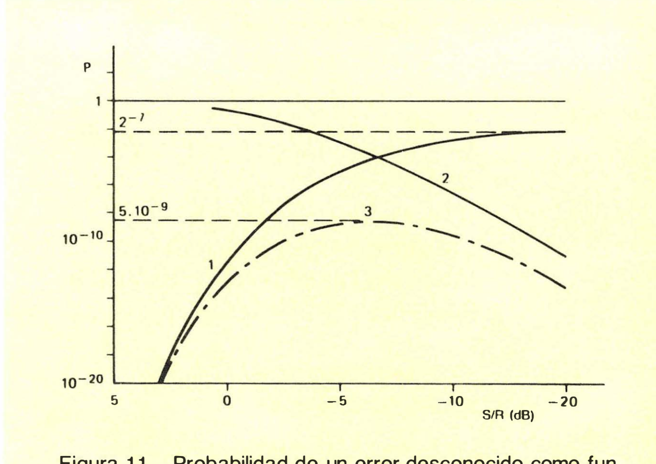


Figura 11.– Probabilidad de un error desconocido como función de la relación señal/ruido.
(distancia Hamming = 4; tolerancia del bit de verificación = 25%)

promedio (t) entre dos errores sucesivos no detectados es una función inversa de probabilidad P que viene dada por:

$$t = n/ (V \times p)$$

donde n es el número de bits en el mensaje y V es la velocidad de transmisión.

La figura 11 muestra que, con una distancia Hamming de 4 para la verificación por redundancia y una tolerancia del 25% para el bit de verificación, el valor máximo de P es 6×10^{-9}. Para una distancia Hamming de 6 para la verificación de redundancia y una tolerancia del 25% para el bit de verificación, el máximo valor de P es 6×10^{-13}.

Para una velocidad de transmisión de 9,6 kbits/s y una distancia de Hamming de 4:

$$t = \frac{56 + 7}{9{,}6 \times 10^3 \times 5 \times 10^{-9}} = 15 \text{ dias}$$

Para la misma velocidad y una distancia Hamming de 6 :

$$t = \frac{56 + 15}{9{,}6 \times 10^3 \times 6 \times 10^{-13}} = 390 \text{ dias}$$

La eficiencia en la detección de error puede ser mejorada posteriormente al coste de la transferencia de datos al reenviar al transmisor un mensaje recibido para su comprobación.

Polinomios de CRC

Los polinomios del generador de CRC por el que los octetos de datos están divididos son:

Para una distancia Hamming de 4

$$G(X) = X^7 + X^6 + X^2 + 1$$

Para una distancia Hamming de 4

$$G(X) = X^{15} + X^{14} + X^{10} + X^8 + X^7 + X^4 + X^3 + 1$$

BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

C1	(05-83)	ASSEMBLIES	700 ptas.
S7	(04-83)	MICROMINIATURE SEMICONDUCTORS	525 ptas.
IC10	(05-83)	SIGNETICS INTEGRATES FUSE LOGIC	525 ptas.
IC11	(04-83)	MICROPROCESSORS	600 ptas.
T5	(02-83)	CATHODE-RAY TUBES	575 ptas.
T10	(05-83)	CAMERA TUBES	575 ptas.

Data Handbooks

* S1	09-82	DIODES	525 ptas.
S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
S3	11-82	SMALL-SIGNAL TRANSISTORS	625 ptas.
S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
S5	11-82	FIELD-EFFECT TRANSISTORS	280 ptas.
* S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
S7	12-82	MICROMINIATURA SEMICONDUCTORS	425 ptas.
ICI	01-83	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	575 ptas.
IC2	01-83	BIPOLAR ICs FOR VIDEO EQUIPMENT	575 ptas.
IC3	09-82	ICs FOR DIGITAL SYSTEMS AND RADIO, AUDIO AND VIDEO EQUIPMENT	600 ptas.
* IC4	10-80	DIGITAL INTEGRATED CIRCUITS-LOCMOS	650 ptas.
* IC5	02-82	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
IC6	03-83	PROFESSIONAL ANALOGUE ICs	375 ptas.
IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
C2	12-82	TUNERS	425 ptas.
C3	01-81	LOUSPEAKERS	475 ptas.
C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
C7	12-82	VARIABLE CAPACITORS	150 ptas.
C10	11-82	CONNECTORS	280 ptas.
C11	05-82	NON-LINEAR RESISTORS	325 ptas.
C12	6-82	VARIABLE RESISTORS AND TEST SWITCHES	300 ptas.
C13	07-82	FIXED RESISTORS	350 ptas.
* C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 ptas.
C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
T2	09-82	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
T4	09-80	MAGNETRONS	325 ptas.
T6	07-80	GEIGER MULLER TUBES	280 ptas.
T7	02-82	GAS FILLED TUBES	300 ptas.
T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.
T11	10-82	MICROWAVE SEMICONDUCTORS AND COMPONENTS	800 ptas.

Catálogos

CT1-83	GENERAL CATALOGUE	960 ptas.
CT2-83	SEMICONDUCTORS CATALOGUE	300 ptas.
CT3-83	INTEGRATED CIRCUITS CATALOGUE	300 ptas.
CT4	RESISTORES	25 ptas.

*** Agotados**

Miniwatt s.a.

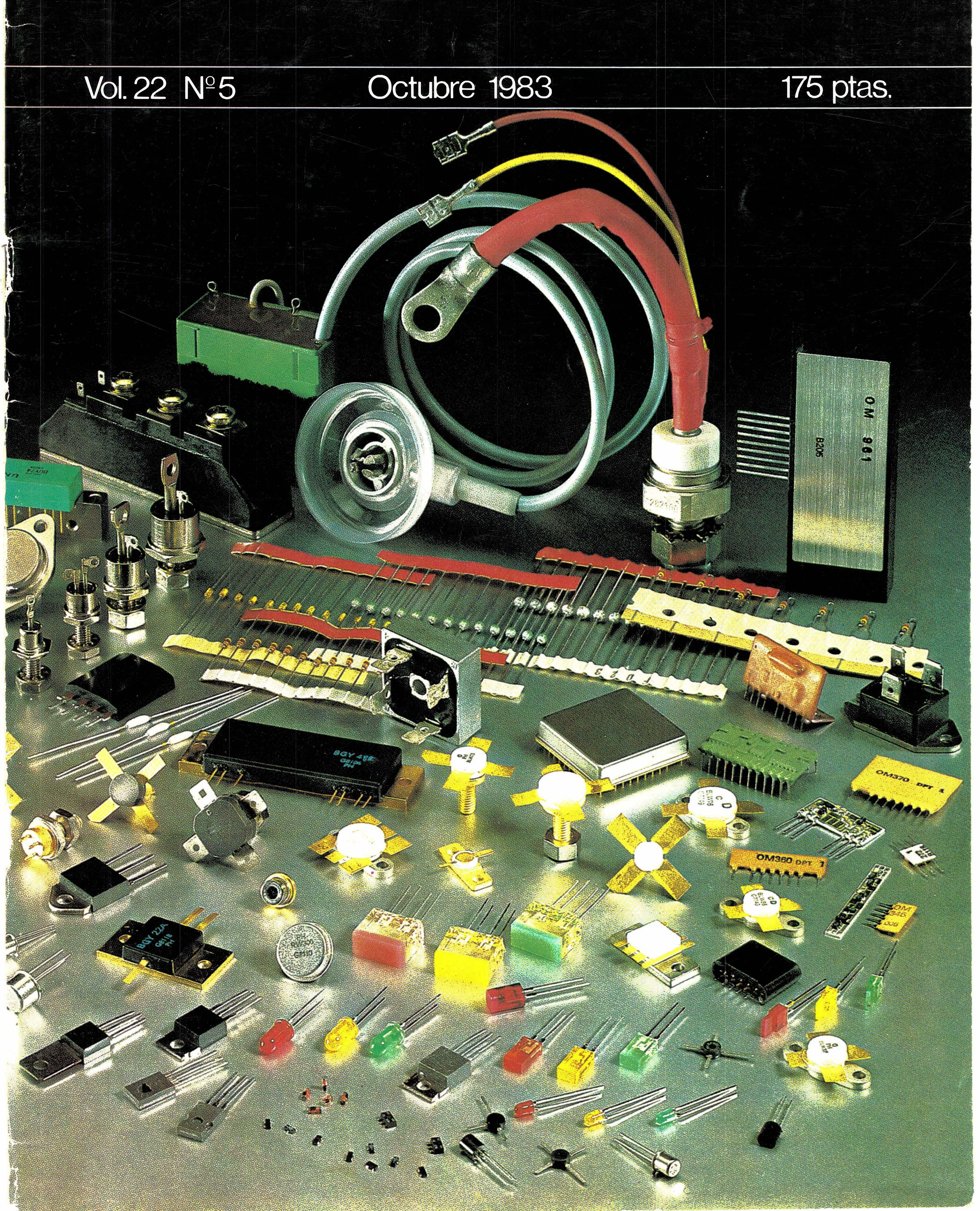
división comercial barcelona-7 balmes, 22 telf. 3016312 telex nº 54666 copre e madrid-4 sagasta, 18 telf. 446 40 00


Miniwatt
Miniwatt
Miniwatt
LA MAS COMPLETA GAMA
ALTAVOCES
COMPONENTES PASIVOS
CONECTORES
CIRCUITOS HIBRIDOS AMPLIFICADORES DE ANTENA
CIRCUITOS INTEGRADOS DIGITALES
CIRCUITOS INTEGRADOS ANALOGICOS
DIODOS
FERRITAS
MOTORES
MEMORIAS
MICROPROCESADORES
SINTONIZADORES
TUBOS RAYOS CATODICOS
TUBOS DE IMAGEN COLOR TV.
TUBOS DE IMAGEN BLANCO Y NEGRO
TRANSISTORES
Miniwatt
Miniwatt s.a.
división comercial barcelona-7 balmes, 22 telf. 301 63 12 telex nº54666 copre e madrid-4 sagasta, 18 telf. 446 40 00
domicilio social y división industrial barcelona-4 paseo zona franca, 15 telf. 331 51 00 telex nº52523 miniw e

signetics

Miniwatt

Vol. 22 Nº 5 Octubre 1983 175 ptas.



Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

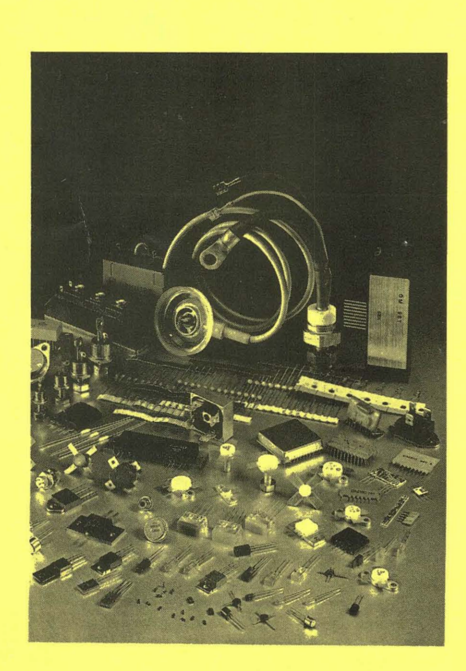
Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspes, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210.2641



PORTADA

Selección de los dispositivos de nuestro grupo de semiconductores discretos: rectificadores de potencia y conmutadores, dispositivos de transmisión y microondas, dispositivos optoelectrónicos ...



signetics

Miniwatt

Vol. 22 Nº5 Octubre 1983 175 ptas.

Indice

Revista Miniwatt

Publicada por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.

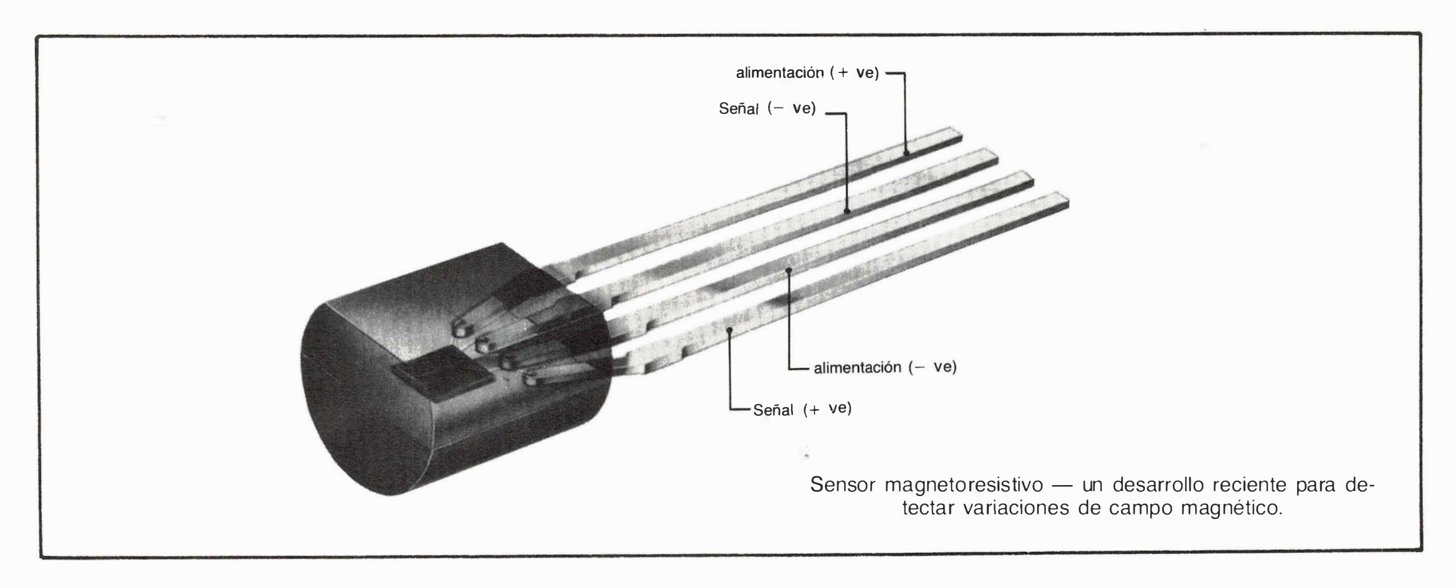
El sensor magnetoresistivo - un dispositivo sensible que detecta variaciones de campo magnético

Los sensores de campo magnético proporcionan un medio muy efectivo de medir desplazamientos tanto lineales como angulares. Esto es debido a que incluso los movimientos más pequeños de los componentes que actúan en maquinaria (varillas de metal, ruedas dentadas, levas, etc) pueden producir variaciones de campo magnético medibles. Por ejemplo, esta propiedad puede tener un buen efecto en instrumentación y equipos de control, los cuales a veces necesitan sensores de posición capaces de detectar desplazamientos del orden de las décimas de milímetro, y en sistemas de encendido electrónico los cuales deben ser capaces de determinar con gran precisión la posición angular de un motor de combustión interna.

El sensor magnetoresistivo (SMR) es uno de los desarrollos más recientes en la detección de variaciones de campo magnético, y en muchas aplicaciones proporcionan una atractiva alternativa a los sensores convencinales de efecto Hall. Por ejemplo, el SMR es más sensible que el sensor de efecto Hall y puede trabajar en un margen de temperatura mucho más amplio. Además, su margen de frecuencia es mucho más ancho-desde corriente continua hasta algunos megahercios.

El SMR utiliza la propiedad ya conocida de un material magnético que cambia su resistividad en presencia de un campo magnético externo. Este cambio se efectúa mediante la rotación de la magnetización relativa a la dirección de la corriente. Por ejemplo, en el caso del permalloy (una aleación ferromagnética que contiene 20% de hierro y 80% de niquel), una rotación de la magnetización de 90° (debido a la aplicación de un campo magnético normal a la dirección de la corriente) dará lugar a un cambio de la resistividad de un 2 a un 3%.

El SMR consiste en cuatro bandas de permalloy distribuidas en forma de laberinto (Fig. 1) sobre un substrato de silicio, y conectadas para formar las cuatro ramas de una configuración de puente de Wheatstone. El grado de desequilibrio del puente se utiliza entonces para indicar la intensidad de campo magnético, o más exactamente, la variación del campo magnético normal a las bandas de permalloy.



Sensor magnetoresistivo — un desarrollo reciente para detectar variaciones de campo magnético.

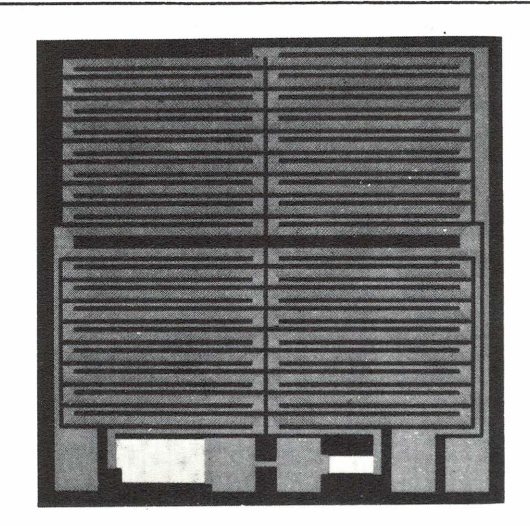


Figura 1. El circuito SMR se realiza con cuatro bandas de permalloy dispuestas en forma de laberinto y conectadas para formar las cuatro ramas de un puente de Wheatstone que se ajustan en la fabricación para dar una desviación igual a cero a 25 °C.

LINEALIDAD DE CARACTERISTICAS DEL SENSOR

La resitividad de una aleación ferromagnética policristalina, como el permanlloy, depende del angulo que forma la magnetización con la dirección de la corriente según la siguiente relación:

$$\rho = \rho_0 + \Delta\rho_{max} \cos^2\theta \qquad (1)$$

donde ρ_0 es la resistividad isotrópica, y $\Delta\rho_{max}$ la variación de la resistividad que resulta de una rotación de 90° de la magnetización (a partir de la dirección del flujo de corriente).

Si esta rotación es causada por un campo magnético H normal a la dirección de la corriente, y si el campo que tiende a alinear la magnetización con la corriente es H_0 (comprendiendo la desmagnetización y los campos anisotrópicos) entonces sen $\theta = H/H_0$, y

$$\rho = \rho_0 + \Delta\rho_{max} [1 - H^2/H_0^2] \qquad \text{para } H < H_0$$

y (2)

$$\rho = \rho_0 \qquad \text{para } H \geq H_0$$

En esta expresión cuadrática se ve claramente que la característica resistividad/campo magnético no es lineal, y además, no se obtiene un único valor de H.

Existen, sin embargo, varias formas de linealizar la característica. Una consiste en proporcionar un campo de polarización H_{poi} en la dirección del campo H. Entonces, como $H \ll H_{pol}$, ρ será proporcional a H. El SMR emplea otro método que utiliza tiras de oro en la parte superior de cada banda de permalloy formando un ángulo de 45° con su eje (Fig. 2).

Como el oro tiene una conductividad mucho más elevada que el permalloy, el efecto de estas bandas es que giran 45° la dirección de la corriente neta (Fig. 2), por ejemplo, reducen θ a $\theta - 45°$. Entonces, la relación (1) es:

$$\rho = \rho_0 + \Delta\rho_{max}/2 + \Delta\rho_{max} H/H_0\sqrt{[1 - H^2/H_0^2]} \qquad (3)$$

Como ilustra la figura 3, para valores pequeños (relativos a H_0) ρ aumenta linealmente con H.

Con la configuración complementaria, como la mostrada en la figura 2, con las bandas de oro inclinadas

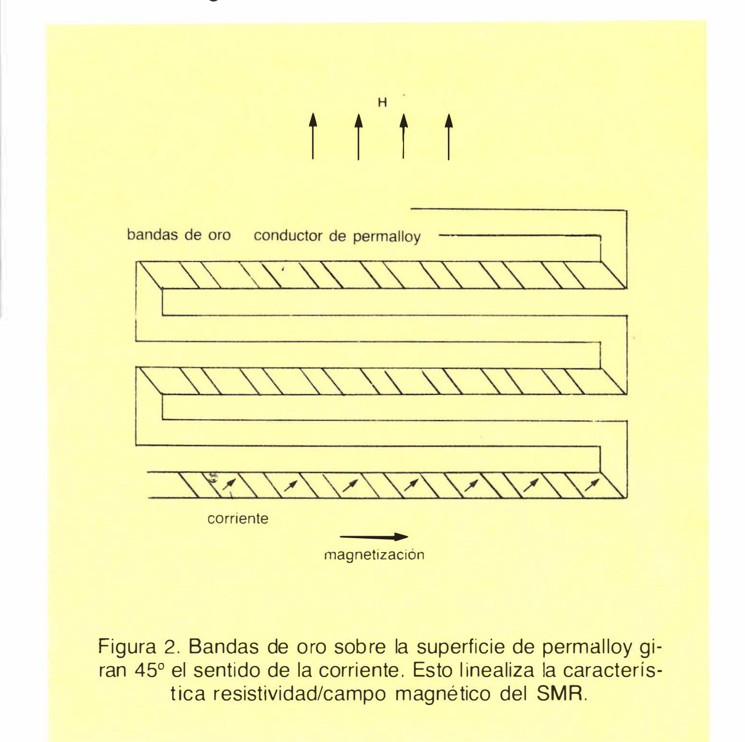


Figura 2. Bandas de oro sobre la superficie de permalloy giran 45° el sentido de la corriente. Esto linealiza la característica resistividad/campo magnético del SMR.

Figura 3. En un sensor magnetoresistivo con bandas de oro, la linealidad varia la resistividad con H ($H \ll H_0$). La figura muestra la variación normalizada $\Delta\rho/\Delta\rho_{max}$, de la resistividad en función de H/H_0 ($\Delta\rho = \rho - \rho_0 - \Delta\rho_{max}/2$).

– 45° respecto del eje de la cinta permalloy, θ aumenta a $\theta + 45°$ y la expresión (1) pasa a :

$$\rho = \rho_0 + \Delta\rho_{max}/2 - \Delta\rho_{max}\, H/H_0\sqrt{[1 - H^2/H_0^2]}$$

donde ρ decrece linealmente con H.

El SRM comprende dos elementos (diametralmente opuestos) en los que ρ aumenta con H, y dos en los que disminuye. Esto elimina los efectos de las variaciones ambientales (temperatura, etc) en los elementos individuales, y, además, magnifíca el grado de desequilibrio del puente, aumentando por tanto la sensibilidad del dispositivo.

FABRICACION

Este dispositivo está fabricado en tecnología de película delgada utilizando un determinado proceso fotolitográfico. Las principales etapas del proceso de fabricación son las siguientes:

—Oxidación de la superficie de los substratos de silicio (dimensiones: 1,6 x 1,63 mm^2).

—Deposición por bombardeo iónico de una capa adhesiva de titanio (0,1 μm de espesor) y después de permalloy.

—Formación de bandas de permalloy utilizando un proceso fotolitográfico sustractivo.

—Se endurece a alta temperatura y se aplica un fuerte campo magnético paralelo al eje de la banda. Este campo confiere una dirección de magnetización preferida a las bandas de permalloy.

—Deposición por bombardeo iónico de una capa adhesiva de titanio/tungsteno (espesor 0,1 μm) sobre la superficie de las bandas de permalloy.

—Formación de las bandas de oro sobre la superficie de las bandas de permalloy.

—Variación del puente del sensor magnetoresistivo (SMR) para dar una tensión de desviación igual a cero a 25 °C.

SENSIBILIDAD-FACTORES DE GOBIERNO

Una de las ventajas que el sensor magnetoresistivo (SMR) tiene sobre otros dispositivos, como el sensor de efecto Hall, es la facilidad con que puede ajustarse su sensibilidad durante la fabricación. Para pequeñas variaciones de campo, la sensibilidad del SMR está dada, a partir de la expresión (3), por: $\Delta\rho/H = \Delta\rho_{max}/H_0$ donde $\Delta\rho_{máx}$ está determinado por las propiedades del material; H_0, entre otras cosas, por la geometria de la banda.

La figura 4 ilustra cómo la geometria de la banda gobierna la sensibilidad. Para un determinado campo, la capa más gruesa de permalloy, hace que la magnetización gire muy poco. Así, utilizando diferentes geometrias de bandas, es posible producir una gama de dispositivos con diferentes sensibilidades y margenes de medida. Actualmente se fabrican cuatro tipos designados tipos A a D. En la tabla 1 se hace una comparación de los cuatro tipos.

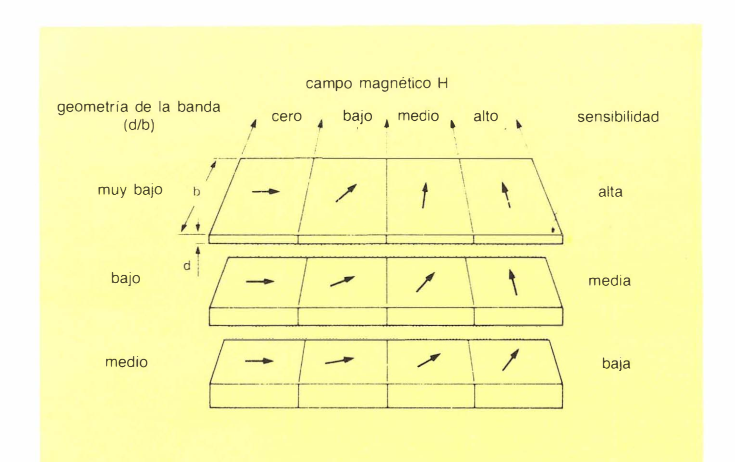


Figura 4. Factores que afectan a la sensibilidad. La relación grueso/anch hace que la magnetización gire el mínimo para un determinado campo magnético, con lo que la sensibilidad será más baja.

Tabla 1. Características del sensor magnetoresistivo (SMR) (a T_{amb} = 25 °C)

		MRS/A	MRS/B	MRS/C	MRS/D
1	H_{max}	± 1000 A/m	± 3000 A/m	± 7000 A/m	± 20000 A/m
2	sensibilidad en circuito abierto	2,5 μVm/A	2,7 μVm/A	0,43 μVm/A	0,06 μVm/A
3	tensión en circuito abierto @ H_{max}	40 mV	80 mV	50 mV	24 mV
4	corriente del puente	16 mA	10 mA	16 mA	20 mA
5	resistencia del puente	250	800	300	120
6	coeficiente de temperatura				
	tensión constante	– 0,4 %K	– 0,4 %/K	– 0,4 %/K	– 0,4 %/K
	corriente constante	– 0,12 %/K	– 0,12 %/K	– 0,12 %/K	– 0,12 %/K
7	linealidad				
	a fondo de escala	3%	3%	3%	3%
	a media escala	1 %	1 %	1 %	1 %
8	tensión desviación	± 0,05 mV	± 0,16 mV	± 0,06 mV	± 0,024 mV
9	variación de la desviación entre – 40 y 120 °C	0,015 %/K	0,015 %/K	0,015%/K	0,015%/K
10	variación de la sensibilidad entre – 40 y 120 °C	0,1 %/K	0,1%/K	0,1 %/K	0,1%/K

La sensibilidad del SMR disminuye al aumentar la temperatura de funcionamiento. No obstante, este no es el mayor problema, ya que es relativamente fácil incorporar redes efectivas de compensación en el circuito de operación. En efecto, como se verá en el próximo apartado, la variación lineal de la temperatura de la resistencia del puente se utiliza para compensar variaciones de sensibilidad con la temperatura.

UTILIZACION DEL SMR

El SMR en el circuito

En algunas aplicaciones no es necesario compensar para obtener la dependencia de la temperatura de las características del puente, y es suficiente operar el SMR a partir de una sencilla fuente de tensión constante. También se puede utilizar una fuente de corriente constante, pero con una sensibilidad inferior.

No obstante, para muchas aplicaciones la compensación de temperatura es esencial, y la figura 5 muestra un sencillo circuito en el que se realiza esto.

La salida del puente, que indica el grado de desequilibrio, es amplificada por un amplificador operacional A_o rechazo en modo común que es realizado por una red de realimentación que incorpora el amplificador operacional A_1.

Un convertidor de impedancia negativa (CIN) que incluye el amplificador operacional A_2 proporciona una fuente de tensión dependiente de la temperatura para el puente. Este circuito tiene la ventaja de proporcionar un método rápido de corregir los efectos de la temperatura utilizando la propia resistencia del puente como parámetro de control. Cualquier cambio en la resistencia del puente (causada por una variación de la temperatura de trabajo) afectará a la tensión a través del puente. La señal de salida de A_2 actúa entonces para restablecer esta tensión a su valor original (V_{ref}).

La figura 6 muestra un circuito más ampliado, que incluye las funciones de la figura 5 y contiene una etapa comparadora de salida para proporcionar una salida en escalón (por ejemplo, para contar). Este circuito está diseñado para funciones a partir de una alimentación de corriente continua de 12 V.

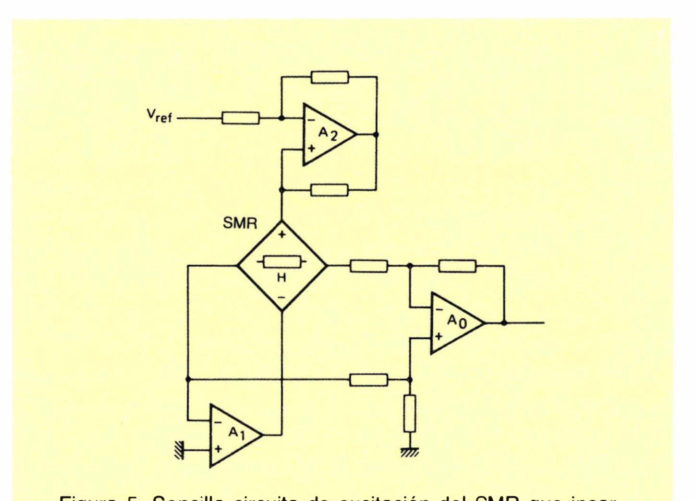


Figura 5. Sencillo circuito de excitación del SMR que incorpora rechazo en modo común y compensación de temperatura.

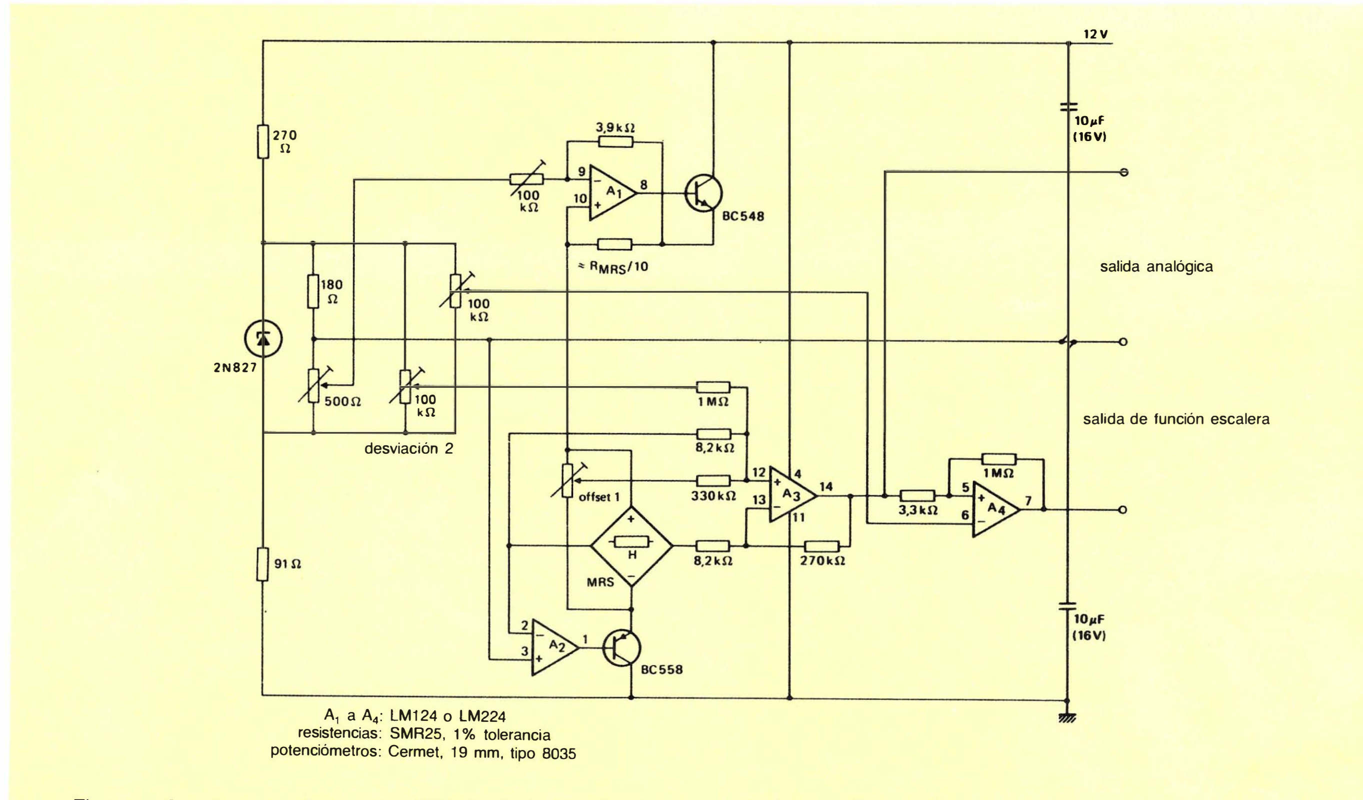


Figura 6. Circuito de excitación del SMR diseñado para funcionar a partir de una alimentación de corriente continua de 12 V.

Magnetización interna

En ausencia de un campo magnético normal a las bandas permalloy, H_o alinea la magnetización con el eje de la banda. Si, por cualquier razón, el sensor estuviese sometido a la influencia de un fuerte campo magnético H_o, la magnetización puede girar 180° y las bandas se magnetizan en el sentido opuesto. Esto conduce a drásticos cambios en las características del sensor. Por lo tanto, como precaución, el sensor debe estar provisto de un campo magnético estabilizador paralelo a H_o. Sin embargo, obsérvese que el campo estabilizador reduce ligeramente la sensibilidad, pero como no necesita ser demasiado fuerte, el efecto es mínimo.

No debe confundirse este campo con el campo de linealización H_{pol} mencionado anteriormente, que no es necesario con el SMR debido a la configuración de la figura 2, y que en cualquier caso, se aplica perpendicular a H_o.

Aplicaciones prácticas

Sensor de posición lineal. EL SMR es idealmente adecuado para ser utilizado como sensor de posición lineal. En este caso, se coloca un imán de disco de Ferroxdure (magnetizado axialmente) con su eje aproximadamente normal al plano del sensor. El eje está ligeramente inclinado respecto a la normal con el fin de proporcionar al sensor el campo estabilizador necesario. Como muestra la figura 8, este dispositivo es muy sensible a desplazamientos axiales del imán.

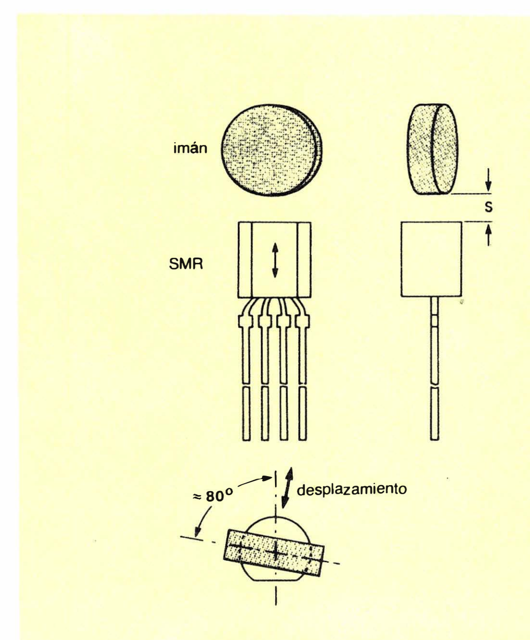


Figura 7. Sensor de posición muy sensible utilizando un SMR. Un imán de disco de Ferroxdure situado en el eje aproximadamente normal al plano del circuito sensor, producirá, si se mueve axialmente, variaciones relativamente grandes en el campo magnético que pasa a través del sensor. El eje magnético está ligeramente inclinado respecto al normal para proporcionar al sensor el campo estabilizador necesario.

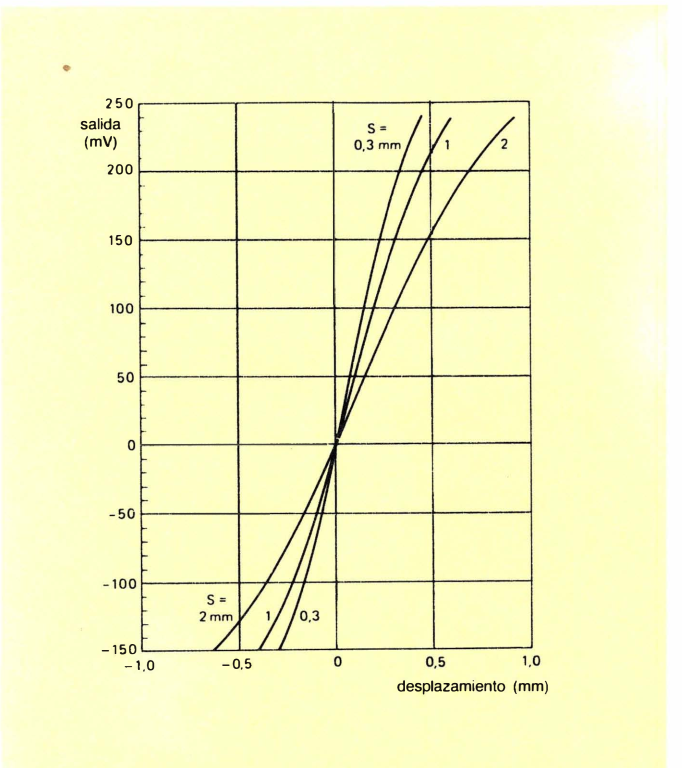


Figura 8. Salida del sensor en función del desplazamiento del imán en la configuración de la figura 7.

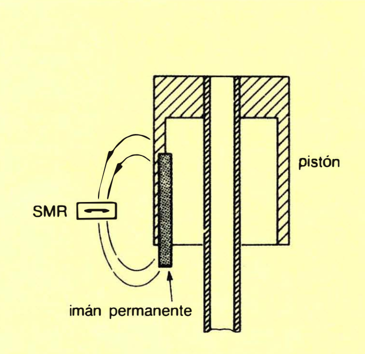


Figura 9. El SMR controlando la posición axial de un pistón. La flecha con dos cabezas indica el sentido sensible del SMR. Un imán permanente incorporado en el cuerpo del pistón produce un campo a través del SMR cuya componente vertical forma el campo estabilizador, y cuya componente horizontal varia con el desplazamiento del pistón.

La figura 9 muestra un ejemplo en el que el SMR se utiliza para gobernar la posición axial de un pistón. Se coloca un imán permanente en el cuerpo del pistón, y se sitúa el sensor fuera del eje entre sus polos. La dirección sensible del SMR (la dirección en la cual es sensible a variaciones del campo magnético) está indicada en la figura 9 mediante flechas.

En una configuración de este tipo, como la que se muestra en la figura 7, tanto el campo estabilizador como el campo variable están producidos por el mismo imán.

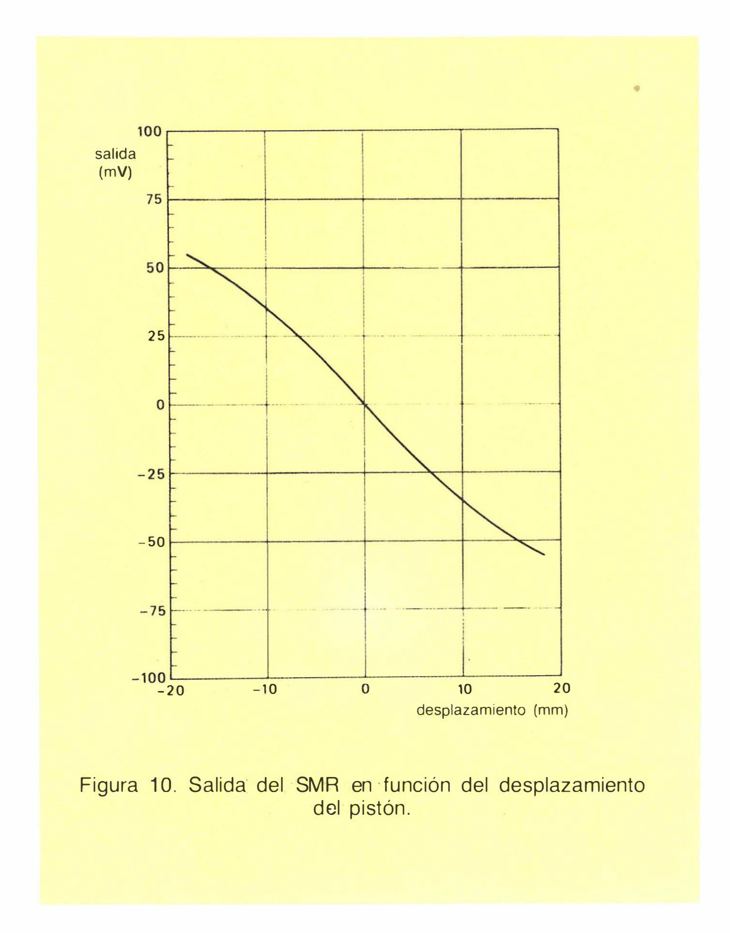


Figura 10. Salida del SMR en función del desplazamiento del pistón.

Figura 11. Un SMR gobierna la posición angular de (a) una rueda de hierro dentada girando y (b) una rueda no metálica que lleva una lengüeta metálica girando. Ambas configuraciones pueden encontrar importantes aplicaciones en sistemas de encendido electrónico.

El campo vertical que pasa a través del SMR varía muy poco sobre el eje del imán y puede tomarse como un campo estabilizador constante. Como el pistón y el imán se mueven axialmente, las variaciones del campo horizontal fuera del eje son detectadas por el sensor, que produce una señal de c.c. (figura 10) proporcional al desplazamiento del pistón.

Sensor de posición angular. La figura 11 (a) muestra una configuración experimental en la que el SMR se utiliza para detectar la posición angular de una rueda de hierro dentada. Esta configuración puede encontrar aplicación, por ejemplo, en sistemas de encendido electrónico. Se coloca el sensor entre una rueda de hierro giratoria y un imán permenente orientado con su eje magnético paralelo al eje de la rueda. Para proporcionar el campo de polarización, el centro del imán se desplaza ligeramente respecto al SMR.

La figura 12 muestra el tiempo de variación de la salida del sensor, para separaciones S entre sensor y rueda de 0,1 mm, 0,4 mm y 0,8 mm. La salida es aproximadamente sinusoidal con una·amplitud ligeramente influenciada por el espaciado S. Sin embargo, el punto interesante que se obtiene de la figura 12 es que el punto de cruce de la sinusoide es independiente de S, y por tanto se puede utilizar como punto de disparo en un sistema de encendido electrónico.

La figura 11 (b) muestra una variación en la configuración de la figura 11 (a) en la que, una rueda no metálica que lleva una lengüeta metálica gira debajo de un SMR. Esta disposición produce una salida similar a la de la figura 11, también con el punto de cruce independiente de la separación entre sensor y rueda.

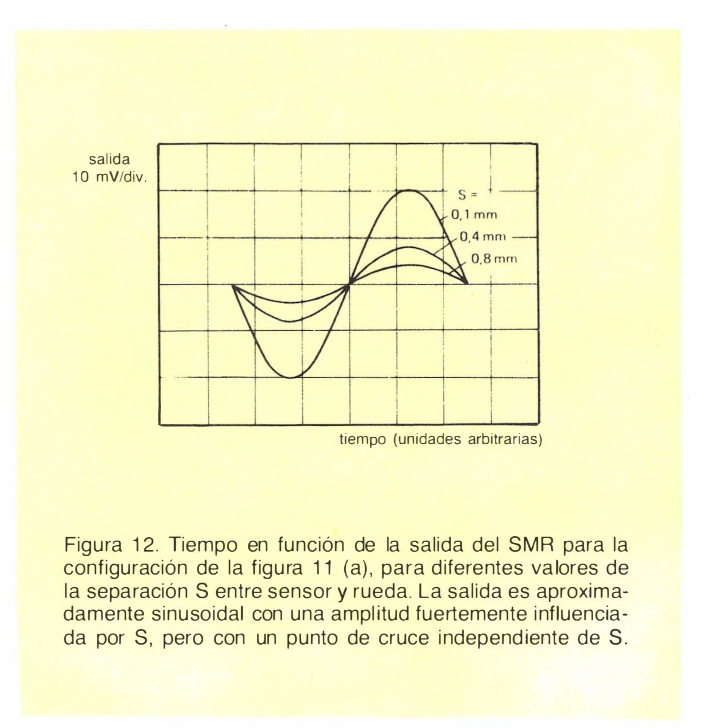


Figura 12. Tiempo en función de la salida del SMR para la configuración de la figura 11 (a), para diferentes valores de la separación S entre sensor y rueda. La salida es aproximadamente sinusoidal con una amplitud fuertemente influenciada por S, pero con un punto de cruce independiente de S.

Estos ejemplos solo sirven para ilustrar las múltiples funciones que puede realizar el SMR. Es posible producir ya dispositivos suficientemente sensibles para detectar variaciones del campo magnético terrestre. Estos dispositivos se pueden utilizar para gobernar la circulación de tráfico por ejemplo. También se pueden utilizar para gobernar la corriente eléctrica, por ejemplo, en la circuiteria de los faros de los coches, y para disparar una señal de aviso si las luces fallan. □

Convertidores de datos para robótica

El gran interés por la tecnología de la robótica se debe al incremento de la productividad que ésta promete en la fabricación industrial. A pesar de la fantasía popular, la gran mayoría de robots comerciales no presentan parecido con la forma humana. Con independencia de lo sofisticadas que sean, estas máquinas están concebidas primordialmente como ayuda inteligente a la mejora de la productividad. Simplifican operaciones repetitivas, tales como inspección de componentes, su extracción del embalaje y su emsamblado, colocándolos bajo control por microprocesador.

El diseñador de un sistema de control por robot tiene algunas cuestiones previas que plantearse. Debe determinar qué es lo que quiere que haga el sistema qué partes deberán incluirse y cómo debe estructurarse, teniendo en cuenta las limitaciones económicas.

Con respecto a los convertidores de datos en concreto, un componente de 3.000 ptas no parece que tenga un efecto significativo en el precio de un robot que cuesta entre 2 y 8 millones de pesetas. Sin embargo, el mismo convertidor de datos, tendrá una influencia considerable en una máquina herramienta cuyo precio se situe sobre las 100.000 ptas.

En este artículo se pretende efectuar ciertas observaciones sobre las funciones típicas que realizan los robots industriales, así como examinar algunos de los sistemas más sencillos y los componentes utilizados para efectuar estas funciones. Y, para aquellas areas en las que el coste sea importante, se propondrán alternativas potenciales de utilización.

EL LAZO BASICO DE CONTROL

Los robots se utilizan normalmente para realizar dos tipos de funciones: las relativas a algún tipo de sensado y las relativas a algún tipo de locomoción. No importa si el brazo del robot maneja un taladro, soldadura por arco, o pintura a spray, la operación básica, en dos pasos, es la misma: el robot debe sensar, o "ver", el objeto o posición sobre la que hay que trabajar, y entonces debe moverse hacia ese objeto o posición. Hay, por tanto, un lazo de realimentación en el que el robot se pregunta a sí mismo ¿Estoy suficientemente cerca?, pero siempre habrá alguna variación en el sensado/visión. La acción correctiva, naturalmente, será variar la locomoción.

El ingeniero de diseño puede utilizar diversas opciones para desarrollar sistemas que cumplan las dos funciones principales. Para sistemas de sensado, las opciones pueden incluir sistemas visuales sin contacto, tales como inspectores inteligentes basados en cámara o exploradores ópticos basados en láser; sistemas de contacto, tales como sensores de presión o temperatura, así como exploradores de infrarrojos. En sistemas de locomoción, las opciones pueden incluir aquellos sistemas que tengan algún tipo de movimiento rotatorio, tales como controladores de uniones de codo y muñeca; así como aquellos que tengan posicionamiento lineal, tales como tornos controlados por microprocesador o taladradoras.

Este es el punto lógico en el que se deben repasar las funciones básicas del diseño de un sistema de robótica. El modelo básico de control es el mismo, sin tener en cuenta lo sofisticada que sea la máquina. Si nos fijamos en la fuerza impresionante y la flexibilidad de la Milacron de Cincinnati T-3 (fig. 1), o en las operaciones rutinarias de una máquina automática cambiadora de papel moneda Rowe International, el modelo de sistema no varía.

Invariablemente, en las funciones de sensado/visión, los sensores/transductores producen una tensión analógica como primera entrada. Esta tensión normalmente es condicionada o amplificada, y se aplica a un convertidor analógico/digital. Entonces, el código digital producido se aplica a un microprocesador, que compara este código con la información de código sita en el juego de instrucciones de su memoria y las busca en la tabla. En

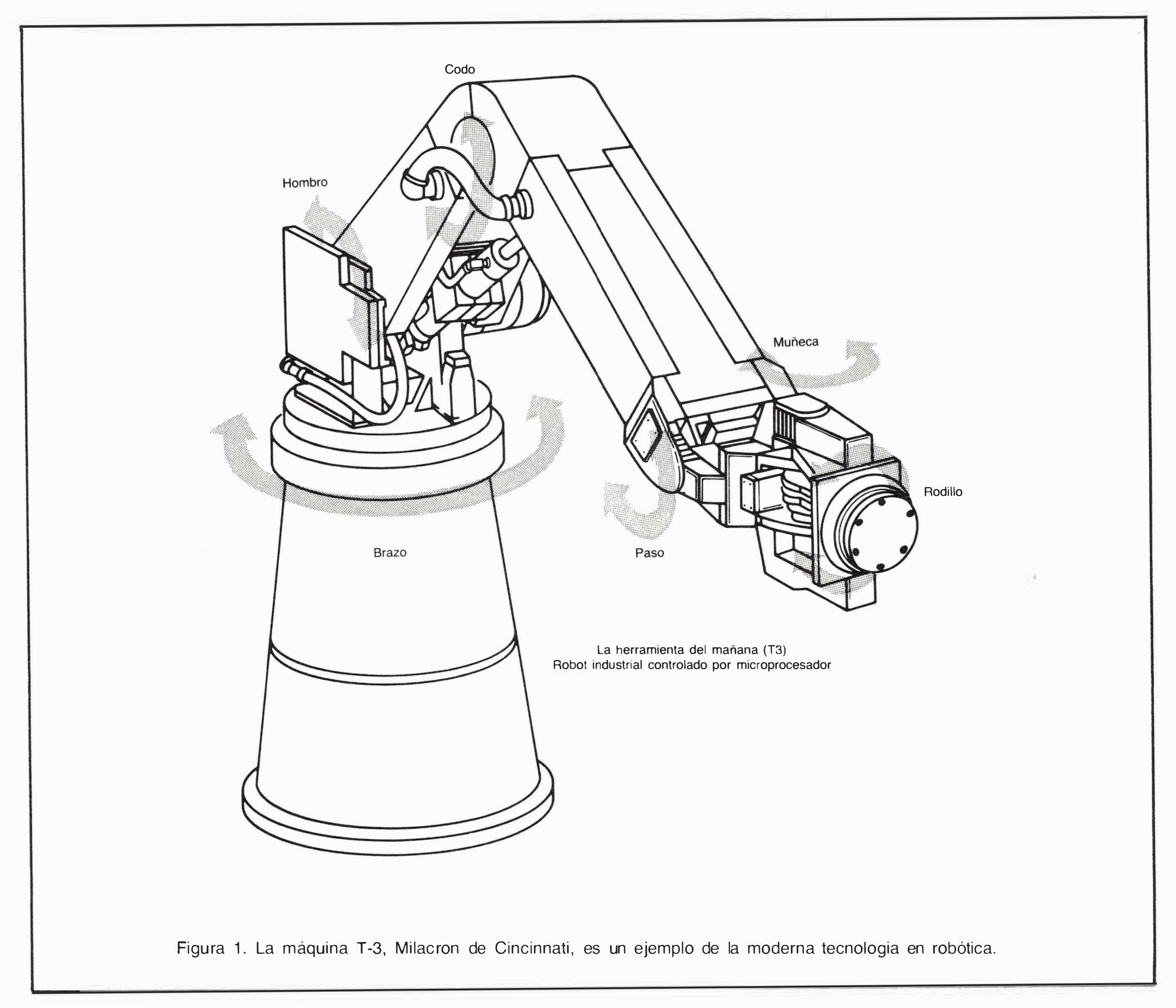


Figura 1. La máquina T-3, Milacron de Cincinnati, es un ejemplo de la moderna tecnologia en robótica.

el caso de control, o tarea de locomoción, el microprocesador aplica un código de instrucción a un convertidor digital/analógico, del que se obtiene una tensión analógica. Esta tensión puede ser utilizada para dirigir diversas operaciones industriales, desde la velocidad de un motor hasta la temperatura de una soldadura por arco.

El lazo de realimentación será normalmente el mismo lazo convertidor sensor/amplificador en un nuevo ciclo de "lectura de datos" del microprocesador de control. La configuración típica del sistema se muestra en la figura 2. Un sistema típico de control puede utilizar multiplexores, tensiones de referencia y amplificadores de instrumentación y aislamiento, además de un buen número de amplificadores y/o registros de almacenamiento entre el convertidor y el microprocesador. Todos los sistemas presentarán alguna variación de esta arquitectura básica.

Los elementos del sistema, consecuentemente, deberán elegirse de acuerdo con la complejidad de la labor a realizar, pero con la vista puesta en el coste. El microprocesador se elegirá de acuerdo con la potencia de computación que sea necesaria para una labor concreta, así como velocidad y coste. En cuanto a la parte analógica se refiere, como terminación del sistema, las principales consideraciones a tener en cuenta giran alrededor de la resolución de bit, velocidad y ganancia, así como el coste de los componentes.

Un convertidor de datos deberá elegirse basándose en un criterio similar. En cuanto al acoplamiento (interface), por una parte es importante adaptar la resolución de bit y la velocidad del convertidor de datos a la capacidad del microprocesador. Por otra parte, el convertidor determinará la precisión con la cual la señal analógica quedará dividida.

Si no fuera por los elevados costes de los módulos convertidores de 16 bits (sobre las 150.000 ptas.), los controles industriales los estarian utilizando, sin duda alguna, como estándar. Por ejemplo, un módulo convertidor de 16 bit, utilizado para la búsqueda de posición lineal, encontrará una marca de 50 μm en un margen de 3 metros. Una resolución de bit de 25 μm está cerca de la resolución requerida en muchas aplicaciones de máquina herramienta de precisión (tales como tornos y taladra-

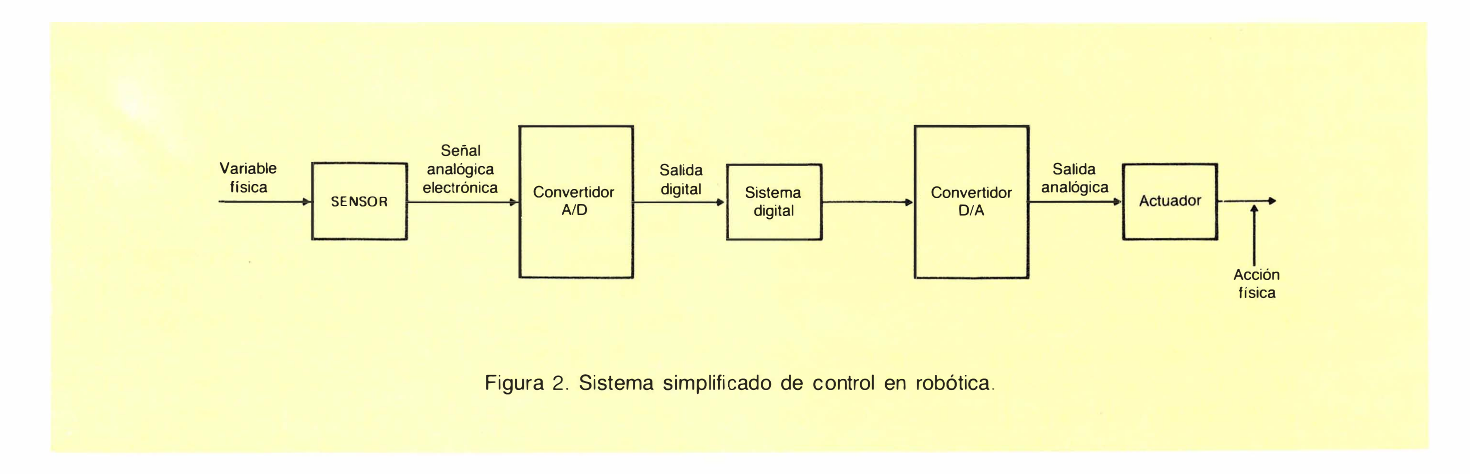


Figura 2. Sistema simplificado de control en robótica.

doras). Una resolución de bit más elevada incrementará el coste y complicará la tarea de programación.

Desde el punto de vista de ingeniería, puede ser más razonable limitar primero el margen de la posición del visor, con objeto de localizar cada marca de 25 μm sin pedir demasiado al convertidor en cuanto a resolución de bit. Otra posibilidad sería hacer un corte de 8 bits en el recorrido de 3 metros, lo cual producirá segmentos de 12 mm, y entonces hacer otro corte de 10 bits para obtener una resolución mejor que 25 μm. El coste de los componentes, por esta vía, es bastante inferior a las 150.000 ptas.

Entre los fabricantes de controles industriales, 12 bits es por el momento el número más corriente.

Si se miran detalladamente las aplicaciones de la robótica, se encontrarán situaciones en las que el criterio para la elección de un convertidor es la velocidad más que la resolución de bit. Se encontrarán también situaciones en las que el coste será un factor de más peso que la velocidad y la resolución de bit.

SISTEMAS DE VISION EN ROBOTICA

Los sistemas de visión de robot basados en cámara están en un area de aplicación en la que la velocidad parece tener prioridad sobre la resolución de bit. Esto es especialmente cierto en aquellas situaciones en las que la inteligencia del robot debe reconocer patrones u objetos en un campo cambiante. Un ejemplo típico es una operación que requiera al robot para clasificar y envasar piezas procedentes de una cinta transportadora con avance rápido.

Quizá, el más común de la nueva generación de sistemas de visión de robot es el VS-110 de una Máquina Inteligente (fig. 3). Diseñada para alta velocidad y reco-

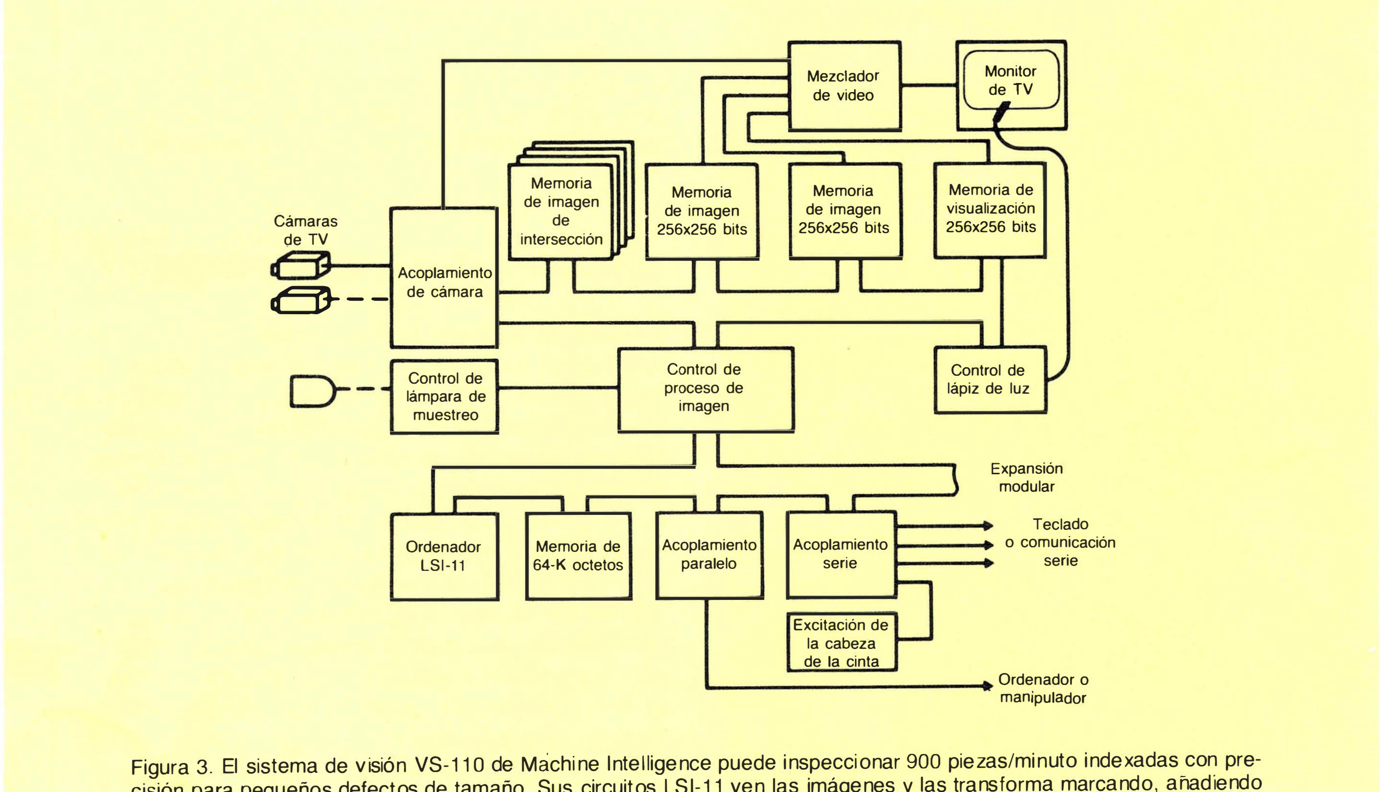


Figura 3. El sistema de visión VS-110 de Machine Intelligence puede inspeccionar 900 piezas/minuto indexadas con precisión para pequeños defectos de tamaño. Sus circuitos LSI-11 ven las imágenes y las transforma marcando, añadiendo o restando operaciones.

nocimiento de objeto/modelo entre objetos de una cinta transportadora en movimiento, esta máquina inteligente puede reconocer hasta 900 piezas por minuto. El acabado frontal, los "ojos" o el elemento de visión/sensado de este sistema, es una cámara CCD. La inteligencia la proporciona un LSI-11 (Digital Equipament Corp.) con 256.000 octetos de memoria. El acoplamiento entre los elementos de una cámara CCD se lleva a cabo mediante un convertidor video-velocidad de 8 bits, un dispositivo con un tiempo de conversión de 20 ns.

El campo de la cámara se divide en una rejilla de 256x256, o 65.536 pixels (ver la figura 3). La tensión producida por la cámara en cada pixel se digitaliza casi instant

digo de 8 bits tiene una resolución de 256 valores en la escala de grises.

En la operación del VS-110, la información digitalizada que genera el convertidor A/D, se aplica al LSI-11 y se compara con las imágenes digitalizadas ya existentes en el banco de memoria del ordenador y en el juego de instrucciones.

Un ejemplo podría aclarar esta operación. Supongamos que el sistema de visión debe reconocer un objeto tal como un tornillo con su tuerca en una mesa llena de objetos metálicos. El tornillo con su tuerca, como regla general, será reconocido por su forma, y la intensidad de luz en él y alrededor del mismo ayudará al procesador a distinguirlo de piezas próximas que tengan un color similar (ver la figura 4).

Pero para tener la certeza, el sistema de visión puede hacer una segunda pasada sobre el objeto. La cámara volverá a enfocar y el nivel de tensión de referencia en el convertidor A/D se desplazará con objeto de ayudar al convertidor y al procesador a hacer un gran contraste blanco/negro entre el objeto y las piezas próximas. En otras palabras, una vez que los objetos han sido localizados en su espacio, el procesador no necesitará más información de la escala de grises y trabajará enteramente en binario.

En el VS-110, un DAC-08 estándar controla el nivel de la tensión de referencia en el convertidor A/D de 8 bits. El uso de un convertidor D/A multiplicador como el DAC-08 requerirá en la mayoría de los casos de la adición de un registro temporal de datos, tensión de referencia y un amplificador operacional de alta velocidad. Todos ellos pueden estar integrados en un chip, como es el caso del NE5018 de Signetics, que es un convertidor D/A de tensión de salida compatible con microprocesador.

En ciertas aplicaciones, es posible reducir algunos de los requerimientos de la resolución de bit del convertidor de video-velocidad, y por tanto reducir el coste. Si el sistema de visión estuviera dedicado, por ejemplo, a distinguir objetos iluminados en un fondo negro, tal como rayas coloreadas sobre negro, se puede sustituir un dispositivo de 6 bits por un convertidor de 8 bits. En algunos casos se puede hacer con un dispositivo de 4 bits.

Columnas NC
Filas NR
YC
XC
(a)

(a)

Probabilidad de densidad función de X
1/px
X
Px
Flanco de blob
Fila de elementos fotosensibles

(b)

Figura 4. a) Imágenes digitales típicas generadas por un objeto circular. b) Los flancos del objeto deseado se determinan según las diferencias de escala de grises entre pixels en las aristas del mismo. Una vez determinadas las aristas, la cámara volverá a enfocar. El nivel de tensión de referencia en el convertidor de video A/D se desplazará para alcanzar un contraste más fuerte entre el objeto y su alrededor. Todo el procesado objeto/no objeto se hace en binario.

ALTERNATIVAS MAS ECONOMICAS

Aunque el coste de los convertidores A/D video-velocidad es pequeño comparado con el precio de un ordenador LSI-11, supone todavia un gasto considerable. Se puede reducir considerablemente el coste si se reducen las exigencias de velocidad del sistema de visión. Los sistemas sofisticados, tal como el VS-110 o el Optomation II de General Electric, están diseñados para reconocer hasta 900 piezas/por minuto en una cinta transportadora de avance rápido. Si estos objetos estuvieran situados en un campo estacionario, y si hubiera un número reducido de ellos, sería posible naturalmente utilizar un sistema de rastreo óptico y un convertidor A/D, componentes que operan a menos que las velocidades de video. Si se racionalizan las exigencias de velocidad (de hecho, la velocidad del robot y la productividad se hallan asociadas), podemos reducir considerablemente el coste de las inspecciones visuales automatizadas.

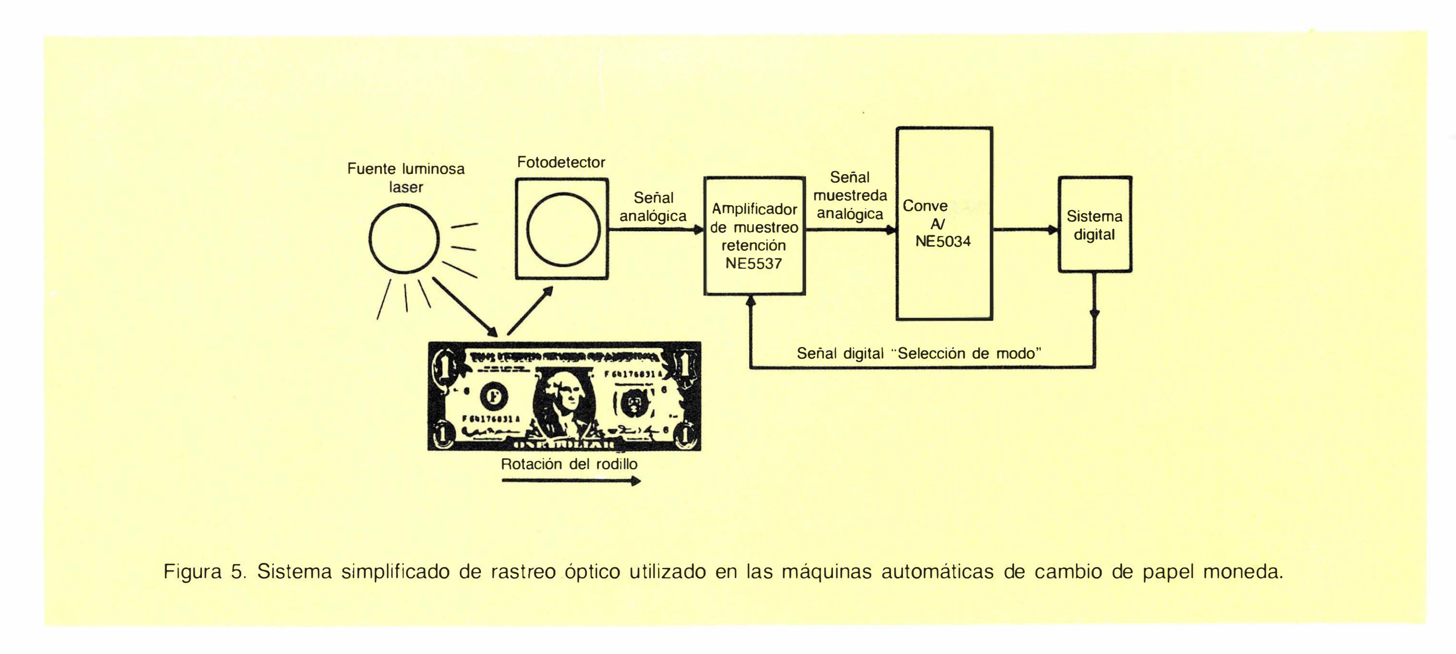


Figura 5. Sistema simplificado de rastreo óptico utilizado en las máquinas automáticas de cambio de papel moneda.

En muchos casos, un sistema de sensado puede utilizar una fuente luminosa laser o de infrarrojos para rastrear un campo visual. Así se identifican objetos o patrones según la luz que incida en una serie de fotodetectores. En algunos sistemas, una imagen visual o patrón se puede generar mediante la secuencia ACTIVADO/DESACTIVADO de una matriz de fotodiodos. En otros sistemas, un sencillo fotodetector registrará las variaciones de la intensidad de luz que se produzcan. Las tensiones analógicas resultantes pueden ser entonces digitalizadas y aplicadas a un microprocesador para evaluar e identificar patrones.

El uso de las máquinas automáticas de cambio de papel moneda está quizá más extendido que el de los robots industriales, aunque su función como sistemas inteligentes de inspección visual sea la misma. Un billete de papel moneda se aplana sobre la superficie de un rodillo de amplio diámetro, y como el rodillo gira, el billete pasa por el haz de luz de un laser o infrarrojos (ver la figura 5). El billete pasará a través de la trayectoria de la fuente de luz a una velocidad de 15 a 30 cm/s. Aunque la velocidad es muy similar a la de una cinta transportadora industrial, no incorpora un convertidor video-velocidad para distinguir un billete falso de entre los auténticos introducidos en la máquina.

En términos mecánicos, una velocidad de 15 cm/s puede parecer rápida, pero en términos electrónicos es tiempo más que suficiente para que respondan los actuales convertidores A/D. Acoplados con un amplificador de muestreo/retención NE5537 por la parte analógica, es totalmente posible utilizar un dispositivo como el NE5034 de Signetics, que convierte 8 bits en menos de 17 μs. Si se añaden un amplificador operacional de respuesta rápida y un microprocesador 8048 de bajo coste, el sistema proporcionará resolución y velocidad suficientes para que la máquina automática cambiadora de papel moneda reconozca billetes de diferentes paises. Aunque este tipo de sistema no es tan versátil como un sistema basado en cámara con convertidores video-velocidad, cuesta considerablemente menos, y como ocurre con las máquinas automáticas cambiadoras de papel moneda ofrece un sistema de inspección visual muy efectivo para aplicaciones en robótica.

CONTROL DEL MOVIMIENTO ROTATORIO

Aunque la tecnologia de los sistemas visuales en robótica acaba de empezar a desarrollarse, la tecnología para controlar los movimientos rotatorios —uniones de codos y muñecas— de los robots está alcanzando una considerable madurez. Una maneera de clasificar y delimitar los robots industriales es, de hecho, por su flexibilidad rotatoria. Una máquina de seis ejes por ejemplo, es más flexible que una máquina de cuatro ejes, más flexible que una de tres, etc. Como que la flexibilidad rotatoria es un fuerte argumento de venta, la precisión en el control de rotación de las uniones de codo y muñeca es la preocupación principal de los diseñadores de robots.

En la actualidad, parece haber tres técnicas principales para el control de rotación del brazo del robot. La técnica más común es la utilización de un codificador óptico-digital al principio del lazo de control, con un convertidor D/A y un modulador por anchura de impulsos (PWM) que controla un motor de corriente continua al final del lazo. Una técnica que se emplea en algunas máquinas más sofisticadas incluye convertidores de alta resolución sincro a digital y digital a sincro. En algunas máquinas de bajo coste (sobre el millón y medio de pesetas), un potenciómetro en las uniones de codo y muñeca produce cambios de tensión con cambios en la posición rotatoria. Las tensiones resultantes, en cambio, se aplican a un procesador mediante un convertidor A/D de alta resolución.

Aunque el microprocesador 68000 de 16 bits se utiliza cada vez más en los controladores de robot, muchos sistemas utilizan una inteligencia distribuida. En estos sistemas, el brazo completo está controlado por un dispositivo de 16 bits, y las uniones individuales se controlan mediante un microprocesador de 8 bits. Entre aquellos robots que utilizan un control por potenciómetro, el convertidor A/D estándar que utilizan es de 12 bits. Por

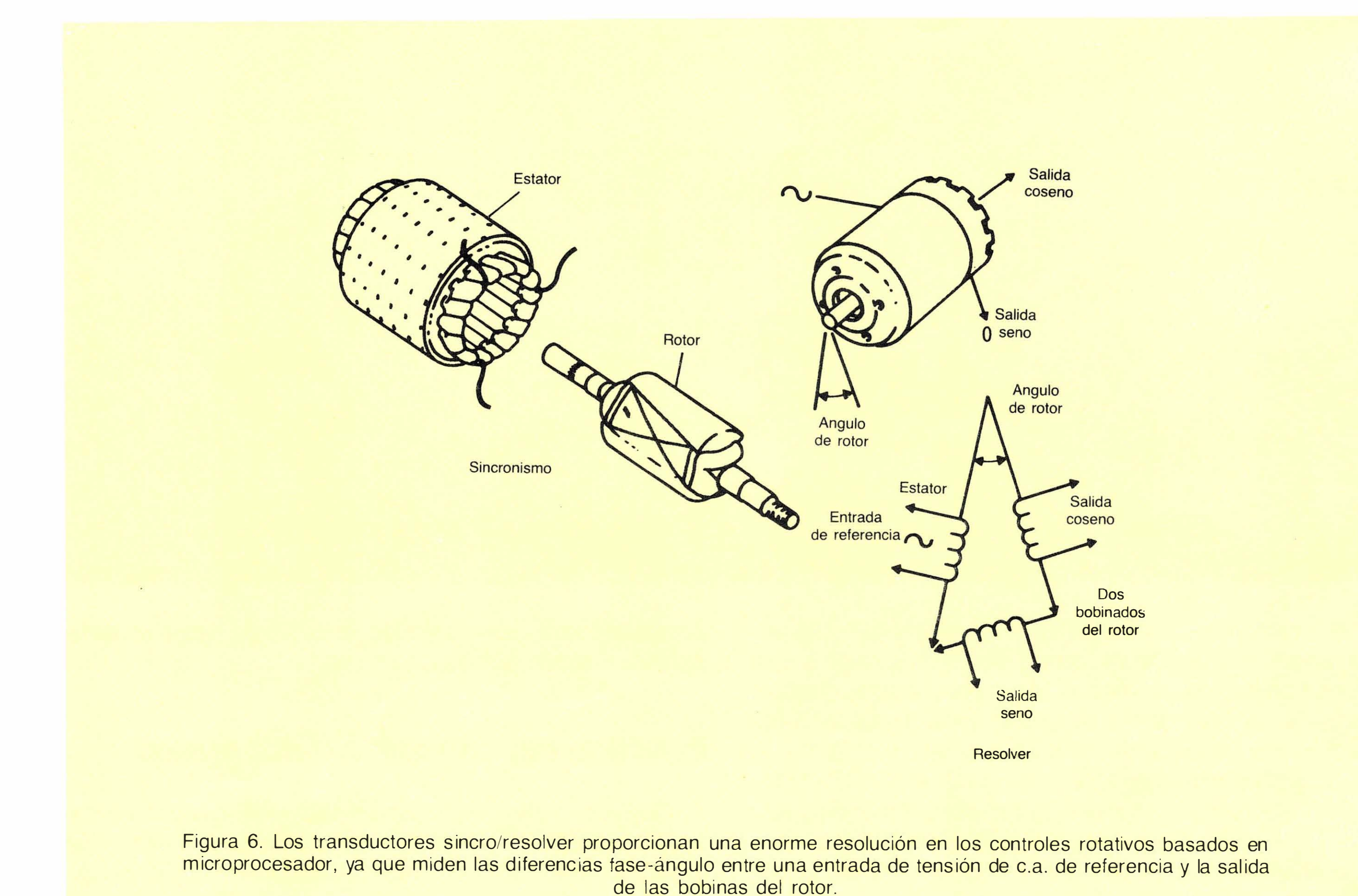


Figura 6. Los transductores sincro/resolver proporcionan una enorme resolución en los controles rotativos basados en microprocesador, ya que miden las diferencias fase-ángulo entre una entrada de tensión de c.a. de referencia y la salida de las bobinas del rotor.

otra parte, aquellas uniones que disponen de conversión sincro a digital, trabajan normalmente con 14 y 16 bits.

De los convertidores diponibles para el sensado de posición rotatoria, la combinación *sincro/resolver* y electrónica híbrida son las más inmunes a los efectos de la temperatura, humedad, vibración, choque y variaciones en la tensión de alimentación. Los sensores de sincronismo rotatorio son básicamente bobinados de motor — tanto estator como rotor— que miden las diferencias de ángulo de fase entre la entrada de c.a. de tensión de referencia (aplicada a la bobina del estator) y la tensión de c.a. de salida (tanto ondas de seno como coseno en las bobinas del rotor). La diferencia en ángulo de fase será la función de la posición de giro del eje del rotor (ver la figura 6).

Los *sincro/resolver* pueden tener resoluciones de varios segundos de arco, y debido a que sus niveles de amplitud de tensión son fijos, se pueden acoplar a convertidores o contadores sin necesidad de circuitería de amplificación; lo que genera los códigos de microprocesador de alta resolución. Los convertidores sincro a digital son básicamente puertas lógicas y mecanismos de contaje en lugar de la gran cantidad de resistencias que se emplean en los convertidores D/A y A/D. Cada señal de c.a. puede ser activada precisamente en el cruce por cero con el fin de generar una serie de impulsos. Una unidad contador-temporizador puede digitalizar fácilmente el ángulo de fase del rotor mediante un indexado del intervalo de tiempo entre impulsos. Se puede utilizar un registro de desplazamiento para obtener una anotación binaria.

La resolución de los convertidores híbridos o módulos sincro a digital es del orden de 14 bits (ver tabla). ILC Data Device es uno de los líderes en esta tecnología.

Resolución de bit en términos de rotación angular

bits		grados
BMS	1	180
	2	90
	3	45
	4	22,5
	5	11,25
	6	5,625
	7	2,813
	8	1,406
	9	0,7031
	10	0,3516
	11	0,1758
	12	0,08799
	13	0,04395
bms	14	0,02197

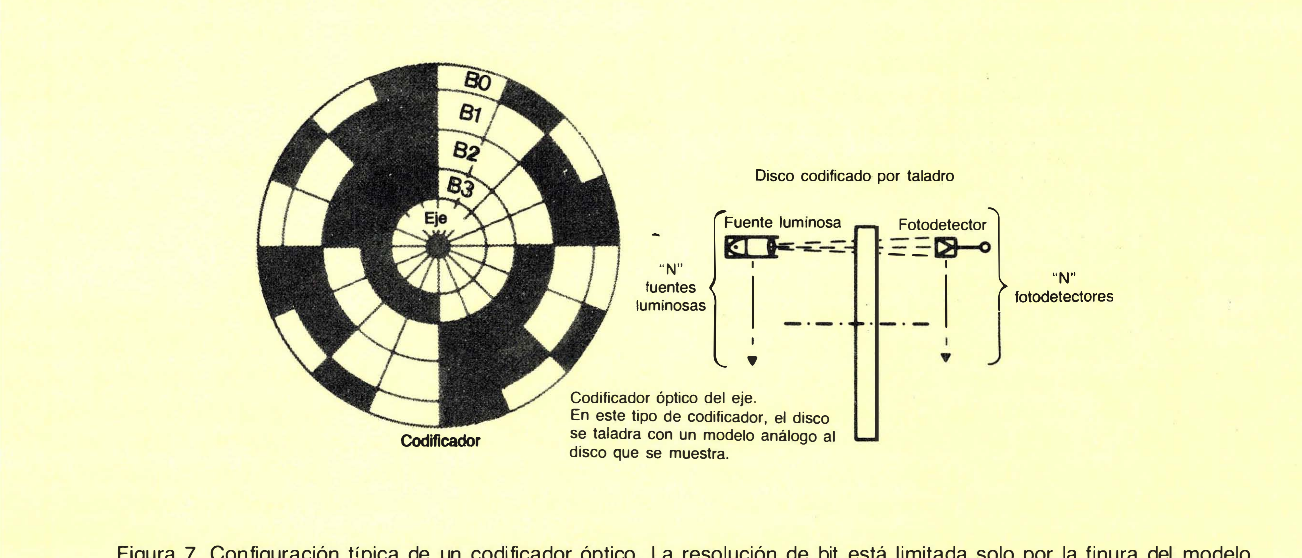


Figura 7. Configuración típica de un codificador óptico. La resolución de bit está limitada solo por la finura del modelo óptico. Se muestra un disco de 4 bits.

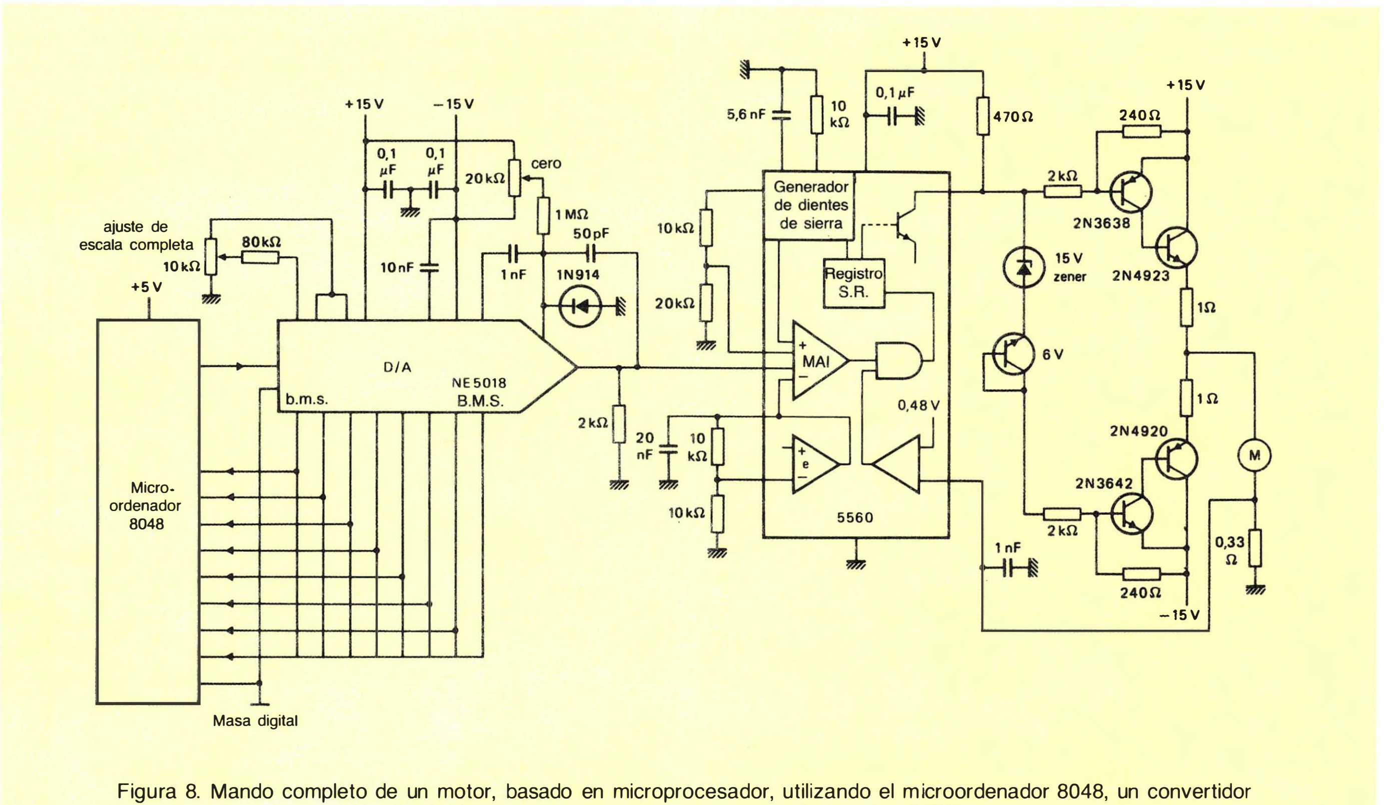


Figura 8. Mando completo de un motor, basado en microprocesador, utilizando el microordenador 8048, un convertidor D/A 5016, y un modulador por anchura de impulso 5560*
*(casi equivalente es el TDA1060)

CONTROL ROTATORIO MAS UTILIZADO

Los elementos de control rotatorio más ampliamente utilizados son los codificadores de eje ópticos digitales. Estos dispositivos son comunes, debido a que proporcionan un alto grado de resolución con un mínimo de componentes de acoplamiento. En la figura 7 se muestra un esquema simplificado del disco/codificador. Este disco muestra, en combinación con los sensores ópticos, producirá un código digital de 4 bits. En efecto, todas las combinaciones de codigo 16, están impresas correctamente en el disco, y cada combinación de código corresponde a diferente posición rotativa. Se pueden obtener codificadores con una resolución de más de 16 bits. La única limitación es el número de combinaciones de código digital que se pueden imprimir sensiblemente en el disco.

El lazo de control del sistema, sin embargo, necesita-

rá normalmente componentes convertidores de datos. Para encontrar una determinada posición rotatoria, el procesador de control de la unión editára un código de instrucción a un convertidor D/A, cuya tensión de salida analógica regula el ciclo útil de un modulador por anchura de impulso. El modulador por anchura de impulso (MAI) controla a su vez la circuiteria de excitación de un motor de c.c.

Un circuito de este tipo se muestra en la figura 8. Dado que incluye un registro de datos, tensión de referencia, el convertidor D/A NE5018 de 18 bits simplifica el trabajo de cambiar un código de procesador en la tensión que se necesita para regular el NE5560. En el circuito mostrado, un ciclo útil MAI de 50% (equivalente a un nivel de referencia de 3,5 V en el terminal 5 del 5560) bloqueará al motor en una posición estacionaria. Como que el ciclo útil del MAI cae el 22% (un nivel de 2,4 V en el terminal 5), el motor alcanzará la máxima velocidad de giro en el sentido de las agujas del reloj. De la misma manera, si el ciclo útil sube al 80% (4,65 V), el motor alcanzará la máxima velocidad en sentido contrario.

La precisión de este lazo concreto será más bien la precisión del lazo de realimentación digital-codificación, que la resolución o precisión del convertidor D/A. Como que las funciones básicas de la operación de este lazo de control son "sentido de las agujas del reloj activado", "paro", "sentido contrario a las agujas de reloj activado" y "paro", el sistema complejo de locomoción se puede controlar con el equivalente de un código de 4 bits y unas sencillas rutinas de software de microprocesador.

DIRECCION EN EL FUTURO

Debido a la necesidad de incrementar la productividad industrial, se espera que la industria incluya un elevado número de robots. Para muchos clientes industriales, un brazo de robot es una importante inversión en equipo. Los ingenieros de diseño deberán tener en cuenta alternativas de bajo coste para las máquinas del orden de los 7 millones de pesetas. Habrá indudablemente un incremento de las "ayudas a la productividad" basadas en microprocesador. En la gama de los robots de montaje totalmente programados, los dispositivos de inspección/muestreo y los sencillos brazos de montaje, funcionarán como la "tercera mano" que se necesita en el medio industrial. Nunca sustituirá plenamente al trabajador, pero inevitablemente incrementará su salida. □

Diseño de transformadores e inductores de potencia de alta frecuencia con ferrita (III)

Diseño de devanados de transformador
(Continuación)

4. RESPALDO TEÓRICO

La diferencia esencial entre un diseñador y un computador es el pensamiento creativo. Asi pues, un verdadero diseñador, no encontrará una satisfacción duradera en los procedimientos descritos que más bien parecen diagramas de flujo; ya que no puede ayudarle preguntar por qué los procedimientos son como son, y cómo se pueden extender para resolver problemas relacionados. Esta sección trata de contestar a ésta y a otras preguntas, con vistas también a evitar errores debidos a la mala interpretación de las instrucciones. El estudio es principalmente de naturaleza cualitativa ya que la matemática ha sido reducida al mínimo, y los efectos de tercer órden, aunque incluidos en las fórmulas que respaldan las ayudas al diseño, no son generalmente discutidos.

4.1. Efectos de las corrientes parásitas en los devanados

4.1.1. Magnetismo de los transformadores

El flujo principal que acopla los devanados primario y secundario está limitado al núcleo.

Como los amperios-vuelta del primario y el secundario se oponen entre sí, el valor instantáneo del flujo mutuo es determinado por la diferencia instantánea entre ellos. El flujo magnético es proporcional a la f.m.m. inducida por espira. En un transformador ideal (con reluctancia y resistencia de los devanados nulas) con secundario cortocircuitado, la f.m.m. inducida y, por lo tanto, el flujo magnetico son ambos nulos.

El flujo traspasa también el espacio del devanado. Este flujo no es común a los devanados, e incluso no es común a todas las espiras de un mismo devanado, y por ello es conocido como flujo disperso.

La figura 3a muestra las líneas de fuerza del flujo disperso en un transformador sencillo, ideal y cortocircuitado (sin flujo principal). Dentro del espacio ocupado por el devanado los flujos primario y secundario van en la misma dirección. Como se repelen mutuamente, son paralelos al aislamiento entre primario y secundario, es decir, son paralelos a las capas de espiras si los devanados estan uno encima de otro. Asi pues, con el fín de no comprometer este paralelismo, solamente se consideraran capas completas de igual anchura.

La densidad de flujo disperso es máxima en el aislamiento entre primario y secundario, figura 3b. A ambos lados de este máximo, la densidad de flujo cae linealmente a cero a lo largo de la altura del devanado.

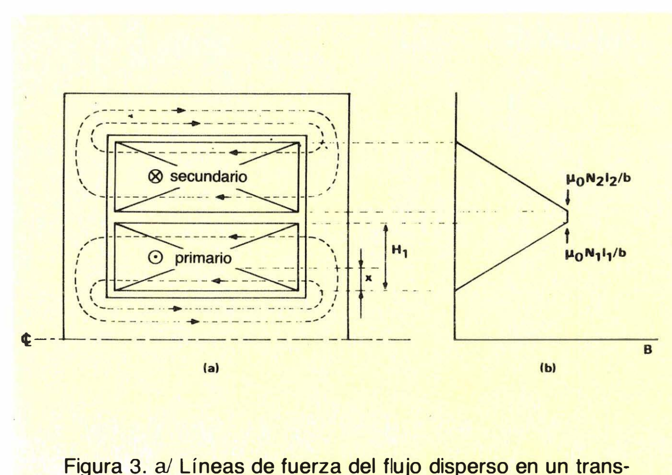


Figura 3. a/ Líneas de fuerza del flujo disperso en un transformador idealizado y cortocircuitado (para el flujo principal).
b/ Distribución de la densidad de flujo.

Considérese una linea de fuerza que cruce la ventana del devanado a una distancia x de la pared del carrete, figura 3a. Suponiendo que la densidad de corriente es constante a lo largo de la altura.

$$\oint \frac{B}{\mu_0} ds = NI \frac{x}{H_1}$$

en donde B es la densidad de flujo, s es la distancia a lo largo de la línea de fuerza, y NIx/H_1 el número de amperios-vuelta incluidos. La intensidad de campo es despreciable en el núcleo (alta permeabilidad), y se supone constante a lo largo de la anchura del devanado, de forma que la densidad de flujo disperso es:

$$B = \mu_0 \times \frac{N}{b} \times I \times \frac{x}{H_1}$$

en donde b es la longitud de la línea de fuerza fuera del material del núcleo.

La figura 3b muestra como B varía a lo largo de la altura del área bobinada. Es un caso adecuado para sacar como consecuencia que si b_w es más pequeña que la anchura de la ventana para bobinar (quizá debido a la existencia de distancias antiarco), b deberá tomarse igual a b_w. Nótese que el flujo disperso no es debido a un material del núcleo imperfecto, sino que es una propiedad intrínseca al devanado.

El flujo disperso a través de los devanados da lugar a corrientes parásitas en los conductores.

En un transformador de construcción normal, el flujo disperso circula paralelo a las capas del devanado y normal a las espiras.

Nótese que la densidad del flujo disperso varia de una capa a otra. En determinada capa (por ejemplo a una altura x en la figura 3b) la densidad de flujo disperso es proporcional a la suma de los amperios-vuelta en la misma y los amperios-vuelta en las capas entre ésta y el punto más próximo de densidad de flujo nula.

La densidad de flujo media y por lo tanto, las pérdidas por corrientes parásitas se pueden reducir mezclando adecuadamente los devanados primario y secundario. El resultado de este proceso es la configuración partida/entrelazada de la figura 4b.

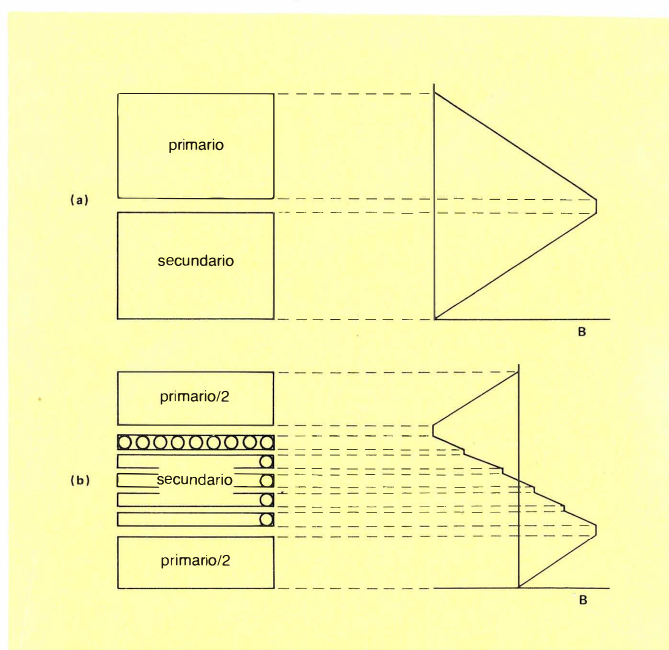


Figura 4. El efecto de partir el primario en dos partes a cada lado del secundario es el de partir en dos mitades el flujo disperso de pico y en consecuencia las corrientes parásitas.

La figura 4a muestra de nuevo la distribución del flujo disperso en una disposición básica del devanado de un transformador. En la figura 4b el devanado primario está partido en dos mitades con el secundario intercalado entre ambas. Esto hace que la densidad de pico del flujo sea la mitad.

Para hacer posible esta construcción, el devanado partido debe tener un número de espiras par, y un número total de capas también par. El devanado intermedio, aunque físicamente es una unidad, puede también considerarse como compuesto de dos partes; la distribución de su flujo disperso se muestra con más detalle de forma que puede apreciarse que puede tener un número impar de capas. Esto significa que cada mitad del devanado total comprende una mitad de una capa del secundario, es decir una capa cuya altura es la mitad de una normal. De forma similar, cada mitad del devanado total puede tener una media espira si la media capa tiene un número de espiras impar.

Gracias a la simetría de la configuración partida/intercalada, solamente una parte de cada devanado debe ser tenida en cuenta para calcular los efectos de las corrientes parásitas.

El proceso de partición y entrelazado puede repetirse para reducir aún más las pérdidas por corrientes parásitas. Sin embargo, el proceso rápidamente se vuelve antipráctico, ya que cada cambio entre primario y secundario necesita un aislamiento adecuado que normalmente incluye pantallas para reducir las interferencias de radiofrecuencia. Su presencia reduce el factor de espacio (cobre) alcanzable en la ventana para bobinar, eventualmente en grado tal que cualquier mejora es de nuevo perdida o no vale la pena por su complicación adicional.

Se puede hacer una distinción entre:

- devanados sencillos, como en la figura 4a;
- devanados partidos, como el primario de la figura 4b;
- devanados intercalados, como el secundario de la figura 4b.

El proceso de diseño de la seccion 3 trata exclusivamente de partes del devanado, es decir de:

- un devanador sencillo,
- una mitad de un devanado partido.
- una mitad de un devanado entrelazado.

En la configuración del devanado partido/entrelazado, el número de espiras en cada parte es la mitad del primario o el secundario completo.

4.1.2. Penetración de una onda electromagnética en un conductor

Las corrientes parásitas son inducidas en un conductor expuesto a una onda electromagnética. Se oponen a la penetración de la onda y transforman la energía electromagnética en calor, en los conductores resistivos.

Sea el plano x = 0, la superficie de un conductor de espesor infinito. Los campos eléctrico y magnético de una onda electromagnética plana que se propaga en el semi-espacio por encima del conductor e incide perpendicular a él, son tangentes a la superficie y perpendiculares entre si. Si el eje positivo de las x está dentro del conductor, la onda que penetra puede expresarse por:

$$A \exp\left\{-\frac{x}{\Delta} + j\left(\omega t - \frac{x}{\Delta} + \phi\right)\right\}.$$

Las constantes A y Φ (parte de la energía incidente es reflejada por la superficie) no son aquí de interés. La amplitud de la

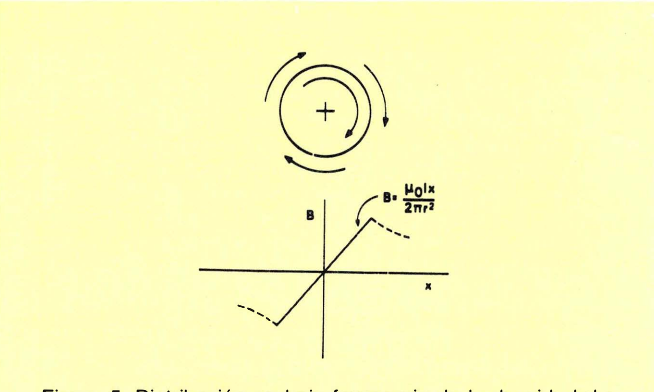


Figura 5. Distribución en baja frecuencia de la densidad de flujo B en un conductor redondo que conduce corriente. La x es la distancia desde el centro del conductor y r es su radio.

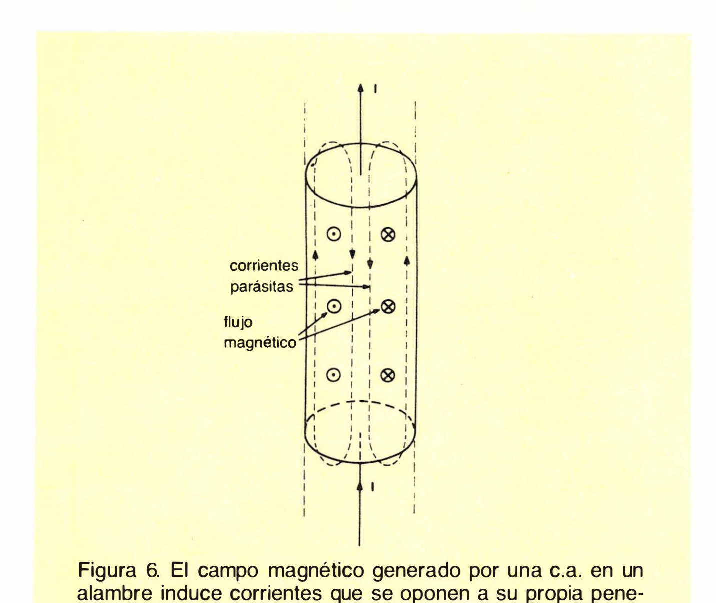


Figura 6. El campo magnético generado por una c.a. en un alambre induce corrientes que se oponen a su propia penetración.

Figura 7. Distribución de la corriente en un alambre que conduce c.a. constante a varias frecuencias.

onda decrece dentro del conductor de acuerdo con $e^{-x/\Delta}$, en donde Δ depende de las propiedades del conductor y de la frecuencia de la onda.

A una profundidad $x = \Delta$, la amplitud de la onda ha decrecido a un valor 1/e de su valor en la superficie y la fase se ha retrasado un radian. A una profundidad igual a un pequeño múltiplo de Δ, no existe campo en la masa del conductor, y en consecuencia no se induce corriente.

A $x=2\pi\Delta$, donde el retraso de fase es exactamente 2π radianes, la intensidad de campo cae al valor despreciable de $e^{-2\pi}=0{,}0019$. Esto sucede a una profundidad igual a la longitud de una onda completa de la onda penetrante.

4.1.3. Efecto pelicular

Un alambre redondo, recto y aislado que transporte corriente alterna, genera un campo magnético circular y concéntrico, tanto en el mismo alambre como en el espacio que lo rodea.

El término aislado significa en este contexto que no hay ningún otro conductor ni campo magnético en proximidad al hilo. Bajo estas circunstancias la distribución del campo de baja frecuencia se muestra en la figura 5. El campo es tangente a la superficie del alambre.

Este campo induce corrientes parásitas que se oponen a su penetración, reforzando el flujo de corriente cerca de la superficie y reduciéndola cerca del centro del alambre como muestra la figura 6.

El flujo neto de corriente sigue siendo el mismo, pero la densidad de corriente no es uniforme. Este efecto aumenta con la frecuencia y con el diámetro del alambre. El campo magnético dentro del alambre también se redistribuye.

Como en el caso de la onda elecromagnética penetrante, la corriente tiene la tendencia a circular solamente cerca de la superficie del alambre: efecto pelicular.

La figura 7 muestra la distribución de una corriente de la misma intensidad a diversas frecuencias. Si la frecuencia aumenta, Δ disminuye y d/Δ aumenta.

Esta distribución de la corriente da como resultado que la resistencia en c.a. del alambre sea más elevada que su resistencia en c.c.

La tensión es constante dentro del área de cualquier corte normal al eje del alambre ya que no puede haber flujo de corriente en sentido radial. En general, la tensión a lo largo de la longitud del alambre es la suma de las caídas de tensión resistiva e inducida. En un alambre relativamente grueso ($d/\Delta \gg 1$), la caída de tensión cerca del centro es principalmente la inducida por las corrientes parásitas, mientras que cerca de la superficie, dónde la densidad de corriente es elevada, la caída de tensión es principalmente resistiva.

Si se reemplaza el alambre por un tubo del mismo material y diámetro, de tal forma que el tubo tenga la misma resistencia en c.c. que el alambre en c.a., el espesor de su pared será igual a Δ siempre que la curvatura de su superficie sea despreciable ($d \gg \Delta$). Por esta razón, Δ se conoce como espesor pelicular equivalente.

El término profundidad de penetración se utiliza a menudo para designar a Δ, pero algunos autores prefieren que este término se aplique a la longitud de onda ($2\pi\Delta$) de la onda penetrante tal como se ha descrito antes. La densidad de corriente (uniforme) en el tubo equivalente al alambre es igual a la de la superficie del alambre al que sustituye. La relación entre la resistencia en c.a. y en c.c. debida al efecto pelicular se puede deducir de la relación entre las secciones perpendiculares del alambre y del tubo:

$$F_R \cong \frac{d}{4\Delta},\ \left(\frac{d}{\Delta} \gg 1\text{, en la práctica } F_R \cong \frac{1}{4}\left(\frac{d}{\Delta}+1\right) \text{ si } \frac{d}{\Delta} \geq 5\right)$$

La resistencia en c.a. por metro de longitud de un alambre es proporcional a d^{-1}, aunque la resistencia en c.c. es proporcional a d^{-2}.

El espesor pelicular Δ depende del material conductor y de la frecuencia:

$$\Delta = \sqrt{\frac{\rho}{\pi\mu_0\mu_r f}}\ .$$

La redistribución de la corriente establece un equilibrio entre las caídas de tensión resistiva e inductiva. El aumento de la frecuencia no altera la densidad de flujo en la superficie debido a que la corriente permanece constante pero provoca un aumento de la tensión inducida que da como resultado que el espesor de la pelicula sea menor, y por lo tanto una densidad de corriente más alta. Esto a su vez da como resultado una caída de tensión resistiva mayor que se opone a la concentración de la corriente en la superficie. Se consigue un nuevo equilibrio con un espesor de la pelicula proporcional a $1/\sqrt{f}$. Un razonamiento similar se puede establecer para el efecto de μ_r y ρ .

El espesor de la película es independiente de la corriente transportada por el alambre. Como el alambre está inmerso en su propio campo, existe una relación fija entre la densidad media de la corriente y la densidad del flujo magnético.

4.1.4. Efecto de proximidad

En un alambre expuesto a campo magnético exterior normal a su eje, se observa una clase diferente de corrientes parásitas. En este caso, la corriente parásita fluye en dirección opuesta en ambos lados del alambre, figura 8.

El flujo de corriente parásita está confinado a las películas por debajo de la superficie del conductor que son tangentes al campo exterior. No se supone que el flujo de corriente neto sea nulo. Para evitar las complicaciones de la superficie curva, la figura 8 muestra un conductor rectangular.

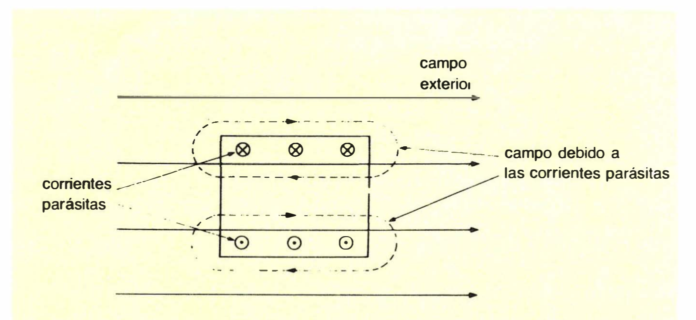


Figura 8. Corrientes parásitas inducidas en un conductor expuesto a un campo magnético normal a su longitud. Para mayor claridad se ha representado un conductor rectangular.

La situación se parece a la de una espira de un devanado sometida al flujo disperso del tipo descrito en la sección 4.1.1.

La diferencia esencial consiste en que la espira conduce una corriente alterna, y que la densidad del flujo disperso es proporcional a esta corriente. La relación entre la corriente y el flujo disperso no es la misma a lo largo de todo el devanado, sino que depende de la posición de la capa de la que forma parte la espira en consideración.

Debido a que el flujo disperso al que está expuesta la espira tiene su origen en otras próximas a ella, el fenómeno de corriente parásita es conocido en este caso como efecto de la proximidad.

La figura 9a representa una sección de unas cuantas espiras de una capa con las líneas de fuerza propias de un alambre aislado. Sin embargo, en el espacio entre espiras, las líneas de fuerza individuales que son perpendiculares a la capa, se oponen entre sí de forma que tienden a cancelarse. El resultado es que la distribución del flujo es el de la figura 9b. Tal distribución aplicada a un determinado número de capas da como resultado la distribución de flujo de las figuras 3 y 4. Resulta ahora evidente la diferencia entre las dos clases de corrientes parásitas.

Efecto pelicular: es la tendencia de la corriente a circular cerca de la superficie del conductor, no produce inversión de corriente y por lo tanto tampoco ningún aumento del flujo de corriente.

Efecto de proximidad: hay dos regiones peliculares por debajo de las superficies tangentes al campo magnético, en las cuales además de la tendencia de la corriente a circular principalmente por la región en la que el campo magnético es más elevado, conducen corrientes parásitas opuestas con lo que aumenta el flujo de corriente efectivo.

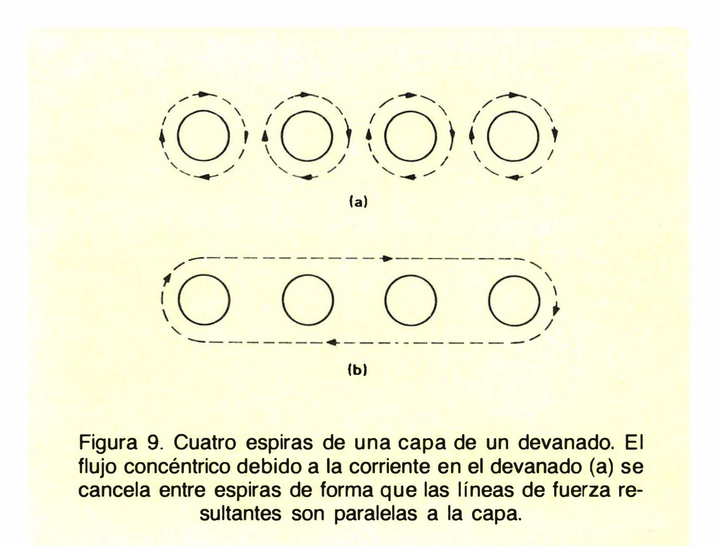


Figura 9. Cuatro espiras de una capa de un devanado. El flujo concéntrico debido a la corriente en el devanado (a) se cancela entre espiras de forma que las líneas de fuerza resultantes son paralelas a la capa.

La densidad del flujo disperso varía de una capa a otra pero es constante a lo ancho de la capa (figuras 3 y 4). El efecto de proximidad es mayor en las capas a ambos lados del aislamiento entre primario y secundario, en las cuales la densidad del flujo disperso es mayor.

El caso más sencillo es el del devanado de una tira u hoja, en el que cada capa tiene una sola espira. El número de capas (y espiras) es por lo tanto conocido desde el comienzo del proceso de diseño.

La figura 10, que está basada en la altura de conductor normalizada, muestra la relación entre el efecto de proximidad y la densidad de flujo disperso.

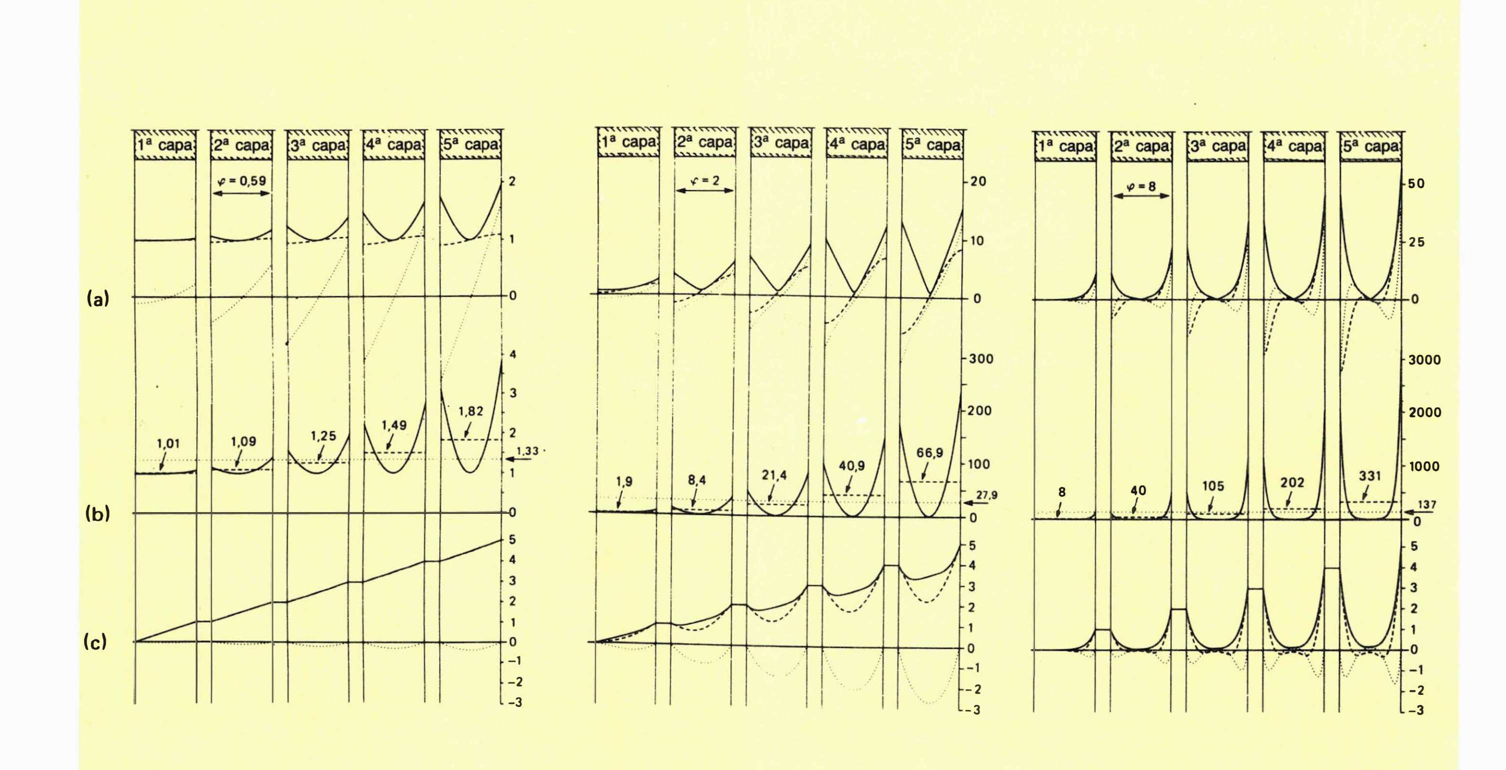


Figura 10. El efecto de proximidad en un devanado de 5 capas. Las alturas efectivas del conductor son $\varphi = 0{,}59$ (izquierda), $\varphi = 2$ (centro) y $\varphi = 8$ (derecha). Las secciones efectuadas en los finales de las capas de los devanados se muestran rayadas. Las capas son de conductor en tira, pero podrían ser también de N_λ espiras de alambre rectangular. En a) se representa la distribución de la densidad de corriente. La línea contínua es la amplitud, la de trazos su parte real, y la de puntos su parte imaginaria. En b) se representan las pérdidas. La distribución de las pérdidas (trazo contínuo) es proporcional al cuadrado de la amplitud de la densidad de corriente. Las líneas de trazos muestran las pérdidas medias en cada capa, y las de puntos las pérdidas medias en el devanado completo. Como las escalas de calibración son múltiplos de las pérdidas en c.c. las líneas de puntos tienen el valor de F_R.(c) es el diagrama del flujo disperso, obtenido por integración de la densidad de corriente. Las divisiones de la escala son de corriente en la capa, los tipos de líneas son como en a).

El efecto de proximidad de un devanado de alambre depende no solamente del diámetro, sino también del factor de espacio (cobre) en la capa.

Los principales parámetros geométricos de una espira de un devanado de alambre son el diámetro d y el paso del devanado t. Por supuesto siempre que, $t \geq d_o$.

Una simplificación útil es considerar al alambre redondo como cuadrado de igual sección y por lo tanto con igual densidad de corriente, figura 11. Entonces, $h = d\sqrt{(\pi/4)} \cong 0{,}886\ d$. La generalización de este modelo permite, que una capa sea considerada como una tira de espesor h y con un factor de espacio (cobre). $F_\lambda = h/t$ que conduce una corriente N_λ veces más grande que en el alambre. El flujo disperso es el mismo que el de la capa de alambre redondo, pero la densidad de corriente es $1/F_\lambda$ veces más grande.

La altura equivalente del conductor, para devanados de tira u hoja es $\varphi = h/\Delta$, y para alambre sólido y redondo $\varphi = (h/\Delta)\sqrt{F_\lambda} = (d/\Delta)\sqrt{(F_\lambda 4/\pi)} \cong 1{,}128\,(d/\Delta)\sqrt{F_\lambda}$.

La comparación entre h/Δ de la tira con $(h/\Delta)\sqrt{F_\lambda}$ del alambre indica que la profundidad de la película en el alambre parece ser $1/\sqrt{F_\lambda}$ veces más grande que en la tira. Esto se puede comprender recordando que Δ es proporcional a $\sqrt{\rho}$, y que el aumento de ρ o de la densidad de corriente tiene el mismo efecto en la caída resistiva de tensión de la que depende el equilibrio.

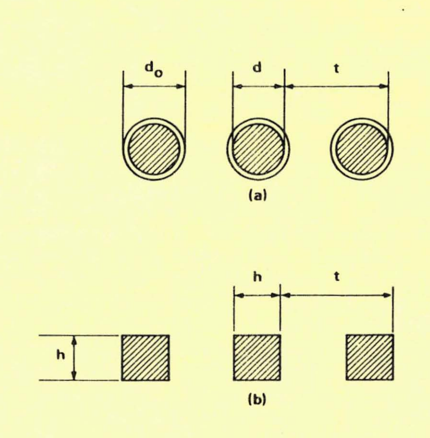


Figura 11. a) Principales parámetros geométricos que describen una espira en determinada capa. b) El reemplazar un alambre redondo por uno cuadrado de igual area de la sección, simplifica la discusión ya que ahora una capa equivale a una espira de un conductor de tira.

4.2. Resistencia en c.a.

4.2.1. Factor de resistencia F_R

El aumento de la resistencia del conductor debido a los efectos de proximidad puede ser expresado en términos del factor de resistencia F_R: la relación entre la resistencia en c.a. y en c.c.

La gráfica de la figura 12, basada en un trabajo de Dowell, da F_R en función de la altura equivalente del conductor, φ, con el número de capas p como parámetro. La observación de estas curvas muestra que hay una región en la que F_R es proporcional a φ. En los devanados multi-capa, esta región comienza cuando φ es mayor de 3, pero en los devanados de una sola capa cuando $\varphi \geq 1$. Esta es la región en la que se produce la conducción pelicular, cuando la corriente no fluye por todo el conductor. La situación es similar a las debidas al efecto pelicular cuando $d/\triangle \gg 1$ cuando F_R es proporcional a d.

La curva para p=1 (pérdidas por corrientes parásitas despreciables cuando $\varphi \leq 1$, conducción pelicular cuando $\varphi \geq 1$) representa también el comportamiento de la primera capa de un devanado multi-capa. La curva para p=0,5 muestra un comportamiento similar, pero para valores dobles de φ. En todas las capas de un devanado multicapa exceptuando la primera, las pérdidas por corrientes parásitas (proporcionales a F_R–1) aumentan según φ hasta $\varphi \cong 2$ y proporcionalmente a φ hasta $\varphi \cong 3$. Esto se demuestra más claramente con la curva para p=10, pero el efecto es ya evidente en la curva para p=1,5. Evidentemente, las pérdidas por corrientes parásitas en las capas altas dominan las pérdidas por c.a. en la primera capa a menos de $\varphi \ll 1$.

Esto explica la diferencia que resulta evidente más tarde entre los devanados de una sola capa, los de media capa y los multicapa.

Se debe tener en cuenta que las pérdidas por corrientes parásitas permanecen proporcionales a φ^4 en la parte inferior de las curvas por debajo de $F_R \cong 2$. El efecto de la curvatura es debido a que las pérdidas en c.c. que no son despreciables en esta región comparadas con las correspondientes en c.a. (véase la figura 2 que es una representación matemática de F_R–1 calibrada para F_R).

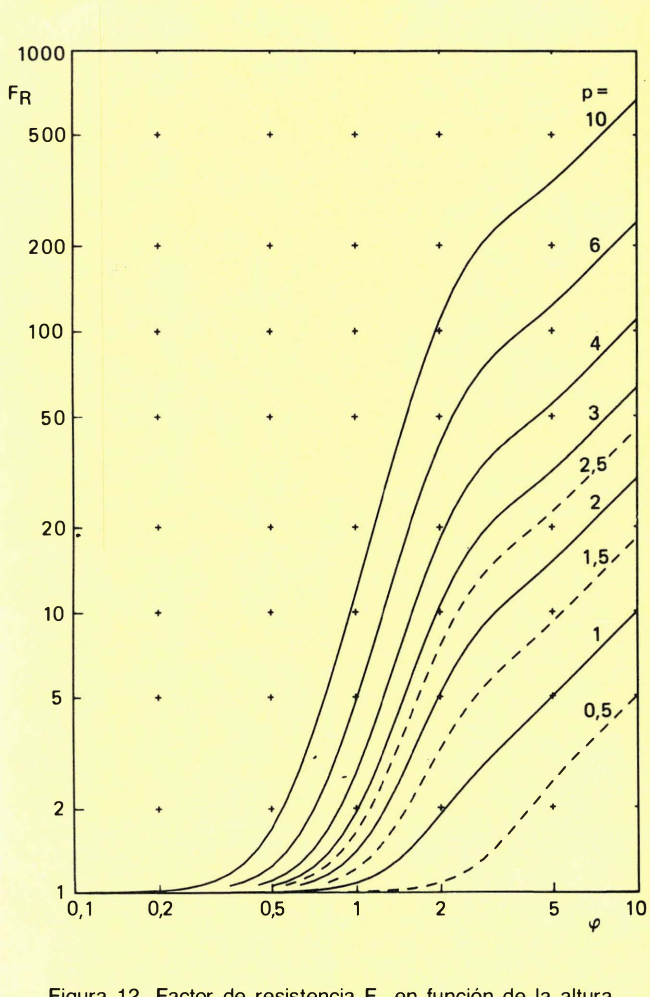


Figura 12. Factor de resistencia F_R en función de la altura equivalente del conductor φ, con el número de capas p como parámetro, según Dowell.

La figura 12 es más útil para determinar la resistencia en c.a. de un devanado de geometría conocida. Sin embargo no es una base conveniente para optimizar la misma geometría del devanado.

4.2.2. Resistencia en c.a. por metro de longitud r_{ca}

La resistencia en c.a. por metro de longitud del conductor es un dato útil para comparar diversas versiones de determinado devanado.

Las pérdidas en el devanado son proporcionales a la resistencia del devanado Rca=Nλ_{ca}=r_{ca}. En un determinado problema de diseño, el número de espiras y las dimensiones del carrete son conocidas. La longitud del conductor Nλ_{av} es influenciada sólo ligeramente por el número de capas o el tamaño del conductor. Así pues, el conseguir determinada meta–la geometría del devanado con mínimo de pérdidas–se puede reducir a conseguir la r_{ca} mínima.

4.2.3. Devanados de tira u hoja conductora

La geometría de un devanado de una tira u hoja conductora de anchura igual a la total queda completamente determinada una vez que se conoce el espesor de la tira h.

La anchura de la tira es b_w, y el número de capas es igual al de espiras en esta parte del bobinado. Todo viene determinado por las condiciones previas, de tal manera que el único parámetro que queda por determinar es el espesor.

Como r_{ca} es proporcional a F_R/φ, su valor se puede conocer con la ayuda de la gráfica de Dowell, figura 12.

$$r_{ca} = r_{cc} F_R = \frac{\rho}{b_w h} F_R = \frac{\rho}{b_w \Delta} \cdot \frac{F_R}{\varphi} \quad (\text{ya que } \varphi = h/\Delta)$$

y así,

$$r_{ca} \frac{b_w \Delta}{\rho} = \frac{F_R}{\varphi}$$

Es por lo tanto suficiente poner F_R/φ en función de φ, como en la figura 13, dónde la recta de trazos y puntos correspondiente a F_R=1 representa a r_{cc}. Como r_{cc} es proporcional a φ^{-1}, su pendiente es –1.

Cada curva de la figura 13 tiene un mínimo, marcado por un punto. Cada mínimo se produce a un espesor normalizado de la tira ideal* $h_{id}/\triangle$ y en el valor más bajo posible de $r_{ca} b_w \triangle/\rho$ a partir del cual se puede calcular $r_{ca\,id}$.

*El término ideal se utiliza con preferencia al óptimo porque el primero implica el que sea deseable pero no necesariamente factible. Es posible que se tenga que utilizar un espesor diferente de h_{id} debido a limitaciones en el conductor o en el espacio.

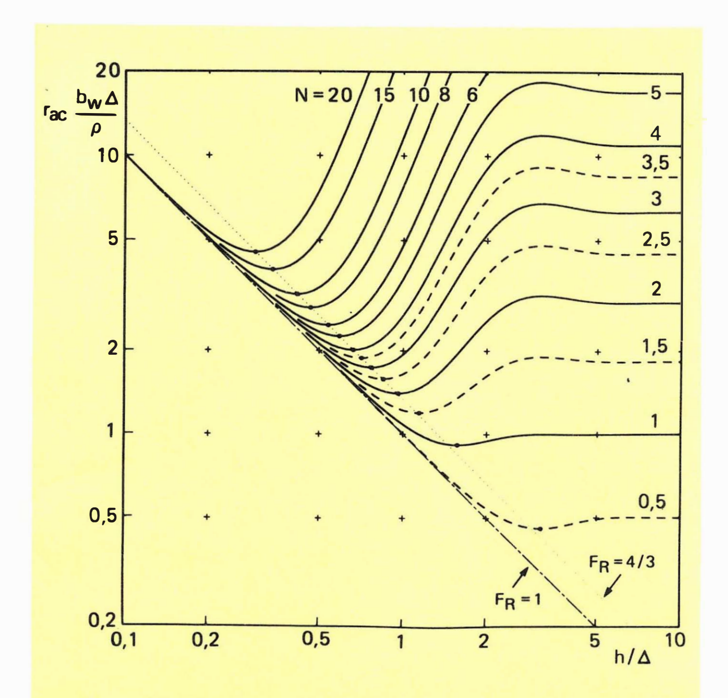


Figura 13. Representación de F_R/φ en función de φ que resuelve virtualmente el problema de los devanados de tira conocido el número de espiras N, el mínimo de la curva adecuada proporciona el espesor ideal (con mínimas pérdidas) de la tira como múltiplo del espesor de la película. Se puede también determinar la resistencia por metro de longitud de la tira.

Como para un determinado Δ, el espesor de la tira aumenta más alla de h_{id}, las pérdidas por corrientes parásitas aumentan más rápidamente que decrecen las pérdidas por c.c. Nótese que h_{id} es independiente de la corriente en el devanado debido a que la densidad de flujo disperso es proporcional a la densidad de corriente.

Todos los mínimos de la figura 13 están unidos por la línea recta $F_R=4/3$, aunque puede apreciarse cierta desviación para valores bajos de N.

En un proceso de diseño práctico en la sección 3.2.3. (Vol. 21, Nº 4), h_{id} se halló suponiendo esta línea recta, pero se ha añadido un factor de corrección C_N para compensar la desviación que se produce cuando $N<5$. Como normalmente, $h \neq h_{id}$, la aproximación.

$$F_R = 1 + (1/3)\,(h/h_{id})^4$$

se incluye en el procedimiento de diseño para obtener la resistencia en c.a.

El empleo de conductor en forma de tira u hoja se recomienda únicamente en los devanados intercalados, pero no en los partidos ni en los simples.

No hay garantia de que la distribución de corriente sea uniforme a lo largo de la anchura de la tira. De hecho, hay la tendencia de que la densidad de corriente sea mayor cerca de los bordes de la tira cuando $\Delta \ll \sqrt{(b_w h)}$, que es invariablemente el caso. Una densidad de corriente no uniforme no puede ocurrir cuando el flujo disperso es absolutamente paralelo a las capas debido a las fuerzas de repulsión entre el flujo disperso del primario y el secundario, (sección 4.1.1.). Si se intercala un devanado de tira entre dos partes de un devanado de alambre cuya densidad de corriente es uniforme a lo largo de la anchura de la capa, se asegura que se produzcan intensas fuerzas de repulsión en ambos lados del devanado de tira que es donde la densidad de flujo disperso es máxima.

4.2.4. Devanados de alambre: relación entre la anchura y el número de espiras del devanado T.

La resistencia en c.a. por metro de longitud del alambre r_{ca} se puede obtener a partir de la curva de F_R/φ^2 en función de φ, figura 14.

Con alambre rectangular de anchura b (en la capa) y altura h (perpendicular a la capa).

$$\varphi = \frac{h}{\Delta}\sqrt{\frac{b}{t}}$$

y

$$F_R/\varphi^2 = \frac{r_{ca}\Delta^2 t}{r_{cc}h^2 b} = r_{ca}\,\frac{\Delta^2 t}{\rho h}$$

Con alambre redondo de diámetro d

$$\varphi = \frac{h}{\Delta}\sqrt{\frac{h}{t}} = \left(\frac{\pi}{4}\right)^{3/4} \times \frac{d}{\Delta}\sqrt{\frac{d}{t}} = \frac{t}{\Delta}\left(\frac{d}{t}\sqrt{\frac{\pi}{4}}\right)^{3/2}$$

de forma que, con una determinada relación t/d,

$$F_R/\varphi^2 = r_{ca}\,\frac{\Delta^2 t}{\rho h} = r_{ca}\,\frac{\Delta^2 t}{\rho d}\sqrt{\frac{4}{\pi}}$$

es proporcional a r_{ca}

Aquí, $r_{cc} \propto \varphi^{-2}$ de forma que la línea $F_R=1$ tiene una pendiente igual a -2. Mientras que la figura 13 da la solución del diseño de devanados de tira conociendo el número de capas y el espesor de conductor, el gráfico de la figura 14 no da la solución para los devanados de alambre. El número de capas permanece sin saberse.

La altura del devanado se introduce bajo la forma de relación entre la anchura y el número de espiras $T=b_w/N$.

Físicamente, T es el paso del devanado de una sola capa que comprende el total de N espiras. Nótese que en el aislamiento entre primario y secundario, la densidad de flujo disperso es $B=\mu_0 I/T$, sección 4.1.1., y también que T es desconocido al principio del proceso de diseño.

Como $t=\rho T$, con alambre rectangular,

$$\varphi = \frac{h}{\Delta}\sqrt{\frac{b}{\rho T}}$$

y con alambre redondo.

$$\varphi = \left(\frac{\pi}{4}\right)^{3/4} \times \frac{d}{\Delta}\sqrt{\frac{d}{\rho T}}.$$

4.2.4.1. Devanados compactos de hilo redondo

En los devanados compactos, $r_{ca}\Delta^2/\rho$ puede ser representada en función de T/Δ, figura 15; con lo que se dispone de un acceso mejor al problema de diseño.

En los devanados compactos de alambre, $t=d_o$, de forma que el factor de espacio (cobre) en una capa depende de la relación d/d_o del alambre. Esta relación no es constante. Las tablas de alambres normalizados demuestran que d/d_o es más pequeña en alambres finos, pero que la forma de su variación es más bien baja. Si la figura 14 se trazara de nuevo para representar $r_{ca}\Delta^2/\rho$ en función de t, el calibrado de los ejes por supuesto cambiaría, pero la forma de las curvas no cambiaría mucho de-

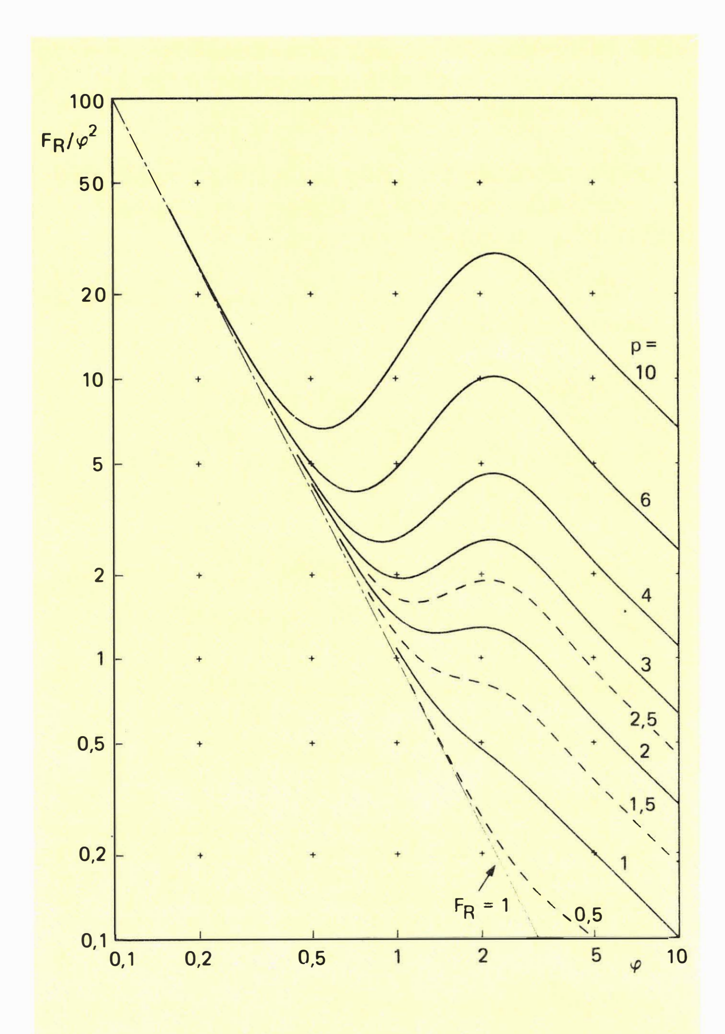


Figura 14. Representación de F_R/φ^2 en función de φ, un primer paso hacia la solución del problema que plantea el diseño de devanados de alambre.

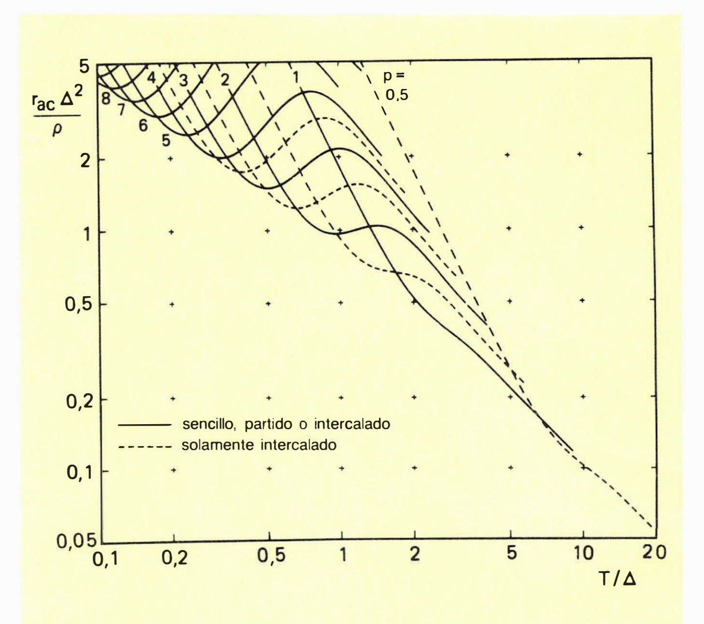


Figura 15. Representación de $r_{ca}\triangle^2/p$ en función de T/△ con p como parámetro para devanados de alambre compactos.

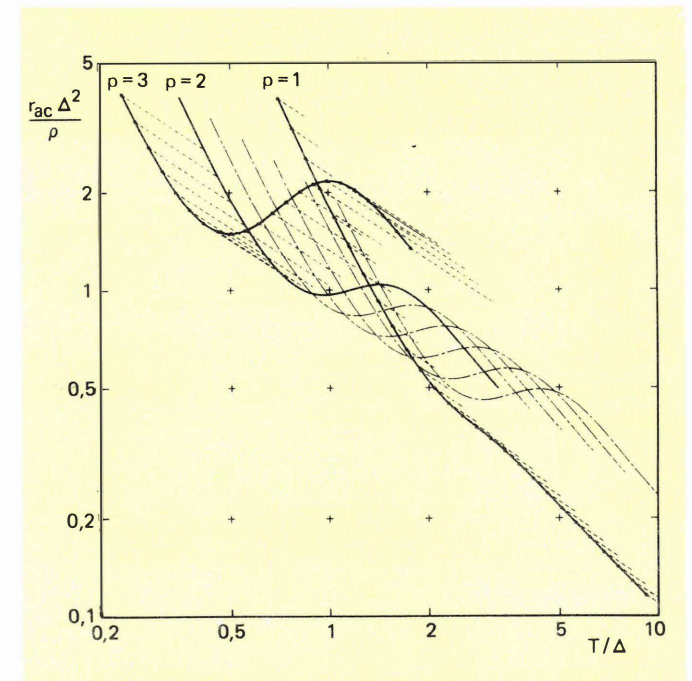


Figura 16. Representación de $r_{ca}\triangle^2/p$ en función de T/△ ampliado a devanados espaciados.

bido a que la forma de variación de d/t es bastante baja. Para reemplazar t por T, los valores de cada una de las curvas deben dividirse por p, ya que T=t/p. Con esto, cada curva se desplaza horizontalmente una distancia igual a – log p.

La introducción de T es un paso importante en sentido favorable. Conociendo T/△, es posible leer el valor más bajo posible de $r_{ca}\triangle^2/\rho$, el número óptimo de capas, y finalmente, de d=t=pT, se puede determinar el tamaño óptimo del alambre.

En el trazado de la figura 15, se estimaron los valores de d/d_o y su variación con el tamaño del alambre. Asi pues, aunque la gráfica de la figura 15 es adecuada para ilustrar la teoria, su precisión no es suficiente para propósitos de diseño prácticos.

4.2.4.2. Devanados espaciados de alambre redondo

Es también posible hacer devanados con un paso superior al diámetro total del alambre, es decir, devanados espaciados. Este hecho añade un nuevo grado de libertad que puede ser explotado para conseguir una nueva reducción de la resistencia en c.a. Esto se ilustra en la gráfica de la figura 16.

Las curvas de trazo contínuo de la figura 16 son para devanados compactos ($t=d_o$), como en la figura 15. Las curvas de trazos y puntos son para devanados de dos capas, en las cuales $t>d_o$. Estas muestran que hay un márgen de T/△ para el cual el espaciado da como resultado unos valores inferiores de r_{ca}. Sin embargo, el espaciado no debe ser excesivo ya que se pueden conseguir siempre mejores resultados si se pueden utilizar un número de capas inferior.

Las líneas rectas de trazos de la figura 16, son una nueva adición; demuestran que el espaciado desplaza las curvas de forma que puntos similares se unen por una línea de pendiente – 2/3. Muestran también que las curvas para $p\leq 1$ están tan separadas que el espaciado no resulta una mejora.

En definitiva, el espaciado permite diseños intermedios entre versiones compactas.

4.2.5. La solución básica al problema de diseño

Con esto ya tenemos información suficiente como para trazar una gráfica que efectivamente resuelva el problema de diseño.

La figura 17a difiere de la figura 14 en que están incluidos los devanados espaciados cuando ellos dan pérdidas más bajas. Además, las partes de las curvas para devanados compactos que no son útiles para el diseño han sido suprimidas.

Las líneas de trazo contínuo se aplican para diseños óptimos con un número entero de capas. Las lineas de trazos se aplican a diseños óptimos con media capa (excepto en el gráfico de la altura del devanado en el que coinciden a menudo con las curvas de trazo contínuo). Las líneas de puntos son para devanados compactos no óptimos.

En ellas se puede apreciar que si $T/\triangle$ es conocido, el diseño óptimo queda completamente determinado. Una nueva observación revela que:

- con $T/\triangle$ mayor que 2, el diseño óptimo es un devanado de una sola capa pero, que con devanados intercalados, cuando $T/\triangle$ es mayor que 6, el óptimo tiene más de una capa.
- con $T/\triangle$ inferior a 2, el diseño óptimo tiene más de una capa.

Tanto las líneas de trazo contínuo como las de trazo interrumpido para $p>1$, demuestran que la resistencia mínima se obtiene generalmente con devanados espaciados (sección 4.2.4.), de forma que es importante incluir en las especificaciones de bobinado instrucciones específicas de que el devanado no debe ser compacto. Las curvas para $p \leq 1$ tienen una pendiente de alrededor de –1, lo que indica que $F_R \; \varphi^1$ es decir, que pertenecen a la región en la que se produce conducción pelicular (sección 4.2.1.). Además, son, en principio, devanados compactos (sección 4.2.4.1.). Resulta claro que los devanados multicapa ($p>1$) y los con $p \leq 1$ exigirán un método de diseño diferente.

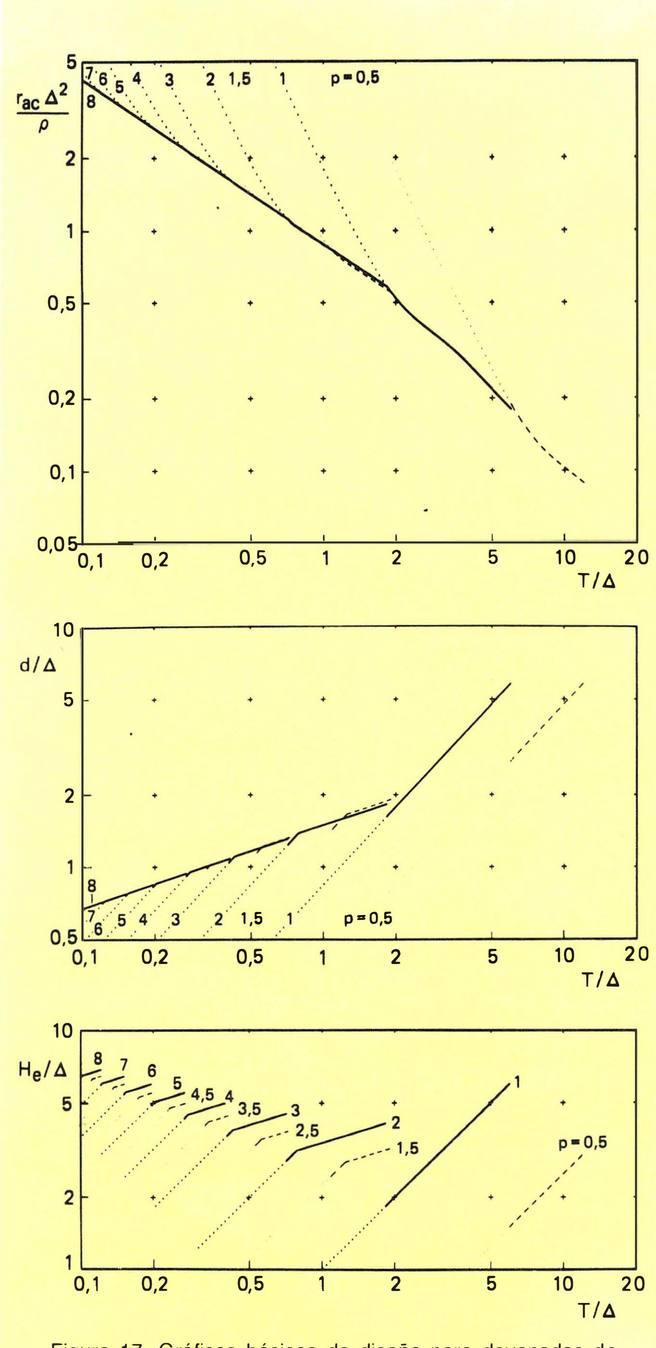


Figura 17. Gráficos básicos de diseño para devanados de alambre: a) $r_{ca}\triangle^2/\rho$, b) $d/\triangle$ y c) $H_e/\triangle$ en función de $T/\triangle$ con p como parámetro. H_e es la altura necesaria excluyendo los aislamientos. Conocienco $T/\triangle$ se puede determinar la geometría y la resistencia por metro de longitud del alambre.

4.2.5.1. Devanados multi-capa ($p>1$)

Las líneas continuas de la gráfica de $r_{ca}\triangle^2/\rho$ y $d/\triangle$, figura 17, constan de varias partes, cada una para un valor determinado de p. Con $p>1$ forman líneas juntas casi rectas.

Los valores ideales de d y de r_{ca}. son por lo tanto generalmente independientes de p. Hay solamente una ligera desviación en los valores de p bajos. Como puede observarse las líneas para $p=1,5$ no conciden con las de $p=2$.

El factor de resistencia para diseños óptimos o ideales, $F_{Rid} \cong 1,5$, significa que las pérdidas por corrientes parásitas son la mitad de las pérdidas independientes de la frecuencia, también llamadas pérdidas en c.c.

La pendiente de las líneas rectas indica que $r_{ca\,id} \propto (T/\triangle)^{-2/3}$ y $d_{id} \propto (T/\triangle)^{1/3}$ Como $r_{cc} \propto d^{-2}$, $F_R=r_{ca}/r_{cc}$ debe ser constante.

Si el diámetro real del alambre d difiere del diámetro ideal, d_{id}, el factor de resistencia estimado pasa a ser:

$$F_R = 1 + \tfrac{1}{2}\left(\frac{d}{d_{id}}\right)^6$$

Esta aproximación, derivada de los dos primeros términos del desarrollo en serie de la expresión de Dowell, es suficientemente exacta para valores de $F_R \leq 2$. En un devanado ideal, cuando $d=d_{id}$, $F_R=1,5$. Esta expresión no es válida en la región donde se produce conducción pelicular.

Para hallar el diámetro ideal del alambre en devanados con un elevado número de capas, se puede utilizar la expresión $d_\infty/\triangle=1,45(T/\triangle)^{1/3}$. Una forma más práctica de esta expresión es

$$d_\infty = \left(\frac{17,1\,bw}{Nf_e}\right)^{1/3},$$ donde f_e está en kHz.

El diámetro ideal del alambre para devanados prácticos, d_{id}, se obtiene entonces utilizando el factor de corrección C_p.

Este factor corrige el efecto de pequeñas diferencias en las secciones en línea para un número de capas práctico.

Utilizando estas expresiones se pueden conseguir diseños ideales mediante cálculos sencillos.

Conocido d_{id} se puede determinar la geometría del devanado. Una vez redondeado d_{id} hasta el tamaño normalizado más cercano, se conoce d_o. Siguiendo las reglas de diseño en las secciones prácticas se hallan fácilmente el número de capas y la altura necesaria. Conocida r_{cc} del alambre elegido, se puede estimar r_{ca} después de calcular F_R.

4.2.5.2. Devanados de una capa y de media capa

Este es el caso en que el procedimiento descrito en la sección precedente lleva a un número de capas $p \leqq 1$.

Se dá esta definición porque el criterio $T/\triangle > 2$ es solamente una indicación.

Primero es necesario decidir entre devanado de tira o de alambre.

A menudo son preferibles los devanados de tira u hoja, ver sección 5.2.1.

En los devanados sencillos o partidos, se sabe que $p=1$. Este es también el caso de diseños intercalados si $T/\triangle$ está por debajo de 6.

Como los devanados forman un paquete compacto, su geometría está fijada.

El final de la curva de $p=1$ con $T/\triangle=6$ no es un límite teórico y puede prolongarse. Pero d puede ser tan grande que probablemente se elegirá un conductor de forma diferente (sección 5.2).

En devanados intercalados, puede ser preferible un devanado de media capa, siempre que $T/\triangle$ sea más grande que 6.

Esto ahorra altura del devanado sin aumentar las pérdidas. En caso de duda($T/\triangle \simeq 6$), se puede elegir después de seguir ambas alternativas.

El resto del problema es la estimación de r_{ca}. Para solucionarlo se calcula:

$$\varphi = \left(\frac{\pi}{4}\right)^{3/4} \times \frac{d}{\Delta} \sqrt{\frac{d}{pT}}$$

o, como alternativa,

$$\varphi = \sqrt{(0{,}124 f_e d^3/t)}$$

y se obtiene F_R del gráfico de F_R en función de φ, figura 2 (Vol, 21, Nº 4).

La figura 2 da la función de F_R en una forma más adecuada que la figura 12. No se debe usar la expresión de F_R de la sección anterior, que no es válida en el caso de conducción pelicular.

4.3. Altura del devanado

4.3.1. Diseños ideales

En las secciones anteriores se han desarrollado métodos para el diseño de devanados con un mínimo de pérdidas tanto con conductores de tiras como en alambre. Durante el desarrollo se han ignorado completamente posibles restricciones en la altura.

Haciendo esto, cada devanado puede ser tratado por separado, el diseño del primario no estuvo influenciado por el del secundario y viceversa.

Tales diseños, no afectados por restricciones en la altura, fueron llamados ideales.

De forma similar se utilizaron también términos tales como, devanados ideales, número de capas ideal, tamaño ideal del conductor, etc.

Es, por supuesto, necesario comprobar si la situación es la ideal, es decir, si la altura de la ventana para bobinar no impone una restricción a la altura de los devanados.

La altura de un devanado (o porción) se calcula a partir de:
- en devanados de tira, $H=N\ (h+i)$
- en devanados de alambre, $H=p\ (d_o + i)$.

Para saber la altura disponible del devanado (la altura disponible para todos los devanados que transfieren potencia), ver la sección 2.1. (Vol 21, Nº 4).

4.3.2. Versiones no ideales del diseño

En devanados de tira, la única forma de reducir la altura del devanado es utilizar una tira más delgada.

Varias versiones no ideales de diseño se obtienen mediante repetidas etapas hacia un espesor de la tira más reducido. La resistencia en c.a. se obtiene con la expresión F_R de la sección 4.2.3.

En devanados de alambre se puede conseguir una altura menor reduciendo p. Esto conduce a un paso más reducido ($t=pT$) y también a un alambre de tamaño más reducido ($d_O \leqq t$) de forma que $d < d_{id}$. Para reducir la diferencia entre d y d_{id} tanto como sea posible, el devanado con alambre no ideal deberá ser compacto utilizando el alambre más grueso posible que quepa en el número de capas y la anchura del devanado. La resistencia en c.a. puede ser estimada por medio de la expresión de F_R de la sección 4.2.5.1.

Varias versiones no ideales del diseño se obtienen mediante repetidas etapas hacia un número más bajo de capas.

Así pues, se pueden obtener versiones no-ideales del diseño al igual que la ideal. Aunque estas versiones no ideales tienen una altura del devanado inferior a la ideal tienen también mayores pérdidas.

Importante

No existe justificación para utilizar conductores de tamaño superior al tamaño ideal (aparte del redondeo de un tamaño ideal calculado para un tamaño disponible). La reducción de la densidad de corriente es un motivo falso. El exceso de material conductor tiene un efecto únicamente adverso.

4.3.3. Acomodación

Una vez que se han recopilado varias versiones de diseño (el diseño ideal y una o más versiones no ideales) del primario y del secundario, se selecciona la combinación más adecuada mediante el procedimiento de acomodación.

El procedimiento de acomodación se incluye con detalle en la sección 3.5.4. y comprende las siguientes etapas:
- el listado de las versiones del diseño obtenidas, las alturas que necesitan y sus pérdidas.
- el hacer combinaciones de diseños del primario y el secundario cuya altura total no exceda la altura disponible, y tomar nota de las pérdidas de cada una.
- finalmente, seleccionar la combinación con mínimas pérdidas.

Los devanados de control y desmagnetizadores se diseñan normalmente para una altura mínima en lugar de para mínimas pérdidas ya que ellos no toman parte en la transferencia de potencia. Su altura se toma en consieración para determinar la altura disponible para los devanados de potencia.

4.4. Evaluación del diseño

El intento de diseño es adecuado si el transformador no funciona demasiado caliente.

La evaluación final es, por supuesto, experimental. Sin embargo puede evitarse experimentación innecesaria si se comparan en primer lugar las estimaciones de las pérdidas con las admisibles.

Las pérdidas admisibles se estiman de acuerdo con el aumento de temperatura y la resistencia térmica de los datos del núcleo elegido*. Las pérdidas en el núcleo fueron estimadas en el proceso de selección del núcleo y en la determinación del número de espiras primarias y secundarias.

Las pérdidas en cada devanado pueden ser estimadas como:

$$P_W = I^2 N \lambda_{av} r_{ca}$$

Pueden ser aceptables densidades de corriente mucho más altas que las usuales en transformadores de baja frecuencia. Como se ha mencionado, el exceso de conductor por encima del tamaño ideal puede ser contraproducente.

Si un intento de diseño falla, es aconsejable en primer lugar revisar las condiciones iniciales elegidas. Esto no invalidaría el resultado de la selección del núcleo.

*Las resistencias térmicas de los datos publicados pueden reducirse mediante el embebido en resina de los transformadores. Si se hace esto, puede ser posible eliminar la distancia anti-arco con lo que se aumenta la anchura para devanar.

Se puede obtener una mejora utilizando devanados partidos/intercalados en lugar de sencillos. Esto tiende a bajar r_{ca} y a aumentar el espesor de los conductores y la altura. Se puede también conside-ar un conductor de diferente forma.

Es necesario comenzar de nuevo, incluyendo el procedimiento de selección del núcleo, cuando tienen que ser alteradas las condiciones iniciales impuestas.

Se puede utilizar el mismo núcleo si se aumenta la frecuencia de conmutación. Esto conduce a menos espiras de conductores más gruesos y por lo tanto, con pérdidas en el devanado inferiores.

Para evitar esfuerzos infructuosos, el proceso de diseño práctico de la sección 3 se organiza de manera que se hace una evaluación inicial del diseño tan pronto como se han determinado los diseños ideales y sus pérdidas.

Se puede reducir la altura del devanado a cambio de un aumento de las pérdidas (sección 4.3.2.) y viceversa (utilizando por ejemplo cable, sección 5.2), pero esto no será de utilidad si el diseño ideal no dispone de reserva ni de pérdidas ni de altura.

4.5. Notas adicionales

4.5.1. Transformadores de salidas múltiples

La figura 18 muestra una disposición posible de devanado y la distribución del flujo disperso de un transformador de múltiples salidas.

Tanto en el primario como en el secundario 2, la densidad del flujo varía desde cero a un máximo, de forma que pueden diseñarse con el presente método. Esto no es posible con el secundario 1 ya que su distribución del flujo disperso no está de acuerdo con los supuestos que se han efectuado. En él, la relación entre el flujo disperso y el número de espiras es mucho más alta de lo que se ha supuesto ahora.

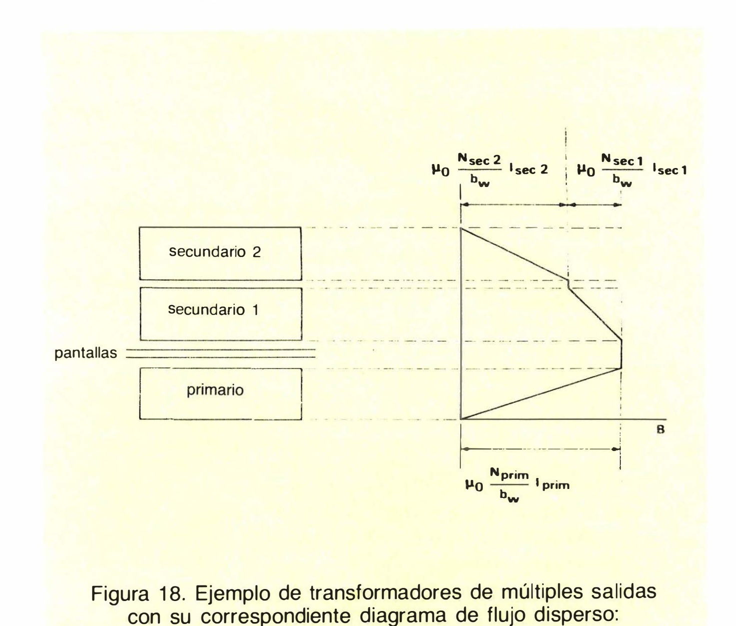


Figura 18. Ejemplo de transformadores de múltiples salidas con su correspondiente diagrama de flujo disperso:

El diámetro de un alambre para un número infinito de capas, d_∞, de un devanado expuesto al flujo disperso más elevado, se calcula de la forma corriente, pero el factor de corrección de capas es ahora:

$$C_p = \sqrt{\frac{1-\nu}{(1-\nu^3)^{1/3}}},$$

en donde ν es la relación entre el campo mínimo y máximo a lo largo de la altura del devanado.

En el secundario 1 de la figura 18, $\nu = (N_{sec\,2}\, I_{sec\,2}) / (N_{prim}\, I_{prim})$. El factor C_p es siempre inferior a la unidad y disminuye con el aumento de ν. El campo disperso más elevado se compensa utilizando un alambre más delgado. Como es usual (cuando $\nu = 0$) en devanados de alambre, $F_{Rid} \cong 1{,}5$, se sigue aplicando la formula de F_R.

De forma similar, en conductores en tira,

$$C_N = \left\{\frac{(1-\nu)^3}{1-\nu^3}\right\}^{1/4}$$

Como es normal ($\nu = 0$) en devanado en tira, $F_{Rid} \cong 4/3$.

Para conseguir las pérdidas más bajas en el devanado, hay que considerar cuidadosamente la relación del secundario (2 o más) en la ventana para devanar.

- Con secundarios del mismo tipo de conductor, hilo o tira, al exponer los que conduzcan la corriente más baja, es decir el que utilice el conductor más delgado, al campo de fugas más elevado, se obtendrá como resultado unas pérdidas más bajas. Recuérdese que las pérdidas por corrientes parásitas son proporcionales a φ^4, sección 4.2.1.
- Con secundarios de diferentes tipos de conductor (alambre o tira): no es fácil predecir la disposición óptima. Se elaboran las disposiciones posibles y se elige la que produzca menos pérdidas totales.

4.5.2. *Transformadores simétricos*

En los transformadores simétricos, figura 19, no todos los devanados conducen corriente al mismo tiempo.

El funcionamiento del convertidor simétrico se explicó en la 1ª. parte de esta serie de artículos (Vol 21, Nº 2). Ahora es suficiente considerar un periodo de funcionamiento partido en:

- intervalo a: N_{1A} y N_{2A} conducen, los otros devanados no conducen corriente. Durante este intervalo las formas de onda de la corriente en N_{1A} y N_{2A} son idénticas.
- intervalo b: N_{1B} y N_{2B} conducen,
- intervalo c: que tiene lugar dos veces por periodo: N_{1A} y N_{1B} no conducen, N_{2A} y N_{2B} conducen una corriente idéntica y opuesta de efecto volante cuyo valor es proximadamente la mitad de la que circula durante los intervalos a y b (despreciando la corriente magnetizante). Cuando más se acerquen estos intervalos a y b a la duración de un semiperiodo (a plena carga) más corto será este intérvalo. La influencia de los impulsos de corriente de efecto volante en el diseño del devanado depende de la disposición del devanado.

Frecuentemente se utilizan devanados bifilares para conseguir un acoplamiento fuerte entre ambas mitades del devanado.

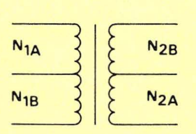


Figura 19. Devanados de transformador simétrico divididos para definir los periodos de conducción.

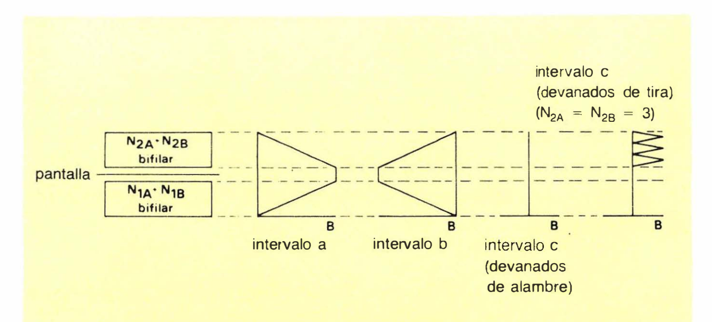


Figura 20. Sección de los devanados de un transformador simétrico bifilar junto con los diagramas de flujo disperso para los periodos de conducción descritos en el texto.

La figura 20 muestra la sección de los devanados y los diagramas de flujo disperso durante los tres intérvalos.

Si se utilizan devanados de alambre, las corrientes de efecto volante se cancelan entre sí durante el intervalo c (despreciando efectos de orden superior). Esto no es exactamente así si se utilizan devanados en tira bifilares (dos tiras de anchura igual a la total, intercaladas y devanadas simultáneamente). La máxima densidad de flujo es entonces de alrededor $1/2N_2$ veces lo que duran los intervalos a o b. Como las pérdidas por corrientes parásitas son proporcionales al cuadrado de la frecuencia y de la densidad de flujo, se pueden despreciar durante el intervalo c si las mitades del devanado tienen unas pocas espiras. No obstante, no será posible ignorar la contribución a las pérdidas en c.c. de las corrientes de efecto de volante a menos de que el intervalo c sea muy corto.

Durante los intervalos a y b, las corrientes parásitas, son generadas tanto en los devanados que conducen como en los que no conducen.

Los dos devanados de un par están expuestos al mismo flujo disperso y tienen aproximadamente las mismas pérdidas por corrientes parásitas. Al mismo tiempo solamente uno de ellos tiene pérdidas por c.c.

Para unas pérdidas mínimas (diseños ideales) la relación entre las pérdidas por corrientes parásitas y por c.c., siguen siendo una mitad en devanados de alambre y un tercio en los de tira. Esto exige conductores más delgados que los necesarios en los devanados no bifilares de igual número de espiras, menor paso del devanado o menor anchura de la tira.

En devanados multicapa de alambre, la reducción es $2^{-1/6} = 0{,}89$ (un escalón en la tabla de alambres), y en devanados de tira $2^{-1/4} = 0{,}84$.

Se pueden adaptar los procedimientos de diseño de la sección 3.2. para devanados bifilares.

Devanados de alambre multicapa, procedimiento 3.2.1. (Vol 21, Nº 4):
- en el punto 1 multiplicar d_{co} por 0,89;
- en el punto 4 utilizar 2 t_{min} en la expresión de p_{id}
- en el punto 9 calcular las pérdidas de un par.

Devanados de alambre de una sola capa, procedimiento 3.2.2. (Vol 21 Nº 4);
- en el punto 2, utilizar 2 t_{min} en lugar de t_{min};
- en el punto 6, calcular $r_{ca} = (2F_R - 1)\, r_{cc}$;
- en el punto 7, estimar las pérdidas de un par.

Devanados de tira u hoja, procedimiento 3.2.3. (Vol 21, Nº 4);
- en el punto 1, multiplicar C_N por 0,84;
- en el punto 5, utilizar las pérdidas en el par.

El devanado bifilar no es posible si el aislamiento del alambre no puede soportar con seguridad por lo menos el doble de la tensión en extremos de una mitad del devanado.

El transformador de la figura 21 difiere de los anteriores en que en las mitades del devanado primario no ocupan el mismo espacio.

Los diagramas del flujo disperso muestran una asimetría durante el intérvalo a, el devanado N_{1B}, aunque no conduce, está sujeto a un elevado flujo disperso y tiene unas tres veces más pérdidas por corrientes parásitas que el devanado que conduce N_{1A}, debido a que la media de la densidad de flujo eficaz al cuadrado en N_{1A} es un tercio del que soporta N_{1B}. En el intervalo b, sin embargo, N_{1A} no tiene pérdidas por corrientes parásitas. Asi pues, ambas mitades del devanado tienen diferentes resistencias en c.a. debido a la diferencia de pérdidas por corrientes parásitas en un factor de cuatro. Además, la autoinducción dispersa es más grande en N_{1A}. La energía almacenada en el campo disperso puede expresarse como $1/2\,LI^2$ o como $1/2\,VB^2/\mu_0$, en dónde L es la autoinducción dispersa y V el volumen del campo (aquí proporcional al producto del área del diagrama de flujo por la longitud de la espira media).

Disponiendo los devanados como en la figura 22, solamente queda una ligera asimetría debida a las diferentes longitudes de las espiras y se eliminan las pérdidas por corrientes parásitas en el primario que no conduce. En esta disposición, el acoplamiento entre ambas mitades del devanado primario será menos fuerte y la capacidad distribuida en los secundarios, ahora situados entre dos pantallas, aumentará.

En la figura 23, los secundarios están también divididos. Los devanados que no conducen no estan expuestos al flujo disperso. Ahora las pérdidas por corrientes parásitas durante el intervalo c tienen lugar en los secundarios.

Esto indica el efecto de obtención de diferentes formas de onda de la corriente en primarios y secundarios, lo que significa que sus frecuencias efectivas son diferentes (ver sección 6).

Con configuraciones partidas/intercaladas, se pueden aplicar consideraciones similares como las indicadas para configuraciones sencillas.

También aquí, los diagramas del flujo disperso serán de gran ayuda en el análisis. La discusión descrita en esta sección ilustra de forma general el riesgo de ignorar parámetros importantes al esforzarse en optimizar en determinado aspecto.

4.5.3. *Transformadores indirectos*

En un transformador indirecto, la conducción en el primario y en el secundario tiene lugar alternativamente. Cuando el primario conduce, no hay corriente en el secundario y viceversa. Por lo tanto se necesitan dos diagramas de la densidad de flujo disperso, figura 24.

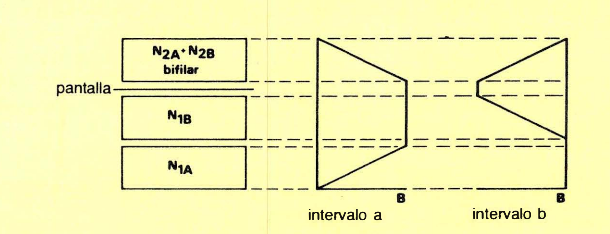


Figura 21. Sección de los devanados de un transformador simétrico con secundario bifilar, junto con los diagramas de flujo disperso para dos intervalos de conducción. Nótese la asimetría:

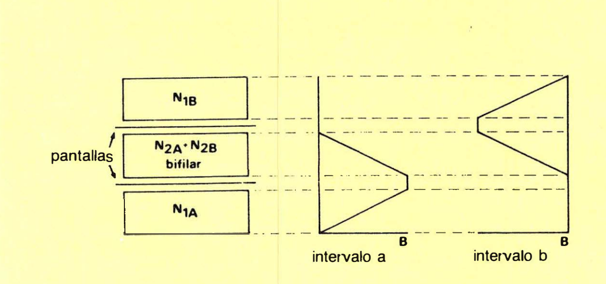


Figura 22. Nueva disposición de los devanados de la figura 21 que muestra una asimetría reducida.

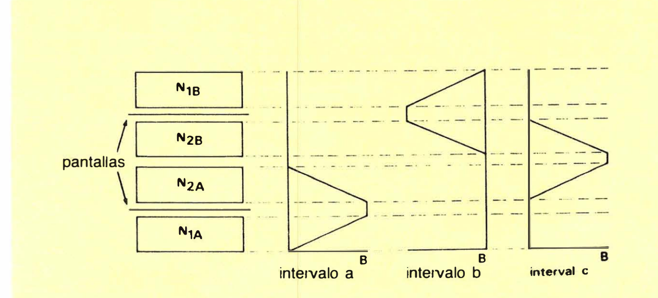


Figura 23. Sección de los devanados de un transformador simétrico mostrando que, con primario y secundario partidos, los devanados que no conducen no estan expuestos al flujo disperso.

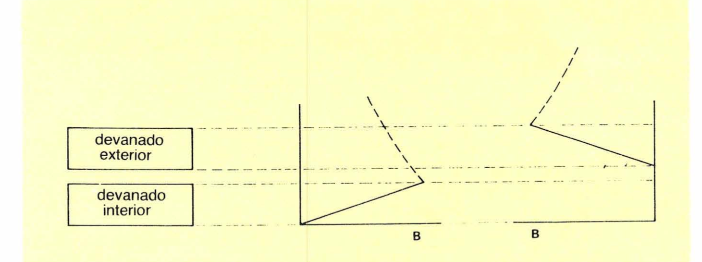


Figura 24. En un transformador indirecto el primario y el secundario conducen alternativamente. Así pues para el análisis de las pérdidas son necesarios dos diagramas del flujo disperso: Uno para cuando conduce el devanado interior (izquierda) y otro para cuando lo hace el devanado exterior (derecha).

Los diagramas de flujo que se muestran no pretenden ser exactos. Cuando se dibujaron las líneas de trazo contínuo, se supuso un estrecho acoplamiento con el núcleo y que el flujo disperso era paralelo a las capas. Sin embargo, como no existe repulsión entre los flujos primario y secundario, esta última suposición es una idealización. Las líneas de trazos son pura especulación.

Se recomienda por lo tanto que los devanados exteriores sean los de hilo más fino.

Esta disposición de los devanados se recomienda por las razones expuestas en la sección 4.5.2.

El flujo disperso generado por el devanado interior induce también corrientes parásitas en el devanado exterior.

Como orientación práctica, se recomienda que el devanado exterior se bobine con un alambre de un tamaño menor al calculado utilizando los procedimientos descritos en este artículo. Probablemente las pérdidas estimadas en los devanados demostraran ser ligeramente optimistas.

Aunque el presente método de diseño no es tan exacto para transformadores indirectos como lo es para directos y simétricos, su uso es una ayuda para evitar excesivas pérdidas por corrientes parásitas.

Devanados de tira u hoja: Como puede ser que el flujo disperso no sea verdaderamente paralelo a las capas, no debe sorprender el que las pérdidas sean más altas que las calculadas. La densidad de corriente cerca de los bordes del conductor puede ser considerablemente más alta que cerca del centro de la anchura. Este efecto es casi independiente del espesor del conductor. El empleo de varios alambres. cables o hilos de Litz puede ser una solución mejor en los devanados de baja tensión.

4.5.4. Pantallas

En las pantallas entre primario y secundario se producirán también pérdidas por corrientes parásitas.

Las pantallas estan siempre situadas en los lugares de máxima densidad de flujo.

Las pantallas no deben ser más gruesas que lo necesario y deberan solaparse en sus extremos lo mínimo posible. El cobre no es el material más adecuado. Es preferible un conductor (no magnético) de más alta resistivilidad.

Las corrientes parásitas son directamente proporcionales a la conductividad y al cubo del espesor. Así pues, las pantallas deberán ser tan finas como sea posible. (la norma UL-1244 especifica un mínimo de 0,15 mm).

Aunque su baja resistividad hace del cobre la opción natural como conductor para devanados, no es la mejor opción para pantallas. El bronce de fosforo CuSn8 tiene una resistividad un 10,9% mayor que la del cobre a 20°C y un 13,8% a 100°C. El empleo de este material reduce las pérdidas en la misma proporción.

La capacidad del solapado en los extremos de la pantalla puede provocar pérdidas adicionales ya que hace actuar a la pantalla como una espira en cortocircuito. Este solapado deberá ser tan pequeño como sea posible.

5. CONDICIONES PREVIAS ELEGIDAS

Una vez que las condiciones iniciales han sido establecidas con la elección del núcleo y del número de espiras primarias y secundarias, el diseñador puede elegir la configuración del devanado y el tipo de conductor.

5.1. Configuración del devanado

El diseñador puede elegir entre:
— devanados sencillos
— devanados partidos/intercalados.

Los devanados partidos/intercalados tienen pérdidas más bajas debido a que la densidad de pico del flujo disperso es la mitad; este hecho será evaluado más adelante así como la altura del devanado necesaria.

En la configuración partida/intercalada, una parte del devanado tiene la mitad del total de espiras del primario o el secundario completo. Por lo tanto, el valor de $T = b_w/N$ es el doble.

5.1.1. Devanados de tira u hoja

El empleo de devanados de tira u hoja se recomienda únicamente en devanados intercalados (sección 4.2.3). La siguiente discusión se da con el fin de completar este trabajo, ya que el camino a seguir durante el proceso de diseño no siempre se puede predecir.

El análisis de la fórmula de diseño de la sección 3.2.3. (Vol. 21, N° 4), muestra que, para valores de N moderados (cuando $C_N \cong 1$), al partir por la mitad N aumenta h_{id} en un factor de alrededor de $\sqrt{2}$. Como el número total de espiras permanece siendo el mismo, el intercalado hace aumentar la altura del devanado ideal en un 41%.

La influencia del aislamiento se desprecia. Además del aumento de la altura necesaria, el espaciado extra entre devanados con su aislamiento y apantallado reduce la altura disponible.

En el caso extremo en el que N pasa de 1 a 0,5, h_{id} se dobla porque C_N aumenta también en un factor igual a $\sqrt{2}$.

En la sección 4.2.3, se demostró que F_{Rid} era casi constante para todos los valores de N. Por lo tanto, la resistencia del devanado ideal tiende a disminuir en un factor $1/\sqrt{2}$, una reducción del 29%.

Para $N = 0,5$, $r_{ca\ id}$ es la mitad que para $N = 1$.

Se puede obtener una pequeña mejora si la versión intercalada no debe ser la ideal.

Incluso si la versión sencilla no tiene que ser la ideal, puede suceder que su alternativa intercalada tenga una resistencia en c.a. más baja.

5.1.2. Devanados de alambre

Si, en un devanado de alambre sencillo que tenga por lo menos 2 capas, el diseño ideal es sustituido por otro, también ideal, partido o intercalado la r_{ca} del devanado mejorará en un 37%. Por el contrario, se produce un considerable aumento de la altura necesaria.

El aumento real de la altura no es fácilmente predecible, ya que el número de capas puede variar (el efecto de duplicar $T/\triangle$ se muestra en la figura 17). En muchos casos, la versión partida/intercalada no será ideal, de forma que la mejora en la resistencia es inferior al 37%. La mejora que representa el reemplazar un devanado sencillo no ideal por otro partido/intercalado (no ideal) varía también según los casos.

El reemplazar un devanado simple de una sola capa e ideal por uno partido o intercalado debe ser considerado separadamente. El doblar $T/\triangle$ (figura 17) hace que $r_{ca\,id}$ se reduzca la mitad. Si el resultado es dos partes de una sola capa, el diámetro del alambre se doblará, y la altura necesaria se cuadruplicará. Pero, si el resultado es dos partes de media capa, el diámetro del alambre y la altura del devanado permanecerá siendo el mismo.

Esto no ocurrirá a menudo en la práctica, porque los devanados de tira u hoja se prefieren normalmente a los de una sola capa (Sección 4.2.).

5.2. Forma del conductor

El diseñador puede elegir entre alambre redondo y sólido, conductor en tira u hoja, múltiples alambres, cable o hilo de Litz.

5.2.1. Tira u hoja frente a alambre sólido y redondo

La tira u hoja se recomienda únicamente en devanados intercalados (sección 4.2.3.). Raramente habrán más de 10 espiras en una parte del devanado.

Frecuentemente, el devanado puede tener hasta 20 espiras con otros tantos aislamientos intermedios en la dirección de paso del calor (radial). Según sea la densidad de corriente, puede haber un recalentamiento interno si el número de espiras y de aislamientos es excesivamente alto.

Los devanados de tira u hoja pueden ser considerados, por ejemplo, como una alternativa a los devanados de una sola o de media capa, si $T/\triangle \geqq 2$. Si el devanado tiene únicamente unas pocas espiras es prácticamente obligatorio que sea así.

En transformadores prácticos, se puede suponer que $b_w/\triangle$ es mayor que 20. Si $N \leq 10$, entonces $T/\triangle \geq 2$. La gráfica de diseño básica para devanados de alambre, figura 17, muestra que esta es la región de los diseños de una sola o media capa, cuando $r_{ca\,id}\,\triangle^2/\rho \cong 1{,}1\,(T/\triangle)^{-1}$.

Si se elige tira en lugar de alambre, la resistencia del devanado se reduce en un factor de alrededor de $0{,}9\sqrt{N}$, si se pueden utilizar diseños ideales.

Si $N > 1$, la expresión del espesor ideal de la tira puede ser $h_{id}/\triangle \cong 3^{1/4}\,N^{-1/2}$. Entonces, $r_{ca\,id} = F_{R\,id}\,\rho/(b_w\,h_{id}) = (F_{Rid}/1{,}32)\rho\,N^{1/2}\,(b_w\triangle)^{-1}$. Como $F_{Rid} \cong 1{,}33$, dividiendo este resultado por el que se obtuvo antes para devanados de alambre, se halla el factor $0{,}9/\sqrt{N}$.

Con un diseño no ideal de tira, la mejora frente a la versión ideal de alambre sólido es, por supuesto más pequeña, pero la versión de tira permanece siendo preferible mientras que el espesor de todas las espiras de esta parte de devanado juntas exceda a $\triangle$.

Para una versión no ideal con tira en la cual $F_R \cong 1$ (es decir, si $h \leq 0{,}5\,h_{id}$), $r_{ca} \cong r_{cc} = \rho/(b_w h)$.

Para hacerla más pequeña que $r_{ca\,id}$ de la versión con alambre $Nh > \triangle/1{,}1$ o en principio, $Nh > \triangle$.

5.2.2. Múltiples alambres

En un devanado con múltiples alambres, cada espira consiste de n_s cabos dispuestos uno al lado del otro en la capa, figura 25.

Las espiras de un devanado de múltiples alambres tienen la misma altura que un único alambre, pero n_s veces su área, y el factor de espacio (cobre) de una capa es el mismo que en una capa devanada de forma convencional con alambre del tamaño de cada uno de ellos.

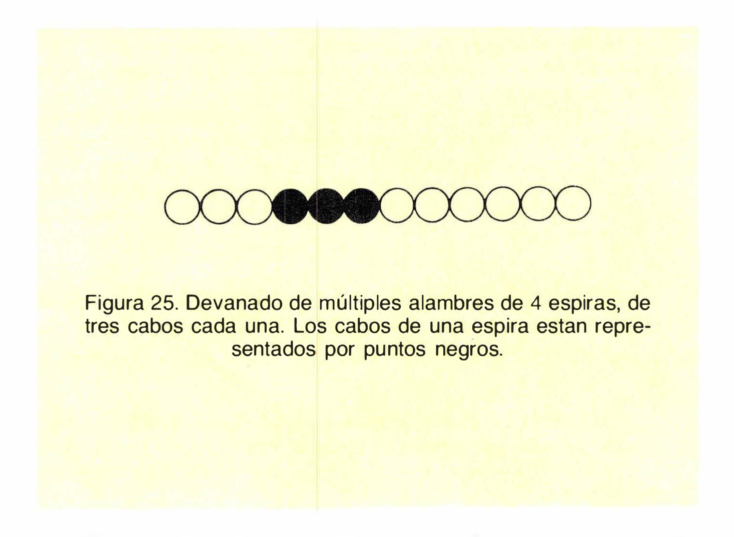


Figura 25. Devanado de múltiples alambres de 4 espiras, de tres cabos cada una. Los cabos de una espira estan representados por puntos negros.

El procedimiento de diseño para devanados de alambre sólido y redondo se puede adaptar fácilmente para múltiples alambres.

En la gráfica básica de diseño de la figura 17, después de dividir $T/\triangle$ por n_s se lee $d_{id}/\triangle$, p_{id} y $H_{eid}/\triangle$ de la forma usual. El valor de $r_{ca\,id}\triangle^2/\rho$ correspondiente a un solo alambre, se debe dividir por n_s para obtener la resistencia del alambre múltiple.

En efecto, un devanado con un solo alambre se diseña con una anchura de capa de b_w/N_s o, como alternativa, la geometria del devanado se determina como si hubiera n_sN espiras.

$T/\triangle$ y r_{ca} son por lo tanto $1/n_s$ veces las de un devanado normal de alambre.

Comparados con los normales de un solo alambre, los devanados con múltiples alambres (más de una capa por parte, $T/\triangle < 2$) $r_{ca\,id}$ e d_{id} disminuyen más o menos como $n_s^{-1/3}$ y H_e aumenta como $n_s^{-1/3}$.

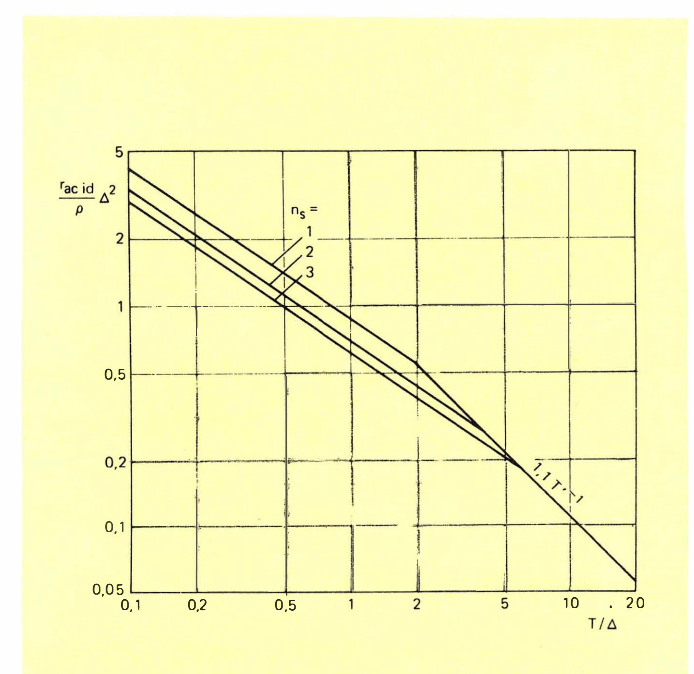


Figura 26. Gráfica de diseño para devanados de múltiples alambres mostrando la mejora conseguible en $r_{ca\,id}$ con n_s = 1,2 y 3 cabos. Nótese que la mejora disminuye rápidamente entre T/△ = 2 y T/△ = $2n_S$. Pero s T/△ es superior a $2n_S$, la altura del devanado y el contenido de cobre se reducen si se utiliza un alambre más fino.

Con dos alambres en paralelo, figura 26, la reducción de $r_{ca\,id}$ y d_{id} es de un 20% y el aumento de la altura roza el 25%. Con tres alambres en paralelo, la reducción de $r_{ca\,id}$ y d_{id} es del 30% y la altura aumenta en un 45%.

Si el aumento de la altura no permite utilizar diseños ideales de las versiones con múltiples alambres, a menudo los devanados de un solo alambre tendrán una resistencia más baja. No se suelen utilizar a menudo más de tres alambres en paralelo debido a las dificultades de bobinado que entrañan, o a que su altura es inadecuada.

En la región en que T/△ > 2 es usual tratar de utilizar conductor en forma de tira u hoja. Si esto no es posible se puede considerar el empleo de múltiples alambres.

El conductor en tira, aunque presupone una resistencia más baja, no siempre puede ser utilizado, debido por ejemplo, a la desigual distribución de la corriente a lo largo de la anchura, o a problemas de construcción.

Si T/△ > $2n_s$ no se puede conseguir una resistencia más baja, figura 26, pero el empleo de múltiples alambres se puede justificar por una altura del devanado más reducida, por utilizar alambre más fino y flexible, o por ahorrar cobre.

La curva de p = 1 de la figura 17, termina en T/△ = 6 únicamente por razones prácticas. No hay ningún límite teórico, ya que la resistencia permanece siendo inversamente proporcional a T/△. Si p = 1 y T/△ >$2n_s$, o si p = 0,5 y T/△ > $6n_s$ se hallará que el diámetro total del alambre y, por lo tanto, la altura del devanado, se reducen en proporción inversa a n_s. Para comprender cómo menos cobre puede tener una resistencia igual, es necesario hacerse cargo de que se trabaja en la región de pura conducción pelicular, ($\varphi \gg 1$). La anchura de una espira (tanto de un único alambre como de n_s alambres) y, por lo tanto su área pelicular permanece constante. Con varios alambres se reduce en el devanado la cantidad de conductor que no opera.

5.2.3. Cable

El cable consiste en tres o más alambres esmaltados, retorcidos entre si.

Se hace aqui una distinción entre el cable y el hilo de Litz, que se discute en la siguiente sección. La diferencia entre ellos es el diámetro de los alambres. En el cable es del orden de magnitud de △, mientras que en el Litz los cabos son mucho más finos. En la literatura, el término cable es a veces utilizado para lo que aqui se llama hilo de Litz.

Tanto en el cable como en el hilo de Litz los cabos ondulan a lo largo de la altura de una capa. Esto asegura un reparto equitativo de la corriente entre los cabos, debido al hecho de que la posición media de cada cabo es la del punto medio de la altura de la capa. Los devanados con cable se diseñan de forma muy parecida a los de alambre sencillo que tengan Nn_s espiras, pero son necesarias adaptaciones en los procedimientos para la determinación del paso y de la altura de la capa.

Una guia práctica de diseño figura en la sección 3.4.2.

5.2.4. Hilo de Litz

El hilo de Litz es una clase de cable en el cual el diámetro de los cabos es pequeño comparado con △. Los efectos de las corrientes parásitas son así virtualmente eliminados, y la resistencia en c.a. es igual a la en c.c.

Asi pues, los devanados de hilo de Litz no requieren procedimientos de diseño especiales. Se aplican los métodos de diseño para devanados de baja frecuencia.

El hilo de Litz está normalizado y está disponible comercialmente.

Por ejemplo, la publicación IEC 317-II incluye hilos de Litz de 3 a 400 cabos con diámetros de 0,025 a 0,071 mm. Para obtener más datos se deberan consultar los catálogos de los fabricantes.

El hilo de Litz es generalmente útil sólo donde hay disponible un amplio espacio para bobinar.

La principal desventaja del hilo de Litz es su bajo factor de espacio (cobre). Típicamente, solamente una cuarta o tercera parte del espacio para devanar será conductor.

En la sección 3.4.3. se da una guia de diseño.

6. FRECUENCIA EFECTIVA DE LA CORRIENTE NO SENOIDAL

Hasta aquí, se ha supuesto una corriente con una forma de onda senoidal de igual frecuencia a la de conmutación.

Cuando se consideraron las pérdidas por efectos de proximidad en comparación con las pérdidas en c.c. (es decir independientes de la frecuencia) se obtuvo que las pérdidas totales eran mínimas si la relación entre las pérdidas por corrientes parásitas y las pérdidas en c.c., era de 1:3 en devanados de tira u hoja y de 1:2 en devanados de alambre multi-capa. En los devanados de una sola o de media capa no existia tal relación óptima.

Las formas de onda asociadas con los transformadores de las fuentes de alimentación conmutadas son generalmente muy diferentes a la senoidal.

Una forma de onda repetitiva no senoidal puede ser considerada equivalente a una componente continua, una componente de la misma frecuencia fundamental (la frecuencia de conmutación) y varias componentes de frecuencias armónicas.

La componente contínua no producirá evidentemente pérdidas por corrientes parásitas. Su densidad de corriente es uniforme en toda el área de la sección del conductor. La componente fundamental produce tanto pérdidas por corrientes parásitas como por c.c. Este es también el caso de las componentes armónicas pero la relación entre las pérdidas por corrientes parásitas y por c.c. será más alta que con la fundamental.

El hecho de despreciar el caracter no senoidal de la forma de onda de la corriente introduce inexactitudes.

La suma de todas las pérdidas por corrientes parásitas deberá determinarse junto con todas las pérdidas por c.c., para asegurar que tengan la relación óptima deseada.

Una dificultad es que cuando se diseñan los devanados, no se puede hacer una estimación fiable de la forma de onda de la corriente.

Algunas veces es posible hacer uso de la experiencia adquirida en diseños anteriores.

De hecho, muchos diseños se hacen como si la corriente fuera senoidal y los resultados son normalmente satisfactorios.

Los errores debidos al cálculo efectuado solamente a la frecuencia fundamental suponen que las pérdidas debidas a la c.c. son sobreestimadas, mientras que las componentes debidas a los armónicos son subestimadas.

La inexactitud puede evitarse utilizando en el diseño del devanado una frecuencia efectiva.

La frecuencia efectiva es, por supuesto, ideal. deberá utilizarse en relación a los efectos por corrientes parásitas.

Como sea que las pérdidas por corrientes parásitas son proporcionales a φ^4 (es decir a f^2) la frecuencia efectiva puede determinarse a partir de un análisis de la forma de onda de la corriente:

$$f_e = \frac{1}{2\pi}\,\frac{\dot{I}}{I}$$

en donde I es la corriente eficaz en el devanado, $\dot{I}$ es el valor eficaz del dI/dt, la primera derivada de la forma de onda de la corriente.

Esta expresión no se aplica en la zona de conducción pelicular cuando las pérdidas por corrientes parásitas son proporcionales a φ o a $\sqrt{f}$.

Es evidente que $\dot{I}$ no contiene contribución de la componente contínua, y si la tiene y más pronunciada de los armónicos ya que d (sen $n\omega t$)/dt = $n\omega$ cos $n\omega t$. Los tiempos de subida y de bajada de los impulsos de corriente tienen un efecto considerable en el valor de I. Además, algunos de los armónicos elevados (si no todos) caen en la zona de conducción pelicular.

Un método sencillo para determinar f_e no ha sido hallado hasta el momento. Se puede esperar que f_e sea más bajo que la frecuencia de conmutación f, pero más alto que fI_{eca}/I_e, donde $I_{eca} = \sqrt{(I_e^2 - I_0^2)}$ es el valor eficaz de la componente alterna, e I_0 es la componente contínua.

La utilización de esta frecuencia efectiva, a pesar de que no es válida en la región de conducción pelicular, lleva a la geometría óptima en el devanado.

Se eligen devanados de una sola capa si $p_{id} \leq 1$ y como f_e es válida para determinar p_{id} está clara la elección entre devanados multicapa o de una sola capa. En principio, tanto los devanados de una o de media capa son compactos, con lo que su geometría es independiente de la frecuencia.

Como no se conoce la frecuencia efectiva para la región de conducción pelicular, las pérdidas en el devanado no se pueden estimar con exactitud y consecuentemente no se puede llevar a cabo una elección segura entre devanados de una o de media capa. En la mayoria de casos prácticos, sin embargo, estos problemas no ocurren debido a que en cualquier caso en esta región son preferibles los devanados de tira.

Ha sido obtenida y simplificada una expresión de f_e para ser utilizada en el diseño de inductores, pero debido a las grandes variaciones en las condiciones, es imposible dar un ejemplo típico en el diseño de transformadores.

Con la forma de onda de la figura 27, siempre que los tiempos de subida y bajada estén entre el 15% y el 85% del periodo de repetición,

$$f_e \cong \frac{1{,}3f}{\sqrt{[1 + 3\,(I_0/I_{ac})^2]}}$$

y la corriente efectiva

$$I_e = \sqrt{(I_0^2 + I_{ac}^2/3)}.$$

Para una forma de onda más bien senoidal que triangular superpuesta a una c.c.

$$f_e = \frac{f}{\sqrt{[1 + 2\,(I_0/I_{ac})^2]}}$$

y

$$I_e = \sqrt{(I_0^2 + I_{ac}^2/2)}.$$

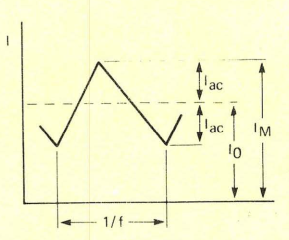


Figura 27. Forma de onda de la corriente en un inductor de filtro, idealizado para el cálculo de la frecuencia efectiva.

APENDICE:
Ejemplo de tabla de tamaños de alambres normalizados

Alambre de cobre esmaltado redondo, IEC grado 2.

diámetro nominal d (mm)		diámetro total máx. d_o (mm)	area sección nominal (mm^2)	paso mín. de devanado t_{min} (mm)	resistencia nominal a 100 ºC r_{cc}(Ω/m)
0,040		0,054	0,00126	0,059	17,68
	0,045	0,061	0,00159	0,066	13,97
0,050		0,068	0,00196	0,073	11,32
	0,056	0,076	0,00246	0,082	9,022
0,063		0,085	0,00312	0,091	7,129
	0,071	0,095	0,00396	0,102	5,613
0,080		0,105	0,00503	0,112	4,421
	0,090	0,117	0,00636	0,125	3,493
0,100		0,129	0,00785	0,137	2,829
	0,112	0,143	0,00985	0,152	2,256
0,125		0,159	0,0123	0,169	1,811
	0,140	0,176	0,0154	0,187	1,444
0,160		0,199	0,0201	0,210	1,1052
	0,180	0,222	0,0254	0,234	0,8733
0,200		0,245	0,0314	0,257	0,7074
	0,224	0,272	0,0394	0,284	0,5639
0,250		0,301	0,0491	0,315	0,4527
	0,280	0,334	0,0616	0,348	0,3609
0,315		0,371	0,0779	0,387	0,2852
	0,355	0,414	0,0990	0,431	0,2245
0,400		0,462	0,126	0,481	0,1768
	0,450	0,516	0,159	0,538	0,1397
0,500		0,569	0,196	0,593	0,11318
	0,560	0,632	0,246	0,659	0,09022
0,630		0,706	0,312	0,736	0,07129
	0,710	0,790	0,396	0,823	0,05613
0,800		0,885	0,503	0,922	0,04421
	0,900	0,990	0,636	1,032	0,03493
1,000		1,093	0,785	1,139	0,02829
	1,120	1,217	0,985	1,268	0,02256
1,250		1,351	1,227	1,408	0,01811
	1,400	1,506	1,539	1,569	0,01444
1,600		1,711	2,011	1,783	0,011052
	1,800	1,916	2.545	1,996	0,008733
2,000		2,120	3,142	2,209	0,007074
	2,240	2,366	3,941	2,465	0,005639
2,500		2,631	4,909	2,742	0,004527

Nota: Los valores de t_{min} están basados en recomendaciones para producción masiva de un fabricante determinado.
Otros fabricantes pueden utilizar valores diferentes.

Alambres medios de cobre esmaltado - AWG (B.G.S.)
(diámetros basados en la norma BS1844:1952 - cobertura media).

AWG (B.&.S.)	diámetro nominal (d)		diámetro total máx. (d_a)	área sección nominal	resistencia nominal a 100 °C (r_{CC})	paso mín. de devanado (t_{min})
	pulgada	mm	mm	mm²	Ω/m	mm
44	0,00198	0,0503	0,06604	0,00199	11,190	0,071
43	0,00222	0,0564	0,07366	0,00250	8,899	0,079
42	0,00249	0,0633	0,08128	0,00314	7,073	0,087
41	0,00280	0,0711	0,09144	0,00397	5,594	0,098
40	0,00314	0,0798	0,1041	0,00500	4,448	0,111
39	0,00353	0,0897	0,1143	0,00631	3,519	0,122
38	0,00397	0,1008	0,1295	0,00799	2,783	0,138
37	0,00445	0,1130	0,1448	0,01003	2,215	0,154
36	0,00500	0,1270	0,1626	0,0127	1,754	0,172
35	0,0056	0,1422	0,1778	0,0159	1,398	0,188
34	0,0063	0,1600	0,1981	0,0201	1,105	0,209
33	0,0071	0,1803	0,2235	0,0255	0,8700	0,236
32	0,0080	0,2032	0,2489	0,0324	0,6853	0,261
31	0,0089	0,2261	0,2743	0,0401	0,5537	0,287
30	0,0100	0,2540	0,3048	0,0507	0,4386	0,319
29	0,0113	0,2870	0,3404	0,0647	0,3435	0,356
28	0,0126	0,3200	0,3759	0,0804	0,2762	0,393
27	0,0142	0,3607	0,4191	0,1022	0,2175	0,438
26	0,0159	0,4039	0,4699	0,128	0,1735	0,491
25	0,0179	0,4547	0,5232	0,162	0,1369	0,547
24	0,0201	0,5105	0,5817	0,205	0,10860	0,608
23	0,0226	0,5740	0,6502	0,259	0,08586	0,679
22	0,0253	0,6426	0,7214	0,324	0,06852	0,754
21	0,0285	0,7239	0,8052	0,412	0,05399	0,841
20	0,0320	0,8128	0,8966	0,519	0,04283	0,937
19	0,0359	0,9119	1,003	0,653	0,03403	1,048
18	0,0403	1,024	1,118	0,823	0,02700	1,168
17	0,0453	1,151	1,247	1,040	0,02137	1,303
16	0,0508	1,290	1,389	1,308	0,01699	1,452
15	0,0571	1,450	1,557	1,652	0,01345	1,627
14	0,0641	1,628	1,737	2,082	0,010670	1,815
13	0,0720	1,829	1,943	2,627	0,008460	2,030
12	0,0808	2,052	2,172	3,308	0,006717	2,270
11	0,0907	2,304	2,431	4,168	0,005331	2,540
10	0,1019	2,588	2,720	5,261	0,004224	2,842

Nota: Los valores de t_{min} están basados en recomendaciones para producción masiva de un fabricante determinado. Otros fabricantes pueden utilizar valores diferentes.

CMOS DE ALTA VELOCIDAD

Miniwatt S.A. presenta la gama de circuitos lógicos CMOS de alta velocidad PC54/74. El programa total incluye 240 dispositivos, siendo fuente alternativa con RCA.

Estos nuevos dispositivos ofrecen todas las características de los anteriores circuitos CMOS, combinadas con las del TTL. Del CMOS heredan: baja disipación de potencia, elevada inmunidad al ruido de entrada y un amplio margen de temperaturas de trabajo; y tienen las atractivas características del TTL: alta velocidad y alta capacidad de excitación.

La baja disipación de potencia de la serie CMOS de alta velocidad mejora la fiabilidad (menos calor), simplifica las fuentes de alimentación, puede eliminar radiadores y ventiladores, y permite un encapsulado con mayor densidad de componentes. Todas estas ventajas contribuyen a reducir sustancialmente el tamaño y peso del equipo.

Mejores márgenes de ruido hacen que las versiones "HC" de los nuevos circuitos integrados sean adecuados en los ambientes de ruido que se encuentran en la industria, equipos portátiles y de telefonía. Con salidas estándar, el nivel bajo de inmunidad a ruido es el 18% de Vcc y el nivel alto es el 28% de Vcc el doble del margen de ruido de LSTTL. Además, se pueden conseguir márgenes incluso más grandes con tensiones de alimentación más altas. Los dispositivos compatibles con TTL (sufijo HCT) operan a partir de alimentaciones de 5 V ± 10%, y están diseñados para ser utilizados como sustitución de LSTTL compatible patilla a patilla, para reducir el consumo de potencia sin pérdida de velocidad. También son adecuados para convertir niveles de conmutación de TTL a CMOS.

Todos estos circuitos CMOS de alta velocidad disipan una potencia despreciable debido a las fugas cuando no conmutan. La corriente en reposo es típicamente igual a 2 μA para las puertas, 4 μA para biestales, y 8 μA para MSI (máximo valor a 25 °C). La máxima corriente de reposo por circuito a 85 °C es 20 μA.

En condiciones de trabajo, la disipación es también muy baja. Con una alimentación de 5 V, la corriente típica de trabajo de puerta es 3 μA a 10 kHz, 30 μA a 100 KHz y 300 μA a 1 MHz. Estos valores son comparables con las corrientes de 400 μA (hasta 100 KHz) y 560 μA (a 1 MHz) de las puertas LSTTL.

La frecuencia de conmutación típica para un biestable es 50 MHz (15 pF, 25 °C). Además, debido a la alta capacidad de excitación de corriente de las salidas de baja impedancia, la variación del retardo de una simple puerta es sólo de 9 a 11,5 ns sobre un margen de capacidad de carga de 15 a 100 pF.

La capacidad de excitación de la nueva serie es diez veces mayor que la de los primeros circuitos CMOS y, como la corriente de entrada requerida es muy baja, la cargabilidad de los circuitos HCMOS al excitar otros circuitos CMOS esta limitada solamente por consideraciones de la capacidad de carga, y no por la potencia de excitación disponible. Cuando se excitan cargas LSTTL, la cargabilidad de circuitos de temperatura estándar (−40 a +85 °C, tipos 74HC/HCT) es 10, que corresponde a 4 mA, para salidad estándar; para salidas excitadoras de bus es 15, que corresponden a 6 mA. La cargabilidad de los dispositivos de márgen de temperatura ampliada (55 a 125 °C 54HC/HCT) para salidas estándar es 8 cargas LSTTL, que corresponde a 3,4 mA; para excitadores de bus es 12 cargas LSTTL, que corresponde a 5,1 mA.

Están encapsulados en plástico y cerámica DII y encapsulado plástico miniatura (SO).

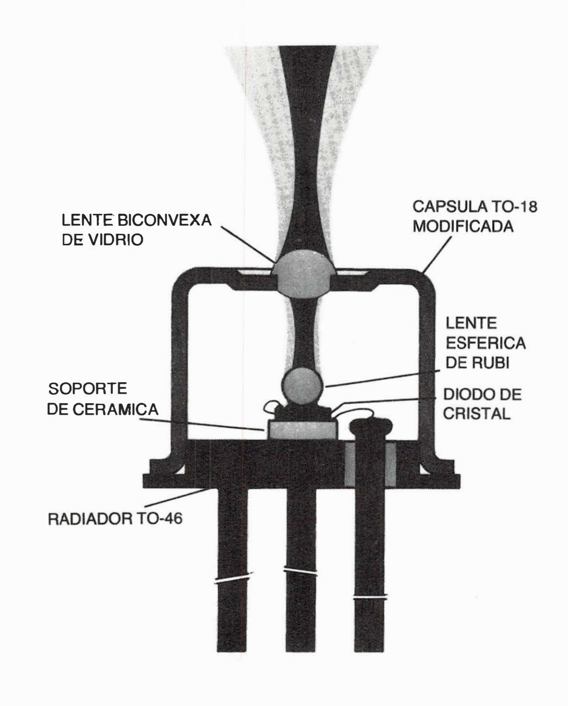
LED DE GaAlAs CON FOTODIODO DE SILICIO PARA ADAPTACION EN TRANSMISIONES DE FIBRA OPTICA

Miniwatt presenta un transmisor LED de GaAlAs con fotodiodo de silicio para adaptación al receptor en transmisiones de datos de fibra óptica para distancias cortas y medias (hasta 2 Km).

El LED CQF24 de GaAlAs acopla una alta potencia radiante de 400 μW típicos en una fibra; la longitud de onda para la máxima emisión es típicamente de 830 nm, y el tiempo de conmutación es 10 ns para una I_F de 100 mA. Las señales se reciben a través del fotodiodo p-i-n, BPF24, que tiene una elevada responsividad igual a 0,3 A/W, y una disipación total máxima de 300 mW.

Estos dispositivos están optimizados para acoplarse con fibras de 200 μm de diámetro, pero también pueden utilizarse con fibras de 50 μm y 100 μm. Están montados en un conector activo tipo TO-18 o TO-46.

Los cristales del CQF24 y BPF24 están aislados de sus cápsulas, lo que hace que se acoplen de forma simple al circuito excitador y evita la posibilidad de lazos de tierra eléctricos. Ambos dispositivos van en encapsulados herméticos TO-46.



DOS NUEVOS TRANSISTORES FET DE MICROONDAS DE GaAlAs

Miniwatt S.A. presenta dos transistores FET de GaAs en clase A y potencia media, CFX30 y CFX31, para frecuencias de hasta 15 GHz.

A 11 GHz, estos FET's tienen potencias de salida típicas de 126 y 250 mW respectivamente. Estos transistores son una extensión de la gama de FET's de GaAs, que actualmente consta de los siguientes tipos: CFX13, CFX21 y CFX30 a GFX33, y cubre un márgen de frecuencias de 8,5 GHz, con salidas de potencia para equipos de comunicaciones por microondas.

Los transistores CFX30 y CFX31 tienen una V_{DS} de 8V, y una I_D de 50 a 100 mA respectivamente; el mínimo valor de G_{PO} es 7 dB.

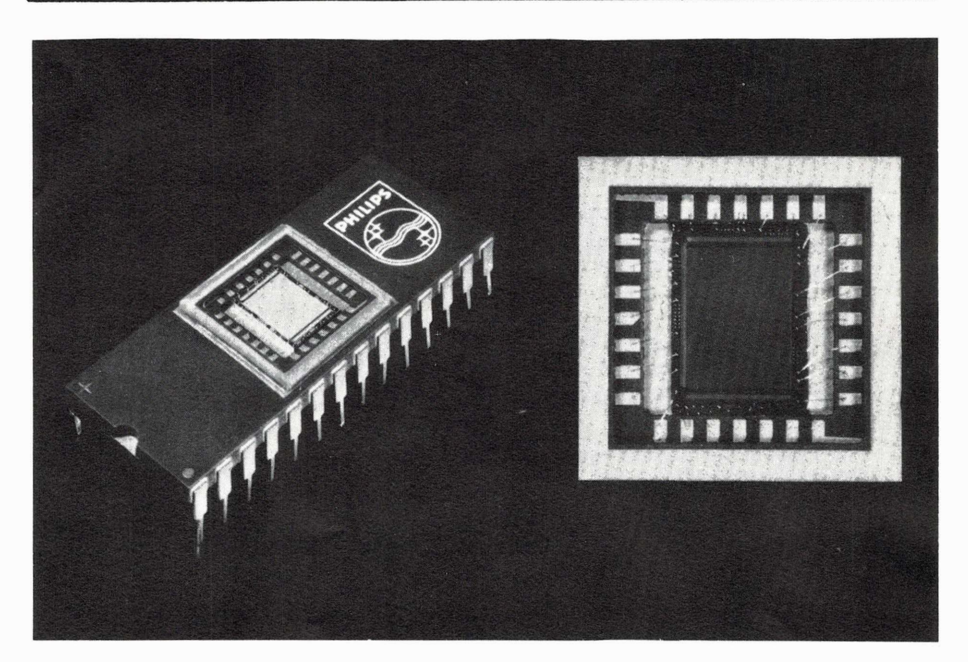
Tienen una estructura de puerta ranurada, metalización de oro/platino/titanio, y todas las áreas activas están protegidas por óxido de silicio.

SENSOR DE IMAGEN DE ESTADO SOLIDO DE BAJO COSTE PARA CAMARAS DE TV MONOCROMATICAS

Miniwatt S.A. presenta un sensor de imagen semiconductor de bajo coste que lleva sensores de estado sólido dentro del márgen de precios de los tubos de cámara de TV monocromáticos.

Este sensor (número de tipo de desarrollo RGS-4) tiene todas las ventajas de los reproductores de imagen: pequeños tamaño y peso, larga vida de funcionamiento, sin retención, distorsión óptica o retardo, con estabilidad de las características a lo largo de toda su vida. No obstante, el RGS-4, tiene también algunas ventajas sobre otros sensores de imagen de estado sólido: necesita pocos periféricos, tiene una buena calidad de imagen, y buena sensibilidad a la luz azul y de infrarojos.

REGISTRO DIRECCION LINEA A
300
MATRIZ 300 x 200
1
200
REGISTRO DIRECCION LINEA B
AMPLIFICADOR INTERMEDIO
V_o
REGISTRO LECTURA P^2CCD



El area fotosensible del RGS-4 tiene una diagonal de 7 mm, que corresponde al formato de cámara de película super-8, lo que hace que se pueda utilizar este sensor con lentes de bajo coste comercialmente disponibles. El RGS-4 tiene 200 elementos fotosensibles horizontales y 300 verticales, con una superficie total del chip de 45 mm^2.

La iluminación estándar para el sensor es 15 microvatios por centímetro cuadrado, pero puede trabajar a menos de 0,5 $\mu W/cm^2$ de modo que se puede tomar imágenes incluso por debajo de las peores condiciones de iluminación.

El RGS-4 es un sensor de puerta resistiva; está compuesto por elementos fotosensibles conectados, a través de canales de dispositivo de carga acoplada en el zócalo, a un amplificador intermedio y a un registro de salida. Los portadores de carga generados por la luz incidente son colimados por un pozo de potencial adyacente a y por debajo de los electrodos de integración. La salida de cada sensor se elige mediante un selector de linea, y se deriva a través de un amplificador intermedio hacia el registro de lectura.

La alimentación es de 30 V, y el consumo de potencia total de una cámara que utiliza este sensor puede ser menor que 3 W. El sensor de imágen está encapsulado en una cápsula DIL cerámica de 28 terminales con una ventana visora de vidrio.

Sistema Internacional de unidades (SI)

El sistema internacional de unidades considera tres tipos de unidades:
— Unidades básicas
— Unidades suplementarias
— Unidades derivadas

Unidades básicas

Magnitud	Unidad SI	Símbolo
longitud	metro	m
masa	kilogramo	kg
tiempo	segundo	s
corriente eléctrica	amperio	A
temperatura termodinámica	kelvin	K
cantidad de sustancia	mol	mol
intensidad luminosa	candela	cd

Unidades suplementarias

Magnitud	Unidad SI	Símbolo
ángulo plano	radián	rad
ángulo sólido	esterorradián	sr

Unidades derivadas

Las unidades derivadas se expresan algebraícamente en términos de las unidades básicas y/o de las unidades suplementarias. Sus símbolos se obtienen mediante signos matemáticos de multiplicación y división; por ejemplo, la unidad SI para la velocidad es el metro por segundo (m/s) y la unidad SI para la velocidad angular es radian por segundo (rad/s).

Para algunas unidades derivadas existen nombres y símbolos especiales:

Magnitud	Unidad SI	Símbolo	Expresado en términos de unidades SI básicas o suplementarias o en términos de otras unidades SI derivadas
frecuencia	hercio	Hz	1 Hz = 1 s^{-1}
fuerza	newton	N	1 N = 1 kg·m/s^2
presión, esfuerzo	pascal	Pa	1 Pa = 1 N / m^2
energía, trabajo, cantidad de calor	julio	J	1 J = 1 N·m
potencia	vatio	W	1 W = 1 J / s
carga eléctrica, cantidad de electricidad	culombio	C	1 C = 1 A·s
potencial eléctrico, diferencia de potencial fuerza electromotriz	voltio	V	1 V = 1 J / C
capacidad eléctrica	faradio	F	1 F = 1 C / V
resistencia eléctrica	ohmio	Ω	1 Ω = 1 V / A
conductancia eléctrica	siemens	S	1 S = 1 Ω^{-1}
flujo de inducción magnética, flujo magnético	weber	Wb	1 Wb = 1 V·s
densidad de flujo magnético, inducción magnética	tesla	T	1 T = 1 Wb / m^2
inductancia	henrio	H	1 H = 1 Wb / A
flujo luminoso	lumen	lm	1 lm = 1 cd·sr
iluminancia	lux	lx	1 lx = 1 lm / m^2

Relación entre las unidades antiguas y las unidades SI

Unidades antiguas	Unidades SI	Relación
Å (ångstrom)	nm (nanometro)	1Å = 0,1 nm
at (atmósfera técnica)	kPa (kilopascal)	1 at = 98,0665 kPa
atm (atmósfera normal)	kPa (kilopascal)	1 atm = 101,325 kPa
bar (bar)	kPa (kilopascal)	1 bar = 100 kPa
b (barn)	fm^2 (femtómetro cuadrado)	1 b = 100 fm^2
°C (grado celsius)	K (kelvin)	1 °C = 1 K
cal (caloria)	J (julio)	1 cal = 4,1868 J
Ci (curie)	Bq (becquerel)	1 Ci = 3,7 x 10 Bq
din (dina)	N (newton)	1 dyn = 10 −s N
erg (ergio)	J (julio)	1 erg = 10 −7 J
CV (caballo de vapor)	W (vatio)	1 CV ≅ 735,5 W
kg (kilogramo masa)	kg (kilogramo)	1 kg ≐ 1kg
kg/cm^2 (kilogramo por centímetro cuadrado)	kPa (kilopascal)	1 kg/cm^2 = 1 kPa
kgf (kilogramo (fuerza))	N (newton)	1 kgf = 9,80665 N
kWh (kilovatio hora)	J (julio)	1 kWh = 3,6 x 10 J
mbar (milibar)	Pa (pascal)	1 mbar = 100 Pa
mho (mho) o (inverso del ohmio) o A/V (amperio por voltio)	S (siemens)	1 mho = 1 = 1 A/V = 1S
mH_2O (metro de columna de agua)	kPa (kilopascal)	1 mH_2O = 9,80665 kPa
mmH_2O (milímetro de columna de agua)	Pa (pascal)	1 mmH_2O = 9,80665 Pa
mmHg (milimetro de columna de mercurio)	Pa (pascal)	1 mmH_2O = 133,3 Pa
P (poise)	Pa.s (pascal x segundo)	1 P = 0,1 Pa·s
R (röntgen)	C/kg (culombio por kilogramo)	1R = 2,58 x 10^{-4} C/kg
St (stokes)	m^2/s (metro cuadrado por segundo)	1 St = 10^{-4} m^2/s
tonelada (tonelada (masa))	1 Kg (kilogramo)	1 tonelada = 10^3 kg
torr (torr)	Pa (pascal)	1 torr ≅ 133,3 Pa

BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

S10	(04-83)	WIDEBAND TRANSISTORS AND HYBRIDS	450 ptas.
IC4	(05-83)	DIGITAL ICs - LOCMOS	650 ptas.

Data Handbooks

*	S1	09-82	DIODES	525 ptas.
	S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
	S3	11-82	SMALL-SIGNAL TRANSISTORS	625 ptas.
	S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
	S5	11-82	FIELD-EFFECT TRANSISTORS	280 ptas.
*	S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
	S7	04-83	MICROMINIATURE SEMICONDUCTORS	525 ptas.
	ICI	01-83	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	575 ptas.
	IC2	01-83	BIPOLAR ICs FOR VIDEO EQUIPMENT	575 ptas.
	IC3	09-82	ICs FOR DIGITAL SYSTEMS AND RADIO, AUDIO AND VIDEO EQUIPMENT	600 ptas.
*	IC5	02-82	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
	IC6	03-83	PROFESSIONAL ANALOGUE ICs	375 ptas.
	IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
	IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
	IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
	IC10	05-83	SIGNETICS INTEGRATES FUSE LOGIC	525 ptas.
	IC11	04-83	MICROPROCESSORS	600 ptas.
	C1	05-83	ASSEMBLIES	700 ptas.
	C2	12-82	TUNERS	425 ptas.
*	C3	01-81	LOUSPEAKERS	475 ptas.
	C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
	C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
	C7	12-82	VARIABLE CAPACITORS	150 ptas.
	C10	11-82	CONNECTORS	280 ptas.
	C11	05-82	NON-LINEAR RESISTORS	325 ptas.
	C12	6-82	VARIABLE RESISTORS AND TEST SWITCHES	300 ptas.
	C13	07-82	FIXED RESISTORS	350 ptas.
*	C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
	C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 ptas.
	C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
	T2	04-80	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
	T4	09-80	MAGNETRONS	325 ptas.
	T5	02-83	CATHODE-RAY TUBES	575 ptas.
	T6	07-80	GEIGER MULLER TUBES	280 ptas.
	T7	02-82	GAS FILLED TUBES	300 ptas.
	T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
	T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.
	T10	05-83	CAMERA TUBES	575 ptas.
	T11	10-82	MICROWAVE SEMICONDUCTORS AND COMPONENTS	800 ptas.

Catálogos

CT1-83	GENERAL CATALOGUE	960 ptas.
CT2-83	SEMICONDUCTORS CATALOGUE	300 ptas.
CT3-83	INTEGRATED CIRCUITS CATALOGUE	300 ptas.
CT4	RESISTORES	25 ptas.


*** Agotados**



Miniwatt s.a.
división comercial barcelona-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e madrid-4 sagasta, 18 telf. 446 40 00

Miniwatt

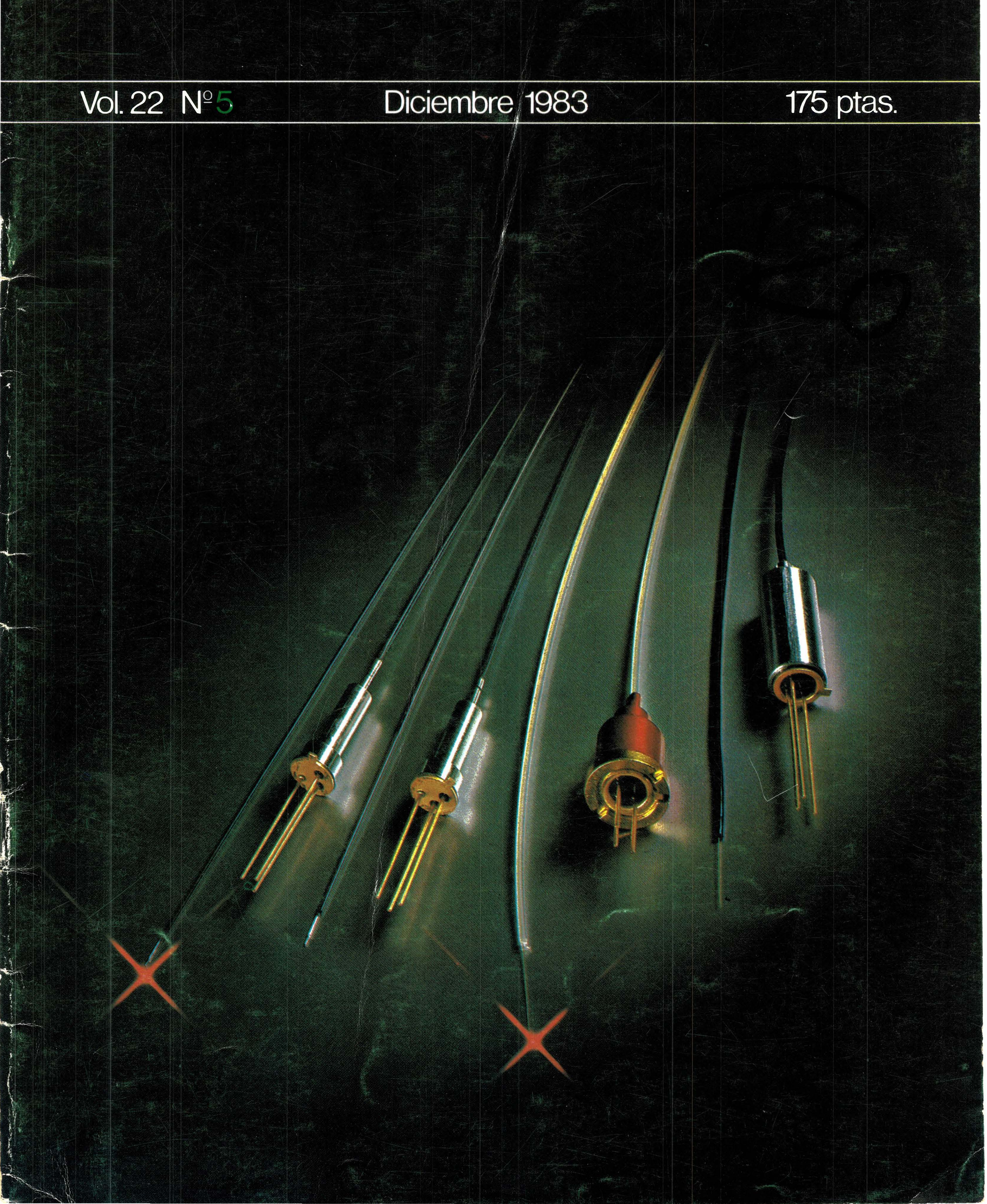
LA MAS COMPLETA GAMA

ALTAVOCES
COMPONENTES PASIVOS
CONECTORES
CIRCUITOS HIBRIDOS AMPLIFICADORES DE ANTENA
CIRCUITOS INTEGRADOS DIGITALES
CIRCUITOS INTEGRADOS ANALOGICOS
DIODOS
FERRITAS
MOTORES
MEMORIAS
MICROPROCESADORES
SINTONIZADORES
TUBOS RAYOS CATODICOS
TUBOS DE IMAGEN COLOR TV.
TUBOS DE IMAGEN BLANCO Y NEGRO
TRANSISTORES

signetics

Miniwatt

Vol. 22 Nº 5 Diciembre 1983 175 ptas.



Director

D. Pedro Vicente del Fraile

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

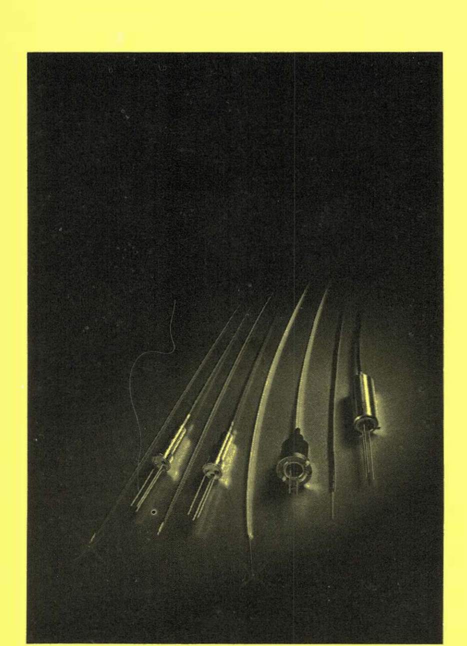
Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Producción
GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B- 18387 -61
ISSN: 0210.2641



PORTADA

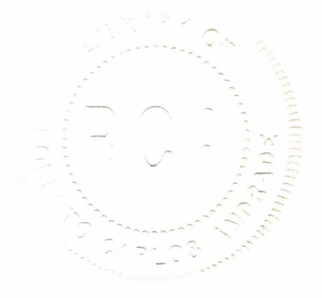
La tecnología de las fibras ópticas ha madurado hasta el punto que es un serio competidor para realizar muchas de las tareas tradicionales del cable coaxial. Como dispositivos de entrada y salida para fibras ópticas, los emisores receptores mostrados en la fotografía son el principio de una gama de productos para transferencia de señal por fibra óptica tanto en las industrias de telecomunicación como en radiodifusión.

signetics



Vol. 22 Nº6 Diciembre 1983 175 ptas.



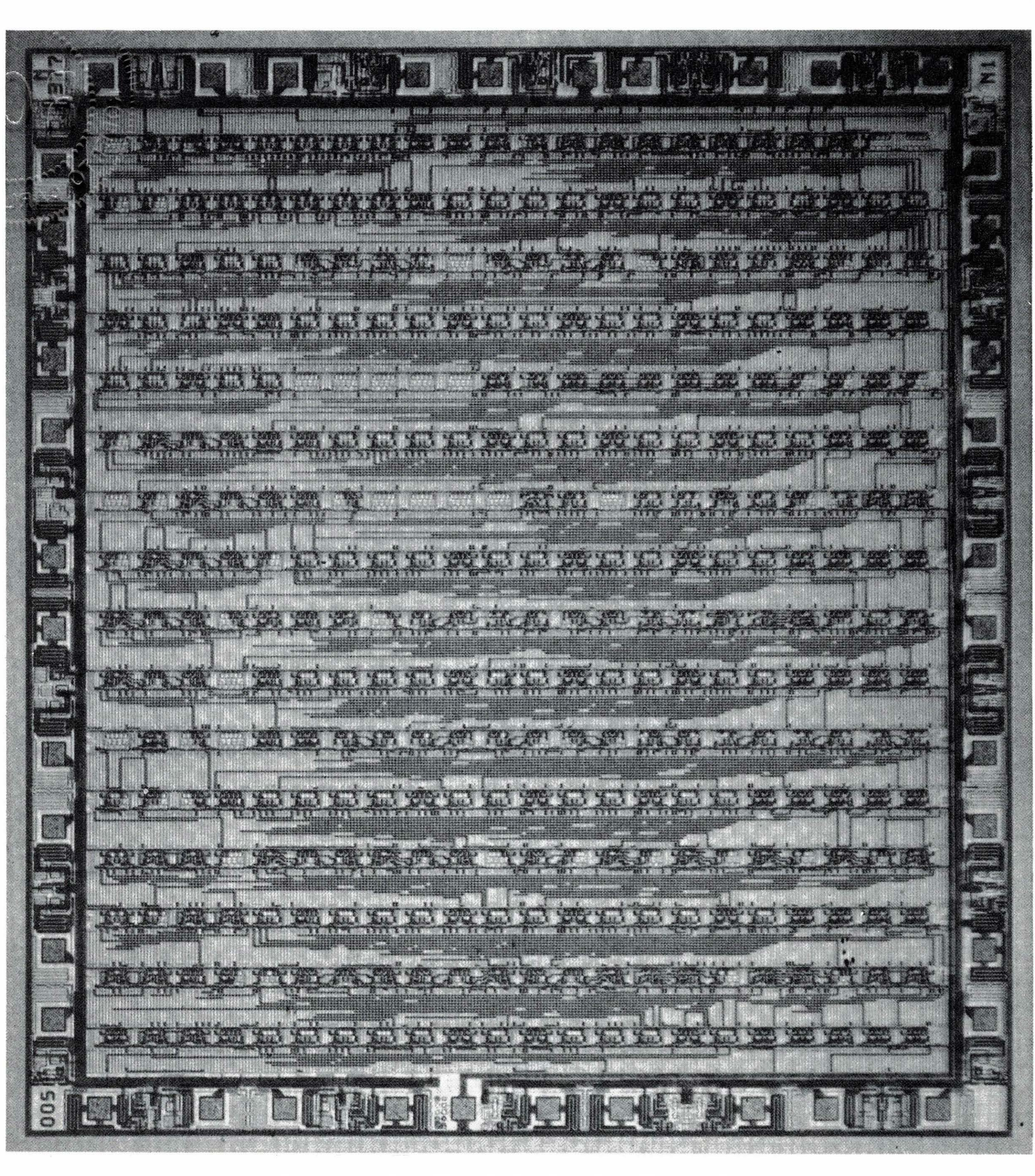


Indice

Revista Miniwatt

Publicada por: Miniwatt, S.A.
Balmes, 22 - BARCELONA-7
Suscripción anual (6 números) .... Ptas. 900
Precio ejemplar .... Ptas. 175

Para cualquier consulta o reclamación diríjase por escrito a la dirección arriba indicada.



Una red CMOS de 352 células programada por máscara para formar un circuito lógico semi-custom

Redes de puertas CMOS, el camino más rapido hacia la lógica semi-custom

La lógica integrada "full custom" es compacta, fiable, y tiene una disipación mínima de potencia, sin embargo precisa de un desarrollo largo y es cara, muy cara si la producción es corta. La lógica con integrados discretos es menos costosa, pero ocupa un mayor número de zócalos y espacio de placa, tiene un coste de ensamblaje y test mayor, y el sistema completo disipa más potencia y es menos fiable. Una red lógica no presenta estos problemas debido a que es un integrado que puede ser programado para crear un circuito semi-custom, con lo cual se reduce el número de componentes que hubiera necesitado una lógica discreta realizando exactamente las funciones lógicas precisas. Los tiempos de diseño y desarrollo son más cortos, y los costes de desarrollo más bajos que para una lógica "full-custom".

Una variedad de red lógica son las redes lógicas programables por campo (FPLA) y las redes lógicas programables (PAL). Estas están formadas por redes de elementos lógicos en las cuales inicialmente todo está interconectado entre sí mediante fusibles de NiO_2Cr. Estos elementos pueden ser programables por campo seleccionando los fusibles que deberán ser fundidos dejando solamente intactas aquellas conexiones que sean necesarias. Otro tipo de red programable, con la ventaja de poseer una arquitectura variable que permite una mayor flexibilidad de diseño y un factor de utilización mayor que el FPLA o el PAL, es la red de puertas programable por máscara como la utilizda en la familia de redes de puertas PCF/PCC de puerta de silicio en CMOS.

Todos los sistemas electrónicos digitales y sus productos pueden beneficiarse del empleo de redes de puertas de la familia PCF/PCC. La mayoría de circuitos SSI y MSI de las familias TTL y CMOS estándar pueden implementarse. También pueden incluirse las funciones de una red lógica programable, de las redes programables por campo, transistores y componentes pasivos. En el mundo de los ordenadores pueden emplearse tanto en éstas como en sus periféricos. En sistemas controlados con microprocesador, estas redes podrán incluir cualquier parte excepto el procesador, la memoria y los periféricos LSI.

INTRODUCCION A LA FAMILIA PCF/PCC

Ventajas de la puerta de silicio CMOS

Las redes de puertas PCF/PCC son realizadas en Europa mediante el proceso de autoalineado de la puerta de silicio CMOS con la técnica de oxidación local (LOCOS) (figura 1). Este proceso ha sido establecido para más de una década y es empleado preferentemente en los procesos bipolar, NMOS, PMOS o de puerta de metal CMOS, debido a las siguientes características:

- Baja disipación de potencia tanto en estado de reposo como de conmutación.

- Alimentación única entre 3 y 15 voltios.

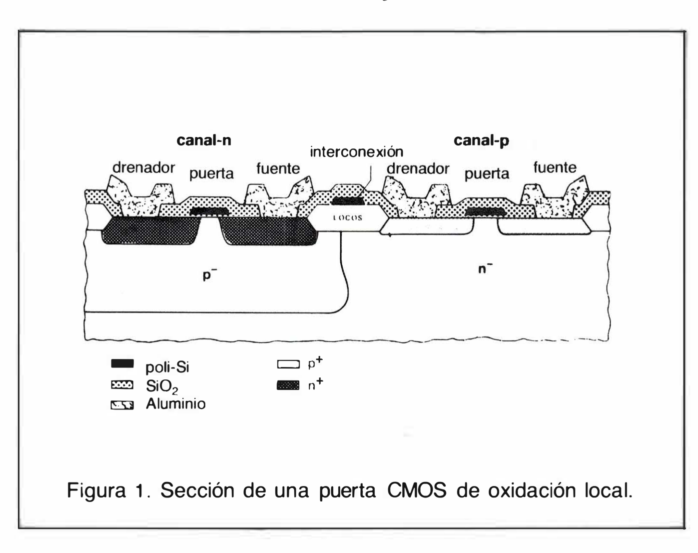


Figura 1. Sección de una puerta CMOS de oxidación local.

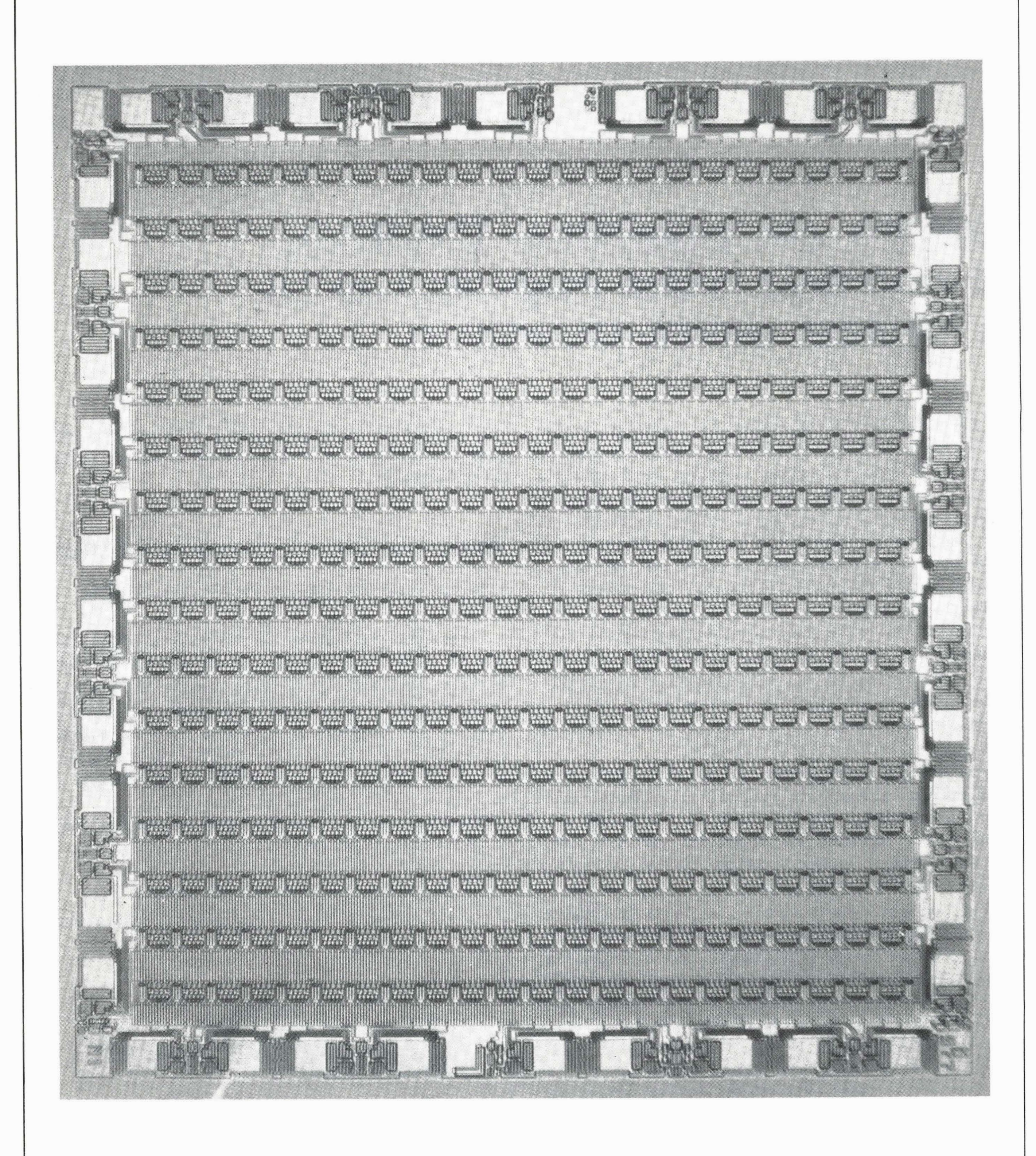


Figura 2. Red de puertas CMOS de 352 células. El tiempo de obtención de unas primeras muestras es muy rápido.

- Alta inmunidad al ruido.

- Alta densidad debido al empleo de la oxidación local de silicio (LOCOS) para separar los canales negativo y positivo de los transistores.

- Un substrato de baja resistencia altamente dopado que evita la posibilidad de destrucción debida a la aplicación de una tensión fuera de los límites (V_{ss} y V_{DD}).

- Un retraso de puerta típico de 2ns y una frecuencia máxima de conmutación de 15 MHz con una alimentación de 15 V.

- Especificaciones compatibles con la familia de circuitos integrados lógicos HE4000B.

- Amplio margen de temperatura de trabajo:
  PCF (estándar) −40 °C hasta +85 °C
  PCC −45 °C hasta +125 °C

Principios de diseño de las redes de puertas

La familia PCF/PCC de máscara programable comprende cinco tipos de chips preprocesados que contienen una matriz rectangular central de 165, 224, 352, 588 o 864 células además de 38, 26, 38, 66, o 84 entradas/salidas. En la figura 2 se muestra una red típica con 352 células (PCF / PCC0700). Cada célula contiene los elementos equivalentes a dos puertas NAND/NOR de dos entradas y pueden ser programables por máscara para realizar una o las dos funciones hasta un máximo de cuatro entradas y dos salidas.

Un sistema de diseño por computador da soporte a la familia PCF/PCC permitiendo a las redes de puertas programables por máscara la relación de las funciones requeridas sin necesidad de realizar las pesadas tareas de corrección de errores. Desde que el empleo de este sistema de soporte no precisa de un conocimiento de diseño de circuitos integrados, el diseñador de sistemas puede tener un control directo de su diseño incluso durante la fase de integración.

Como se muestra en la figura 3, el procedimiento de diseño por computador empieza con la descripción de una red lógica.

Para ésto se utiliza una amplia variedad de macros de funciones lógicas y de entradas/salidas, incluidas en una librería de células y que se emplean para representar la circuitería lógica en términos que pueda entender el computador. Todo ello puede ser comprobado por un programa de simulación (SIMON) el cual calculará automaticamente los retardos de propagación, señales, problemas de tiempo, etc. Esto permite la realización de correcciones antes de cualquier implementación. El programa SIMON también genera los modelos de test para un test final automático. La descripción de la red lógica una vez verificada es empleada por los programas de emplazamiento PLACE y de interconexión INGATE para determinar automáticamente los elementos de la red de puertas que se emplearán y la manera más eficaz de interconectarlos. Una vez finalizado el INGATE se genera una cinta de control para las máscaras de interconexión, las cuales inducirán puntos de contacto y depositarán pistas de aluminio , con cuya ayuda se interconectarán unas células con otras y con las entradas/salidas hasta la realización del circuito lógico deseado. No es necesario un chequeo de las conexiones. El programa INGATE también calcula las cargas de los diferentes alambrados y somete sus valores al programa SIMON para un cálculo automático de la totalidad de retrasos del circuito.

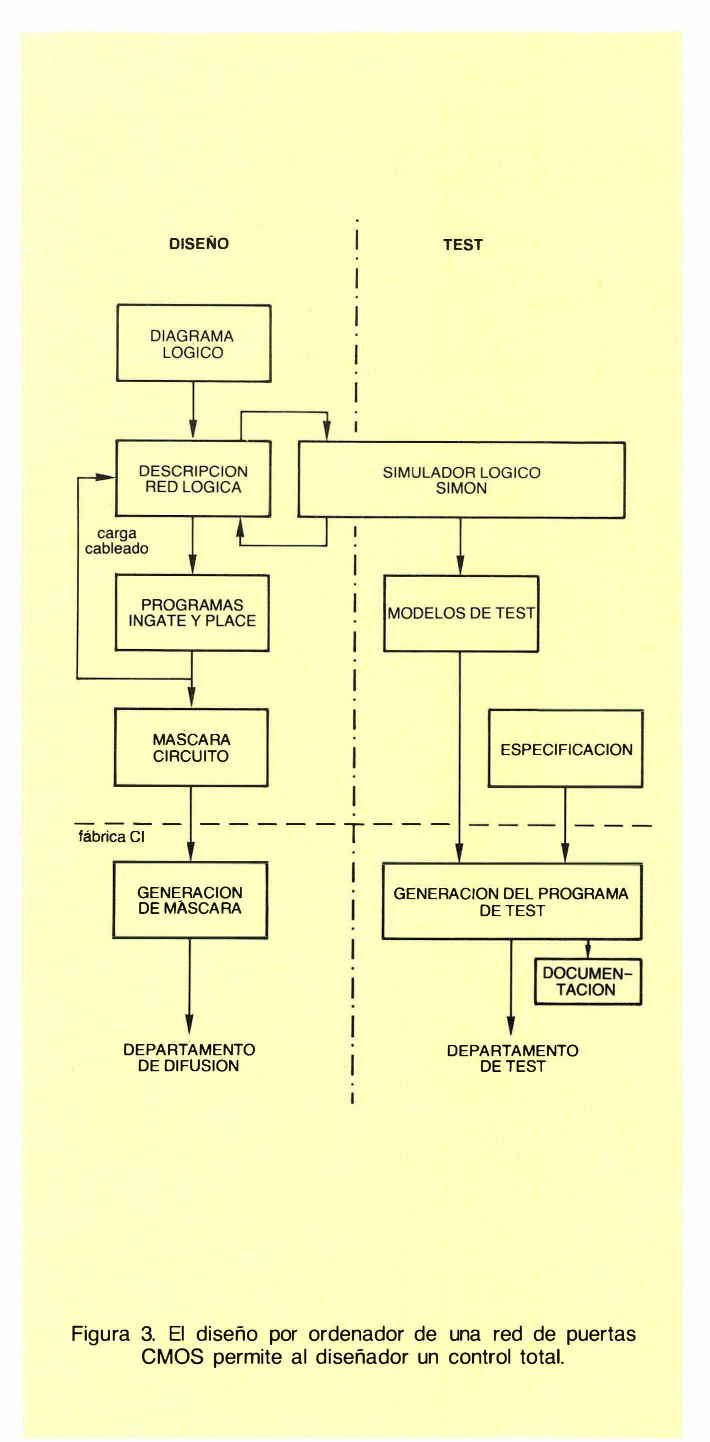


Figura 3. El diseño por ordenador de una red de puertas CMOS permite al diseñador un control total.

El cálculo automático de los tiempos de propagación durante la simulación del circuito es particularmente importante ya que determina en conjunto la velocidad del circuito y el número de elementos que pueden incorporarse a cada bloque de funciones lógicas. Las descripciones de las diversas células de la librería de células incluyen los valores de los retrasos para cada una de las funciones lógicas. El programa SIMON añade estos valores a la información sobre cargas facilitada por el programa INGATE. Los tiempos de propagación de los flancos de subida y de bajada son calculados durante el proceso de simulación. En funciones complejas tales como biestables, los diferentes valores de retardo de cada una de las entradas son los que se tendrán en cuenta.

Los test de verificación del programa SIMON están basados en las secuencias facilitadas por el cliente, lo que permite una mayor efectividad de cara a un test final. Este programa de test final incluye diversos perímetros y genera las cintas de control que permitirán el test automático del computador que incluye:

- Sentry VII SS10
- Macrodata
- Philips LOCMOS testers 1650TG
- Tektronix S3260 series

Después de la verificación y chequeo de la red lógica descrita, el empleo de un sistema de ordenador es tan sencillo como diseñar una placa de circuito impreso en las que se emplean unos sistemas de interconexión que garanticen la ausencia de errores. De esta manera el tiempo que transcurre hasta la obtención de las primeras muestras o del circuito completo es muy corto.

Soporte de diseño

El diseño por computador de cualquiera de las redes de puertas puede llevarse a cabo en cualquiera de los centros de diseño (figura 14), o, si el usuario posee los elementos necesarios, éste podrá realizar el diseño en su propio local. Por ejemplo, el usuario puede enviar simplemente la especificación del circuito y el diagrama lógico a uno de nuestros centros de diseño y nosotros haremos el resto. Igualmente, un usuario que posea los elementos necesarios y quiera, puede utilizar nuestros programas y enviarnos simplemente la máscara y las cintas de test finales. El usuario por supuesto, también puede participar en el diseño en cualquier punto intermedio entre los dos casos citados, ya sea conectando un terminal a nuestro computador a través de un modem, o visitando uno de nuestros centros de siseño trabajando conjuntamente con nuestros especialistas.

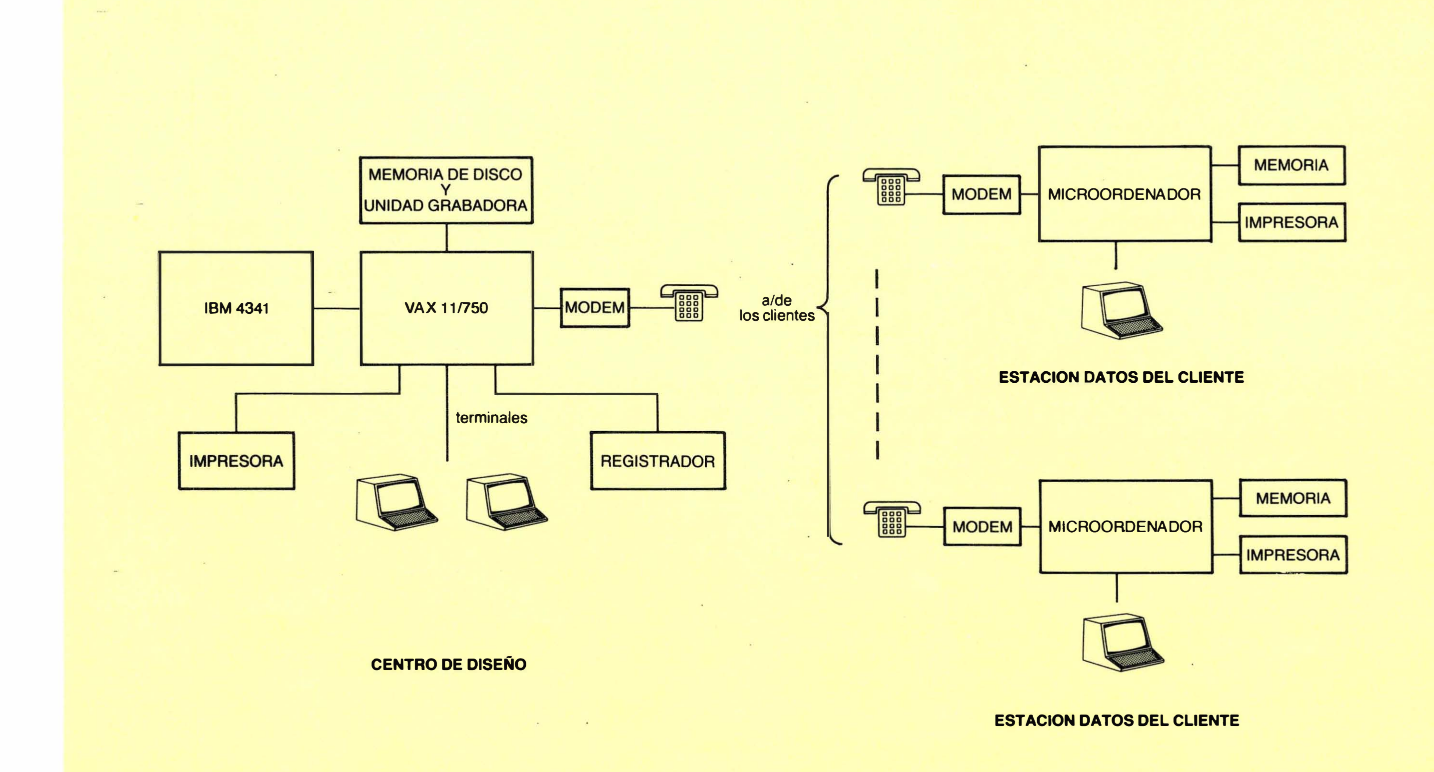


Figura 4. Un centro de diseño. El usuario puede participar en cualquier momento desde su propio terminal o desde uno de los centros de diseño.

Especificación de la familia PCF/PCC

CARACTERISTICAS		Valores límite de acuerdo con el sistema Máximo Absoluto (IEC 134)
márgen de tensión alimentación	V_{DD}	− 0,5 a + 18 V
tensión en cualquier entrada cuando las resistencias		
se utilizan	V_I	− 0,5 a V_{DD} + 0,5 V
no se utilizan	V_I	− 0,5 a + 18 V
corriente continua en cualquier entrada o salida	± I	10 mA máx.
disipación de potencia por encapsulado	P	100 mW máx.
para el márgen de temperaturas estándar: − 40 a + 85 °C (PCF)		
DIL cerámico o plástico		
para T_{amb} = − 40 a + 60 °C	P_{tot}	400 mW máx.
para T_{amb} = + 60 a + 85 °C	P_{tot}	la linealidad disminuye 8 mW/K a 125 mW
miniencapsulado plástico (SO)		
para T_{amb} = − 40 a + 70 °C	P_{tot}	200 mW máx.
para T_{amb} = + 70 a + 85 °C	P_{tot}	la linealidad disminuye 5 mW/K a 125 mW
para el márgen de temperaturas extendido: − 55 a + 125 °C (PCC)		
DIL cerámico		
para T_{amb} = − 55 a + 100 °C	P_{tot}	400 mW máx.
para T_{amb} = + 100 a + 125 °C	P_{tot}	la linealidad disminuye 8 mW/K a 200 mW
márgen temperatura almacenamiento	T_{alm}	− 65 a + 150 °C

Características c.c. V_{SS} = 0V

parámetro	márgen temp.	V_{DD}	símbolo	T_{amb} (°C)* bajo mín.	bajo máx.	+ 25 mín.	+ 25 máx.	alto mín.	alto máx.	unidad	condiciones
corriente reposo dispositivo	estándar	5	I_{DD}	—	50	—	50	—	375	μA	todas las combinaciones de entrada válidas $V_I = V_{SS}$ ó V_{DD}
		10	I_{DD}	—	100	—	100	—	750	μA	
		15	I_{DD}	—	200	—	200	—	1500	μA	
corriente reposo dispositivo	extendido	5	I_{DD}	—	15	—	15	—	375	μA	
		10	I_{DD}	—	25	—	25	—	750	μA	
		15	I_{DD}	—	50	—	50	—	1500	μA	
tensión entrada "0": INPI, INPB	todas	5	V_{IL}	—	1,5	—	1,5	—	1,5	V	**
		10	V_{IL}	—	3,0	—	3,0	—	3,0	V	
		15	V_{IL}	—	4,0	—	4,0	—	4,0	V	
tensión entrada "1": INPI, INPB	todas	5	V_{IH}	3,5	—	3,5	—	3,5	—	V	
		10	V_{IH}	7,0	—	7,0	—	7,0	—	V	
		15	V_{IH}	11,0	—	11,0	—	11,0	—	V	
corriente fugas de entrada	estándar	10	$\pm I_{IN}$	—	0,3	—	0,3	—	1,0	μA	V_I = 0 ó 10 V
		15	$\pm I_{IN}$	—	0,3	—	0,3	—	1,0	μA	V_I = 0 ó 15 V

* T_{amb} baja = −40 °C para estándar, − 55 °C para márgen temperatura extendido.
T_{amb} alta = + 85 °C para estándar, 125 °C para márgen temperatura extendido.

** para V_{DD} = 5 V, V_O = 0,5 V ó 4,5 V; para V_{DD} = 10 V, V_O = 1,0 V ó 9,0 V.
para V_{DD} = 15 V, V_O = 1,5 V ó 13,5 V; para todas las entradas $|I_O| < 1 \mu A$.

Características c.a. V_{SS} = 0 V, T_{amb} = 25 °C

parámetro	V_{DD}	símbolo	mín.	típ.	máx.	unidad
máx. frecuencia conmutación GTOC	5	$f_{máx}$	6	12	—	MHz
	10	$f_{máx}$	12	24	—	MHz
	15	$f_{máx}$	15	30	—	MHz
retardos propagación puerta 2 entradas cargabilidad = 2	5	t_{PHL} y t_{PLH}	—	8	16	ns
	10	t_{PHL} y t_{PLH}	—	3,2	6,4	ns
	15	t_{PHL} y t_{PLH}	—	2	4	ns
tiempos de transición de etapa salida				(transición entrada ≤ 20 ns, C_L = 50 pF)		
salidas excitador "1" a "0"	5	t_{THL}	—	60	120	ns
	10	t_{THL}	—	30	60	ns
	15	t_{THL}	—	20	40	ns
salidas amplificador "1" a "0"	5	t_{THL}	—	30	60	ns
	10	t_{THL}	—	15	30	ns
	15	t_{THL}	—	10	20	ns
salidas amplificador "0" a "1"	5	t_{TLH}	—	40	80	ns
	10	t_{TLH}	—	18	36	ns
	15	t_{TLH}	—	12	24	ns

La velocidad del sistema depende del número de puertas en secuencia.
Las mínimas frecuencias promedio son 3 MHz a V_{DD} = 5 V, 6 MHz a V_{DD} = 10 V, 9 MHz a V_{DD} = 15 V.

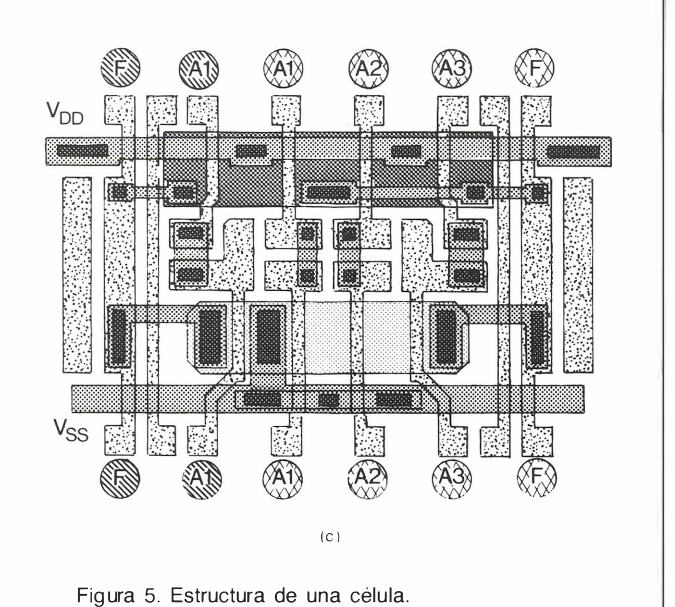
z
z1
z2
z3
z4
z5
z6

área p-MOS activa
área n-MOS activa

(a)

GIN1
GNAND3

(b)



(c)

Figura 5. Estructura de una célula.
(a) antes de la programación
(b) circuito lógico necesario
(c) después de la programación

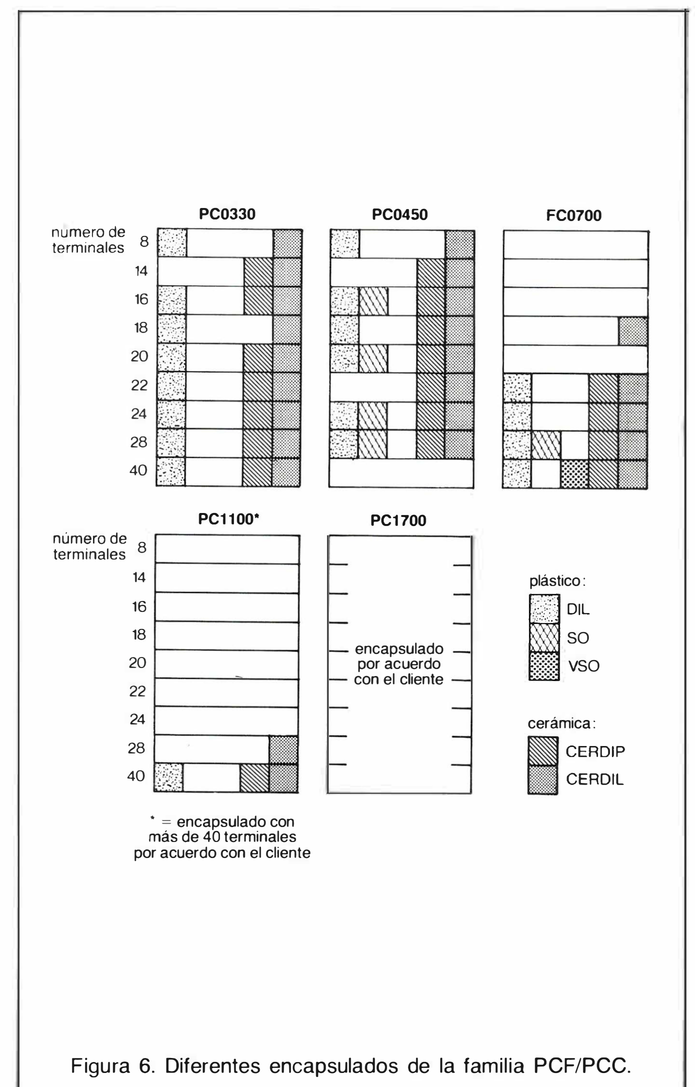


Figura 6. Diferentes encapsulados de la familia PCF/PCC.

Resumen

Las ventajas más importantes de la familia PCF/PCC son:

- Arquitectura variable que permite disponer de hasta un 90% de puertas para realizar hasta 60 funciones diferentes.

- 24 entradas/salidas y una gran variedad de resistencias de valor programable. Esto permite la interconexión con la mayoría de familias lógicas.

- Sistema de diseño por computador reduce espectacularmente el tiempo de diseño.

- La misma base de datos (descripción de la red) se utiliza para la simulación lógica, los test, el emplazamiento de células, la interconexión automática y la generación de máscaras.

- El diseño es tan fácil como funciones SSI o MSI.

- Pueden efectuarse cambios fácilmente.

- La descripción del circuito se realiza en base a una librería de funciones totalmente definidas. El programa SIMON simula la totalidad del circuito.

- Una vez han sido asignadas todas las funciones a la red de células y las entradas/salidas por el programa PLACE, el programa INGATE realiza automáticamente las interconexiones.

- El circuito final protege los derechos de propiedad ya que es muy difícil de copiar.

LA FAMILIA PCF/PCC EN DETALLE

La célula

Como se muestra en la figura 5, una célula contiene cuatro transistores MOS de canal n conectados en serie, y once interconexiones por encima y debajo de los transistores. Cada línea de interconexión puede incorporar cinco líneas horizontales de inteconexión totalmente independientes. En cada cara de los transistores hay una línea de interconexión que permite interconexiones a través de la célula. También hay dos líneas de entrada/salida. Los substratos de los cuatro transistores MOS de canal p están conectados al bus de alimentación, y el pozo-p de los cuatro transistores de canal n están conectados al bus de la tensión negativa (V_{ss}). Las puertas de los transistores complementarios no están inicialmente conectadas entre ellas ya que pueden conectarse a diferentes potenciales.

Entradas/salidas

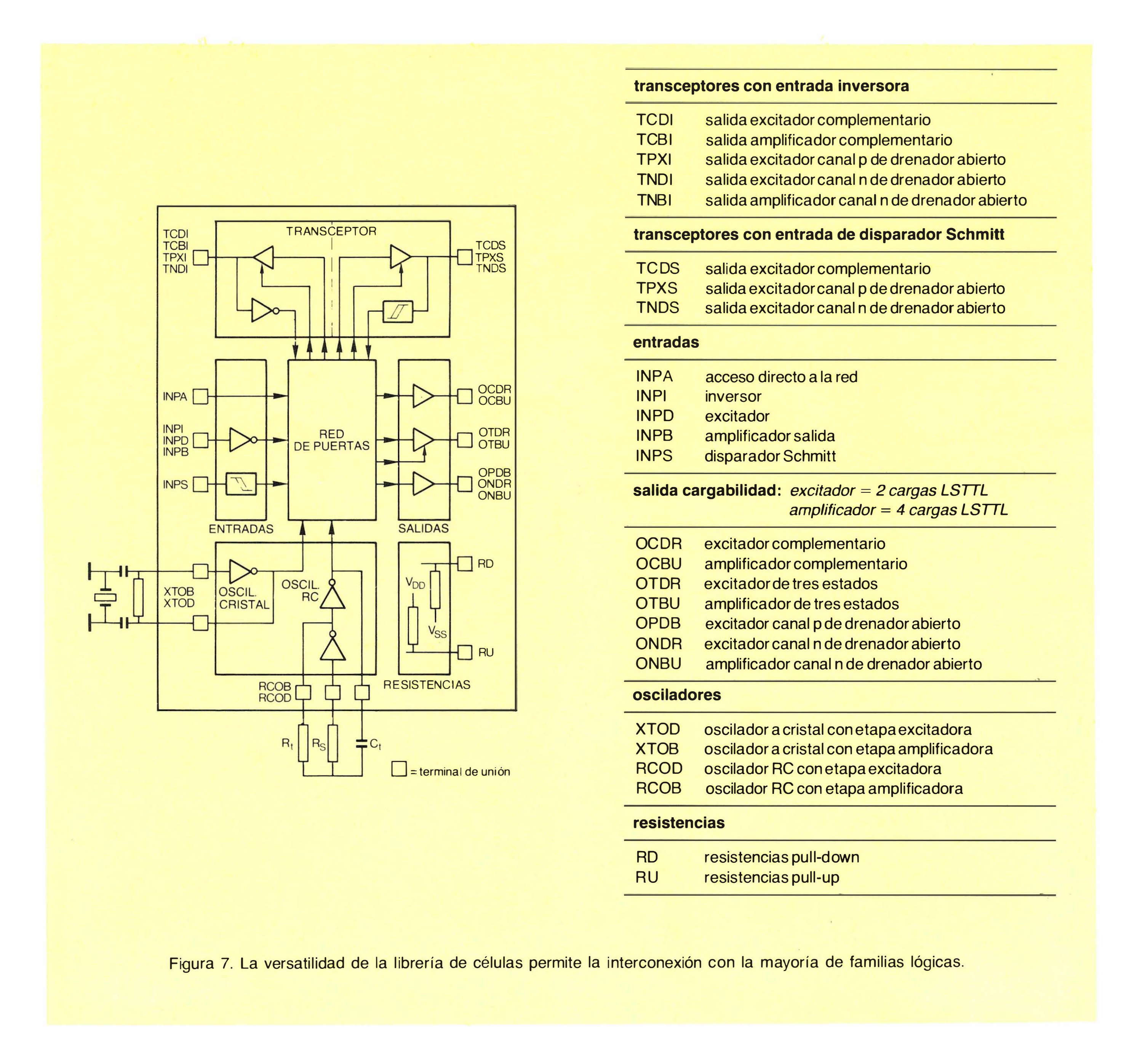
Las entradas/salidas situadas en la parte exterior de la pastilla son zonas con protección antiestática y sus células constan de diversos pares complementarios de transistores CMOS. A cada una de estas zonas podrá asignarse una resistencia de *pull-up/down* pudiendo elegir entre ocho valores. Las entradas/salidas pueden asignarse a las funciones de la librería de células como son amplificadores, osciladores, etc. La flexibilidad en las características de las entradas/salidas permitirá al circuito final conectarse directamente con la mayoría de familias lógicas.

TABLA 1
Resúmen de posibilidades de las redes de puertas PCF/PCC

número de tipo: PCF ... ó PCC	0330	0450	0700	1100	1700
puerta de 2 entradas equivalentes	330	448	704	1116	1728
unidades de célula	165	224	352	558	864
filas de células	11	14	16	18	24
células por fila	15	16	22	31	36
cintas de interconexión horizontal (máx) programables por máscara:					
por encima de la fila superior de células	5	5	5	6	7
entre células	10	9	10	13	14
por debajo de la fila inferior de células	5	5	5	6	7
lazos de unión	40	28	40	68	86
entradas/ salidas (máx) consistentes en:					
E/S de 3 estados (máx)	34	26	38	66	84
excitadores (máx)	38	14	22	66	84
amplificadores salida (máx)	38	12	16	66	84
disparadores Schmitt (máx)	34	8	10	66	84
resistencias pull-up/down (máx)	34	26	34	66	84

Encapsulados

Las redes de puertas de la familia PCF/PCC están disponibles en una amplia gama de encapsulados en plástico y cerámica como se muestra en la figura 6.



transceptores con entrada inversora	
TCDI	salida excitador complementario
TCBI	salida amplificador complementario
TPXI	salida excitador canal p de drenador abierto
TNDI	salida excitador canal n de drenador abierto
TNBI	salida amplificador canal n de drenador abierto
transceptores con entrada de disparador Schmitt	
TCDS	salida excitador complementario
TPXS	salida excitador canal p de drenador abierto
TNDS	salida excitador canal n de drenador abierto
entradas	
INPA	acceso directo a la red
INPI	inversor
INPD	excitador
INPB	amplificador salida
INPS	disparador Schmitt
salida cargabilidad: *excitador = 2 cargas LSTTL* *amplificador = 4 cargas LSTTL*	
OCDR	excitador complementario
OCBU	amplificador complementario
OTDR	excitador de tres estados
OTBU	amplificador de tres estados
OPDB	excitador canal p de drenador abierto
ONDR	excitador canal n de drenador abierto
ONBU	amplificador canal n de drenador abierto
osciladores	
XTOD	oscilador a cristal con etapa excitadora
XTOB	oscilador a cristal con etapa amplificadora
RCOD	oscilador RC con etapa excitadora
RCOB	oscilador RC con etapa amplificadora
resistencias	
RD	resistencias pull-down
RU	resistencias pull-up

Figura 7. La versatilidad de la librería de células permite la interconexión con la mayoría de familias lógicas.

La librería de células

La librería de células contiene aproximadamente 60 funciones diferentes para las células de la red de puertas, (tabla 2) 24 funciones para las entradas/salidas (figura 7) y un buen número de resistencias de *pull-up/down.* La librería de células contiene una descripción de cada función lógica. Las descripciones incluyen una lista de entradas/salidas para convertir el diagrama lógico del usuario en una descripción de la red que pueda ser entendida por el programa SIMON, incluye asimismo especificaciones de retrasos y la situación de las señales de entrada y de salida necesarias para el programa INGATE. Algunos ejemplos de la librería de células y su interpretación física por el programa INGATE se muestran en la figura 5. La figura 8 muestra la ocupación de una célula por algunas funciones de la librería.

CIRCUITO DE EVALUACION/TEST PCF0700/005

Este circuito de evaluación es una red de 704 puertas del tipo PCF0700 que ha sido realizado empleando todas las funciones de la librería de células, juntamente con un número determinado de circuitos lógicos de cierta complejidad que también incorporan la mayoria de funciones de entrada/salida. Este circuito se emplea para demostración y/o test de las características de la familia CMOS de redes de puertas. La función deseada es seleccionada mediante la programación de seis entradas de selección. Aparte de las funciones de la librería de células están disponibles los siguientes circuitos:

– Registro de desplazamiento estático de 4 bits.
– Un biestable maestro/esclavo.

- Una entrada inversora directamente conectada a un amplificador de salida complementario.
- Un contador ordinario asíncrono de cuatro estados.
- Un oscilador controlado a cristal o RC.
- Dos disparadores Schmitt realizados con diferentes puertas.
- Un contador Johnson de cinco estados.
- Un oscilador diseñado para medir la frecuencia máxima de operación y el tiempo de propagación de una lógica secuencial.

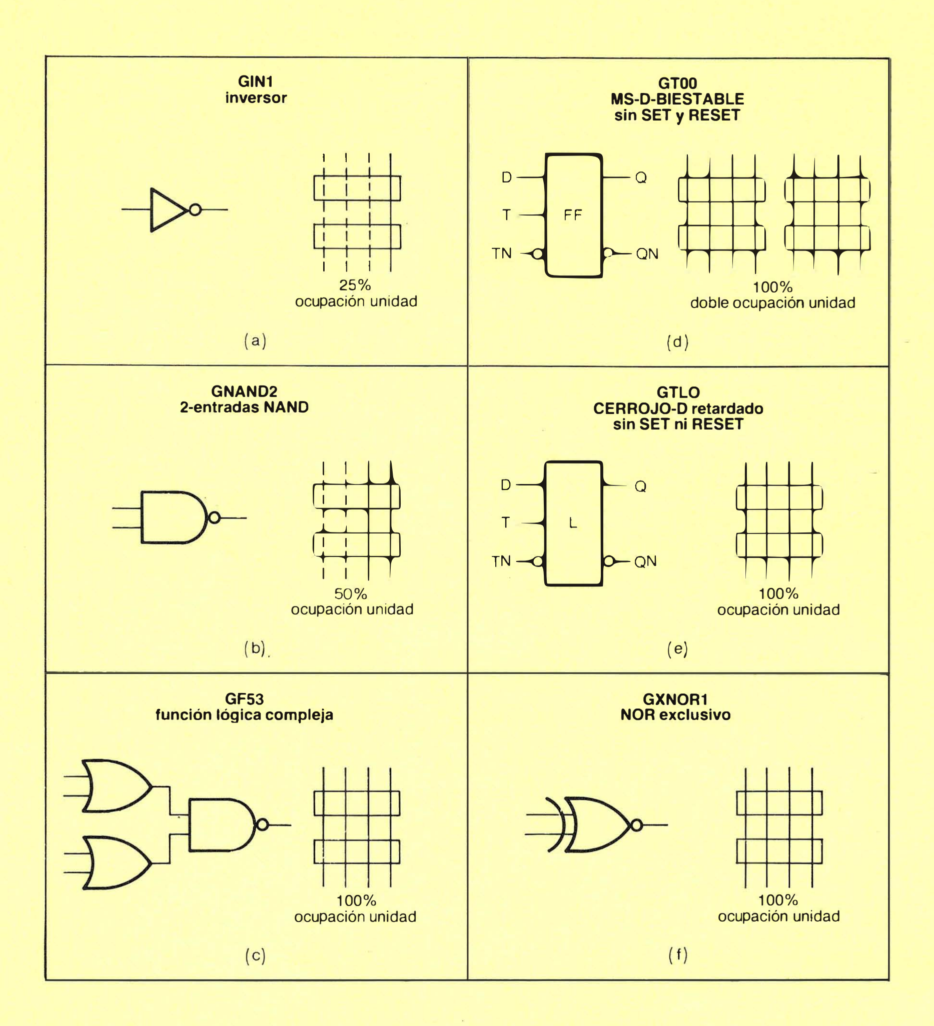


Figura 8. Algunos ejemplos en los que puede apreciarse el nivel de utilización de una célula.

Tabla 2
Librería de células de redes de puertas PCF / PCC

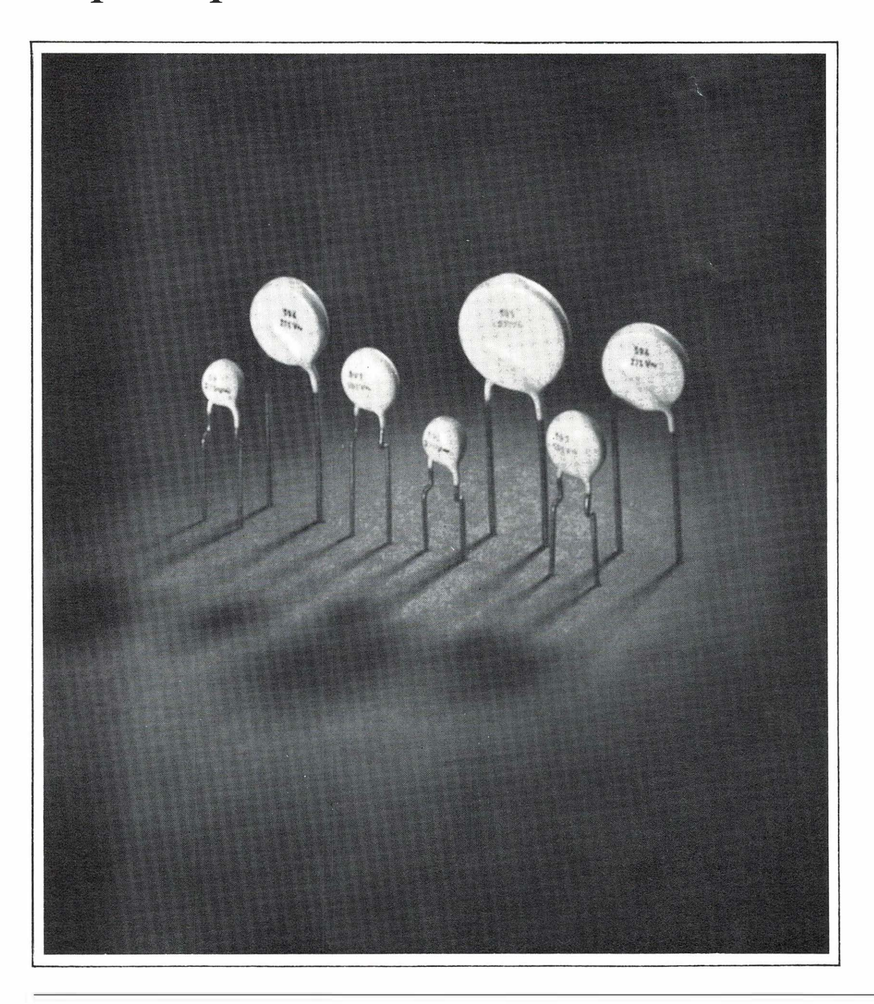
código identificación librería	elemento lógico	función	número de unidades	número de puertas equiv.	notas
inversores/amplificadores					
GIN1	inversor	$\overline{A}$	1/4	1/2	máx. 2 en una unidad
GIN2	inversor excitador red	$\overline{A}$	1/2	1	2 veces GIN1
GIN3	inversor excitador red	$\overline{A}$	3/4	1 + 1/2	3 veces GIN1
GIN4	inversor excitador red	$\overline{A}$	1	2	4 veces GIN1
GIN6	inversor excitador red	$\overline{A}$	1 + 1/2	3	6 veces GIN1
GIN8	inversor excitador red	$\overline{A}$	2	4	8 veces GIN1
GIN12	inversor excitador red	$\overline{A}$	3	6	12 veces GIN1
GB12	no inversión amplificador de red	A	1	2	2 veces GIN1
GB13	no inversión amplificador de red	A	1	2	3 veces GIN1
puertas NAND/AND					
GNAND2	2-entradas NAND	$\overline{A1.A2}$	1/2	1	
GNAND3	3-entradas NAND	$\overline{A1.A2.A3}$	3/4	1 + 1/2	
GNAND4	4-entradas NAND	$\overline{A1.A2.A3.A4}$	1	2	
GAND2	2-entradas AND	A1.A2	1	2	salida GIN2
GAND3	3-entradas AND	A1.A2.A3	1	2	
puertas OR/NOR					
GNOR2	2-entradas NOR	$\overline{A1 + A2}$	1/2	1	
GNOR3	3-entradas NOR	$\overline{A1 + A2 + A3}$	3/4	1 + 1/2	
GNOR4	4-entradas NOR	$\overline{A1 + A2 + A3 + A4}$	1	2	
GOR2	2-entradas OR	A1 + A2	1	2	salida GIN2
GOR3	3-entradas OR	A1 + A2 + A3	1	2	
funciones lógicas complejas					
GF01	función compleja	$\overline{A1 + B1.B2}$	1	2	
GF02	función compleja	$\overline{A1 + B1.B2.B3}$	1	2	
GF03	función compleja	$\overline{A1.A2 + B1.B2}$	1	2	
GF06	función compleja	$\overline{A1 + A2 + B1.B2}$	1	2	
GF15	función compleja	$\overline{A1 + B1.(C1 + C2)}$	1	2	
GF51	función compleja	$\overline{A1.(B1 + B2)}$	1	2	
GF52	función compleja	$\overline{A1.(B1 + B2 + B3)}$	1	2	
GF53	función compleja	$\overline{(A1 + A2).(B1 + B2)}$	1	2	
GF56	función compleja	A1.A2.(B1 + B2)	1	2	
GF65	función compleja	A1.(B1 + C1.C2)	1	2	
GXOR1	OR-exclusivo	$\overline{A.B. + \overline{A}.\overline{B}.}$	1	2	no amplificado
GXNOR1	NOR-exclusivo	$A.B. + \overline{A}.\overline{B}$	1	2	no amplificado
GXOR2	OR-exclusivo	$\overline{A.B. + \overline{A}.\overline{B}}$	1	2	amplificado
GXNOR2	NOR-exclusivo	$A.B. + \overline{A}.\overline{B}.$	1	2	amplificado
GXOR3	OR-exclusivo	$\overline{A.B. + \overline{A}.\overline{B}.}$	2	4	

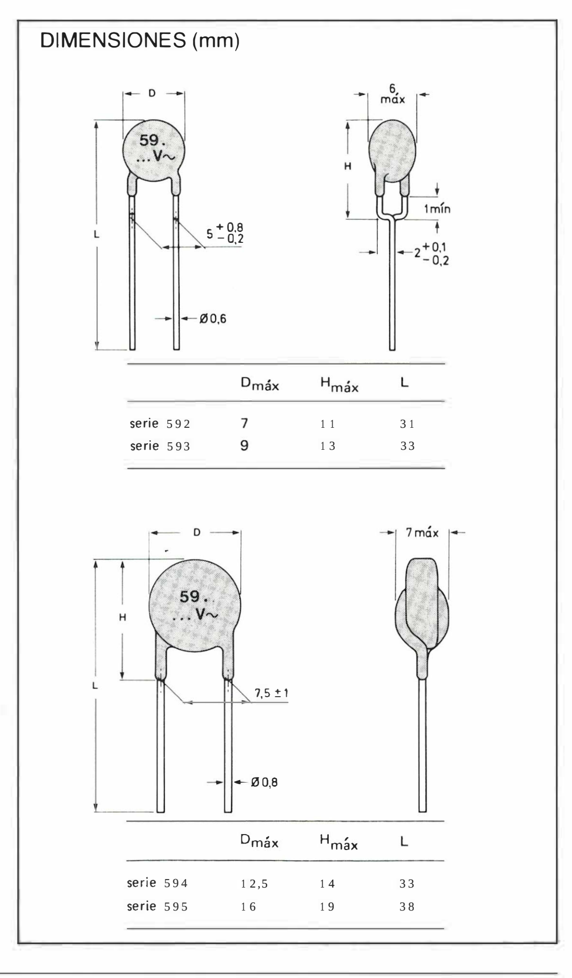
Tabla 2 *(Continuación)*
Librería de células de redes de puertas PCF / PCC

código identificación librería	elemento lógico	número de unidades	número de puertas equiv.	notas
cerrojos temporales puerta de transmisión				
GTL0	CERROJO-D retardo sin SET ni RESET	1	2	
GTLRP	CERROJO-D retardo con RESET	1 + 1/2	3	disparado en positivo
GTLRN	CERROJO-D retardo con RESET	1 + 1/2	3	disparado en negativo
GTLSP	CERROJO-D retardo con SET	1 + 1/2	3	disparado en positivo
GTLSN	CERROJO-D retardo con SET	1 + 1/2	3	disparado en negativo
GTL2	CERROJO-D retardo con SET y RESET	1 + 1/2	3	
cerrojos compuestos				
GGM0	módulo MAESTRO sin SET ni RESET	2	4	todos disparados en positivo
GGMR	módulo MAESTRO con RESET	2	4	
GGMS	módulo MAESTRO con SET	2	4	
GGM2	módulo MAESTRO con SET y RESET	2	4	
GGS0	módulo ESCLAVO sin SET ni RESET	2	4	todos disparados en negativo
GGSR	módulo ESCLAVO con RESET	2	4	
GGSS	módulo ESCLAVO con SET	2	4	
GGS2	módulo ESCLAVO con SET y RESET	2	4	
biestable (MS-D-FF) MAESTRO-ESCLAVO puerta de transmisión				
GT00	MS-D-FF sin SET ni RESET	2	4	
GTR0P	MS-D-FF con RESET en MAESTRO	2 + 1/2	5	disparado en positivo
GTR0N	MS-D-FF con RESET en MAESTRO	2 + 1/2	5	disparado en negativo
GTRRP	MS-D-FF con RESET en MAESTRO y ESCLAVO	3	6	disparado en positivo
GTRRN	MS-D-FF con RESET en MAESTRO y ESCLAVO	3	6	disparado en negativo
GTSSP	MS-D-FF con SET en MAESTRO y ESCLAVO	3	6	disparado en positivo
GTSSN	MS-D-FF con SET en MAESTRO y ESCLAVO	3	6	disparado en negativo
GT22	MS-D-FF con SET y RESET en MAESTRO y ESCLAVO	3	6	
biestables MAESTRO-ESCLAVO compuestos				
GG00	MS-RS-FF sin SET ni RESET	4	8	todos disparados en negativo
GGR0	MS-RS-FF con RESET en MAESTRO	4	8	
GGRR	MS-RS-FF con RESET en MAESTRO y ESCLAVO	4	8	

VARISTORES DE OXIDO DE CINC

para protección contra transistorios de altas tensiones





	$D_{máx}$	$H_{máx}$	L
serie 592	7	11	31
serie 593	9	13	33

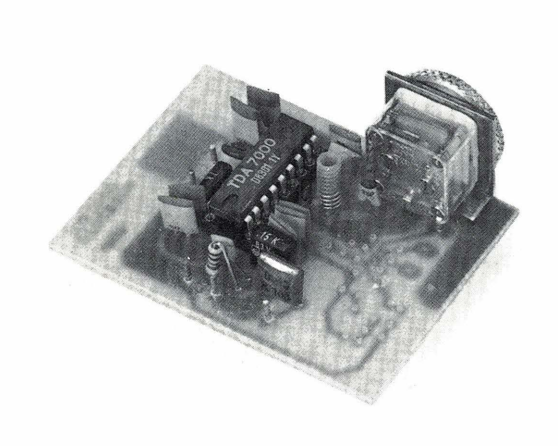
	$D_{máx}$	$H_{máx}$	L
serie 594	12,5	14	33
serie 595	16	19	38

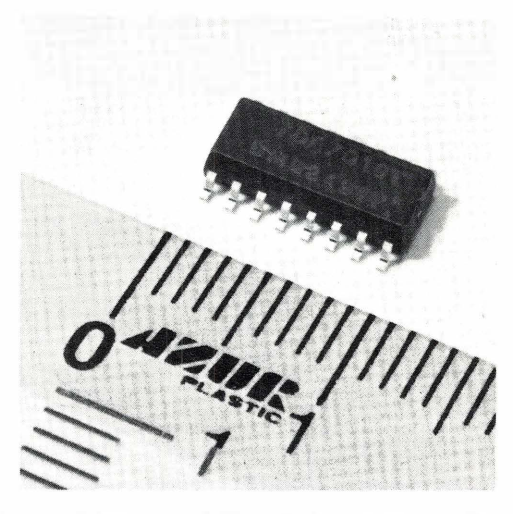
N.º de catálogo 2322 592/593/594/595 6....	máx. tensión eficaz (V)	máx. tensión de c.c. (V)	tensión 1 mA (V) mín	tensión 1 mA (V) máx	tensión de limitación máx. (V) para cada serie: 592* (@50A)	593 (@100A)	594 (@100A)	595 (@100A)
6002	60	85	90	110	220	210	185	175
7502	75	100	108	132	240	250	225	210
9502	95	125	135	165	295	310	285	270
1312	130	170	185	225	405	425	385	360
1512	150	200	216	264	470	485	455	415
1712	175	225	243	297	525	550	520	480
2312	230	300	324	396	675	720	686	650
2512	250	320	351	429	745	780	740	695
2712	275	350	387	473	820	850	815	765
3012	300	385	423	517	905	930	880	835
4212	420	560	612	748	1340	1350	1310	1225
4612	460	615	675	825	1480	1490	1440	1342

Radio de f.m. completa en un chip

Hasta ahora no se habia logrado la integración casi total de una radio de f.m. por la necesidad de circuitos LC sintonizados en las etapas de r.f., f.i., oscilador local y demodulador. Una forma obvia de eliminar las bobinas de las etapas de f.i. y demoduladora es reducir la frecuencia intermedia usada normalmente de 10,7 MHz hasta una frecuencia que pueda ser sintonizada con filtros activos RC, cuyos amplificadores operacionales y resistencias se puedan integrar. Una f.i. de frecuencia cero parece que sería la ideal ya que eliminaría las señales espúreas tales como sintonías repetidas y frecuencia imagen, pero no permitiría limitar la señal de f.i. antes de la demodulación, lo que resultaría en una pobre relación señal/ruido (S/R) y no habría supresión de la modulación de amplitud. Con una frecuencia intermedia de 70 kHz, se evitan estos problemas y la frecuencia imagen aparece justo a la mitad entre la señal deseada y el centro del canal adyacente. Sin embargo, la frecuencia imagen de f.i. se debe suprimir y, al igual que en las radios de f.m. convencionales, existe la necesidad de suprimir el ruido entre estaciones y el ruido cuando se sintoniza una señal débil. Se deben eliminar a su vez las respuestas espúreas por encima y por debajo de la frecuencia central de la estación deseada (sintonías laterales), así como la distorsión armónica en el caso de una sintonía muy poco precisa.

Hemos desarrollado un sistema de recepción f.m. mono que es adecuado para una integración casi total. Emplea un filtro activo de f.i. de 70 kHz y un circuito único de silenciamiento por correlación para la supresión de señales espúreas tales como las respuestas laterales causadas por los flancos de la curva en "S" del demodulador. Con una f.i. tan baja, aparecería una distorsión con la oscilación de f.i. de ± 75 kHz debida a señales re-





Un modelo de laboratorio del TDA7000 en una radio f.m. completa (izquierda). Circuito integrado TDA7010T en un encapsulado SO frente a una escala en cm.

cibidas con máxima modulación. La máxima oscilación de f.i. se reduce, por lo tanto, hasta ± 15 kHz controlando el oscilador local en un lazo enclavado en frecuencia (FLL). La acción combinada del circuito de silenciamiento y el FLL suprime también la respuesta imagen.

El nuevo circuito es el TDA7000 que integra una radio de f.m. mono con todas las etapas desde la entrada de antena hasta la salida de audio. Externos al CI están únicamente un circuito sintonizable LC para el oscilador local, unos pocos condensadores cerámicos baratos y una resistencia. El TDA 7000 reduce de forma espectacular los costos de montaje y el ajuste después de fabricación, ya que únicamente el circuito oscilador necesita ajuste durante la fabricación para fijar los límites de la banda de frecuencias sintonizada. La radio de f.m. completa se puede hacer tan pequeña como para incluirla en una calculadora, un encendedor, un llavero ó incluso en un reloj de pulsera. El TDA7000 se puede usar también como receptor en equipos tales como teléfonos sin hilos, radios de banda ciudadana (CB), modelos radiocontrolados, sistemas de archivo, el canal de sonido de un receptor de T.V. y cualquier otro sistema demodulador de f.m.

El empleo del TDA7000 proporciona mejoras significativas para todas las clases de radio de f.m. Para las portátiles más sencillas, el tamaño pequeño, la ausencia de bobinas de f.i., el montaje fácil y el bajo consumo no son los únicos atractivos. El sistema único de silenciamiento por correlación y el FLL hacen muy fácil la sintonía, incluso cuando se empleen botones de sintonía pequeños. Para las radios portátiles de mayores prestaciones y los radio-relojes, a menudo se requiere la posibilidad de sintonía por diodos de capacidad variable y presintonía de estaciones. Esto se consigue fácilmente con el TDA7000 ya que no hay circuitos sintonizados variables en el paso de señal de radio-frecuencia. Unicamen-

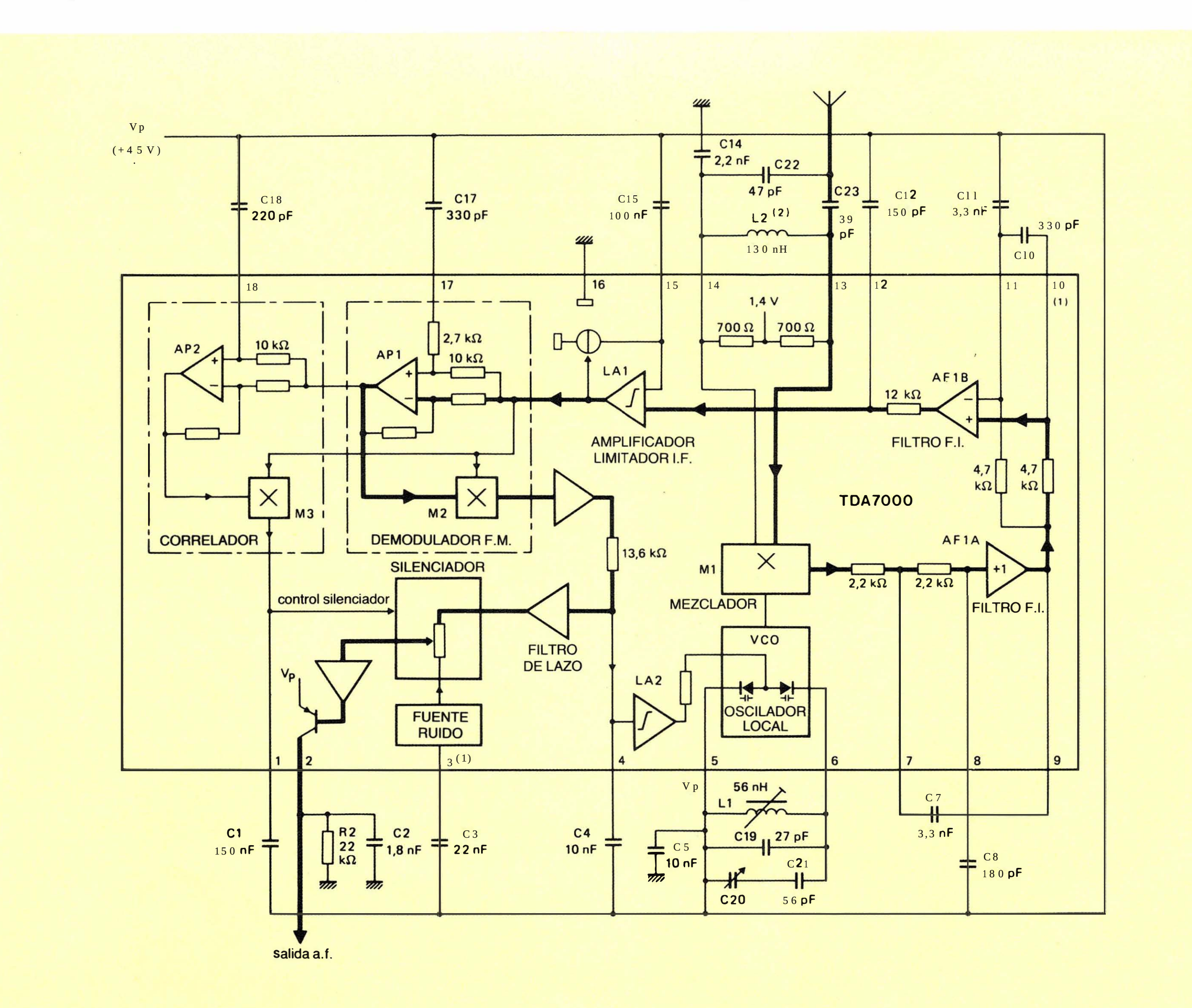


Figura 1. El TDA7000 como receptor de f.m. sintonizado por condensador variable.

1) Estos terminales no se usan en la versión de encapsulado SO (TDA7010T) AP = filtro paso-todo.
2) L2 está impresa en la placa de circuito experimental (Figura 12).
L1 = Toko MC108 nº 514 HNE 150013S13.
C_{20} = Toko nº 2A-15BT-R01.

te el oscilador local necesita ser sintonizado, así pues quedan eliminados los problemas de arrastre y distorsión.

El TDA7000 está disponible en un encapsulado plástico DIL de 18 terminales, o bien en un encapsulado SO de 16 terminales (TDA7010T). Futuros desarrollos incluirán la reducción de la tensión de alimentación actual (4,5 V. típica), y la introducción de las versiones de f.m. estéreo y a.m./f.m.

RESUMEN DE CARACTERISTICAS

tensión de alimentación típica	V_p	4,5 V
corriente de alimentación típica	I_p	8 mA
márgen de frecuencia de entrada r.f.	f_{rf}	1,5 a 110 MHz
sensibilidad para limitación a − 3dB de la f.e.m. con $Z_s = 75\,\Omega$, silenciador desactivado	$V_{rf\text{-}3\,dB}$	1,5 μV
máxima señal de entrada para THD < 10%, $\Delta f = \pm 75$ kHz f.e.m. con $Z_s = 75\,\Omega$	V_{rf}	200 mV
salida de audio (eficaz) con $R_L = 22\,k\Omega$, $\Delta f = \pm 22{,}5$ kHz	V_O	75 mV

DESCRIPCION DEL CIRCUITO

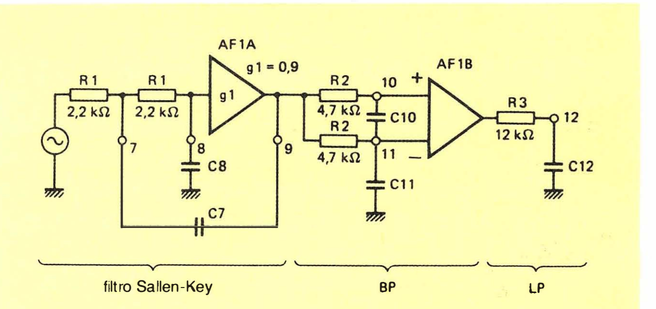
Como se muestra en la figura 1, el TDA7000 consiste en un oscilador local y un mezclador, un filtro activo de frecuencia intermedia de dos etapas seguido por un amplificador/limitador de frecuencia intermedia, un demodulador de f.m. de cuadratura, y un circuito de silenciamiento de audio controlado por un correlador de forma de onda de frecuencia intermedia. La ganancia de conversión del mezclador, junto con la alta ganancia del amplificador/limitador de f.i. proporciona una supresión eficaz de las señales de a.m.

La entrada de radiofrecuencia al TDA7000 para −3 dB de limitación es de 1,5 μV. En una radio portátil convencional, la limitación a tan bajo nivel de entrada de radiofrecuencia causaría inestabilidad debido a que los armónicos superiores de la señal de f.i. recortada se radiarían hasta la antena. Con la f.i. tan baja que se usa en el TDA7000, esta radiación es despreciable.

Para evitar la distorsión con la baja f.i. utilizada en el TDA7000 es necesario restringir la desviación de f.i., debida a las señales de radiofrecuencia fuertemente moduladas, a ± 15 kHz. Esto se consigue con un lazo enclavado en frecuencia (FLL) en el que la salida del demodulador de f.m. desplaza la frecuencia del oscilador local en proporción inversa a la desviación de f.i. debida a la modulación.

Filtro activo de frecuencia intermedia

La primera sección del filtro de f.i. (AF1A) es un circuito paso bajo de segundo orden tipo Sallen-Key cuya frecuencia de corte viene determinada por dos resistencias internas de 2,2 kΩ y dos condensadores externos C7 y C8. La segunda sección (AF1B) consiste en un filtro paso-banda de primer orden con el límite inferior del paso-banda determinado por una resistencia interna de 4,7 kΩ y el condensador externo C11. El límite superior del paso banda está determinado por una resistencia interna de 4,7 kΩ y el condensador externo C10. La sección final del filtro de f.i. consiste en una red paso-banda de primer orden formada por una resistencia interna de 12 kΩ y el condensador externo C12. El filtro de f.i. total



Circuito Sallen-Key

$$A_{SK} = \frac{g}{1 + j\omega a - \omega^2 b} \quad \text{con} \quad a = 2R_1C_8, \quad b = R_1^2C_7C_8$$

$$\text{Con } f_0 = \frac{1}{2\pi R_1\sqrt{(C_7C_8)}} \quad \text{y} \quad Q = \frac{\sqrt{b}}{a} = 0.5\sqrt{\frac{C_7}{C_8}}$$

$$A_{SK} = \frac{g}{1 + \left(j\,\frac{\omega}{\omega_0} \times \frac{1}{Q}\right) - \frac{\omega^2}{\omega_0^2}}$$

Para $C_7 = 3.3$ nF, $C_8 = 180$ pF; $Q = 2.1$ y $f_o = 94$ kHz

Circuito paso-banda

$$A_{BP} = \frac{1}{1 + j\omega C_{10}R_2} \times \frac{j\omega C_{11}R_2}{1 + j\omega C_{11}R_2 + \frac{j\omega C_{10}R_2}{1 + j\omega C_{10}R_2}}$$

$$\text{para } f_{LP} = \frac{1}{2\pi R_2C_{10}} \quad \text{y} \quad f_{HP} = \frac{1}{2\pi R_2C_{11}}$$

$$A_{BP} = \frac{f_{LP}}{f_{HP}} \times \frac{1}{\left(1 + j\,\frac{f}{f_{HP}}\right)\left(1 - j\,\frac{f_{LP}}{f}\right) + 1}$$

Para $C_{10} = 330$ pF, $C_{11} = 3.3$ nF; $f_{LP} = 103$ kHz, $f_{HP} = 10.3$ kHz

Circuito paso-bajo

$$A_{LP} = \frac{1}{1 + j\omega C_{12}R_3}$$

$$\text{para } f_{LP} = \frac{1}{2\pi C_{12}R_3}$$

$$A_{LP} = \frac{1}{1 + j\,\frac{\omega}{\omega_{LP}}}$$

Para $C_{12} = 150$ pF; $f_{LP} = 88.4$ kHz.

Figura 2. Filtro de f.i. del TDA7000.

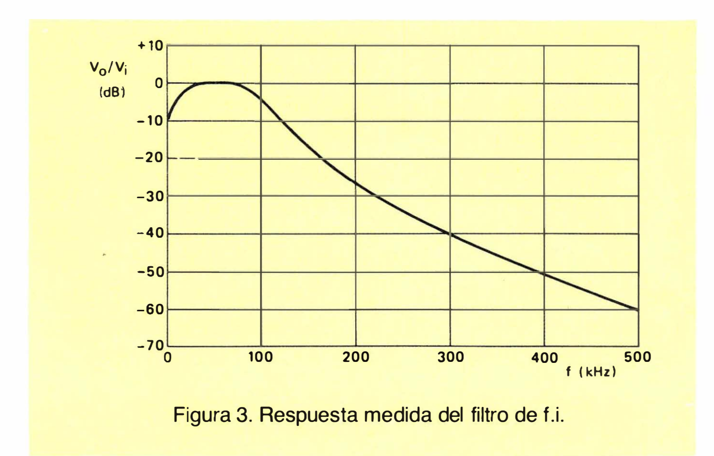
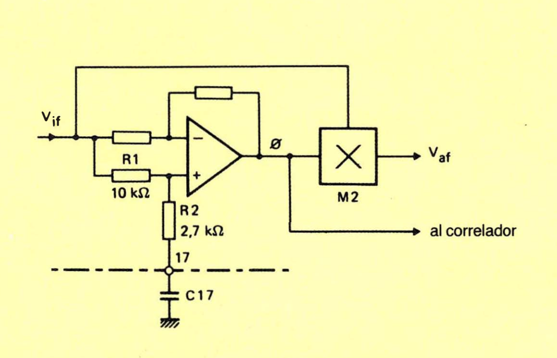


Figura 3. Respuesta medida del filtro de f.i.

consiste por lo tanto en una sección paso-bajos de cuarto órden y una sección paso-altos de primer órden. En la figura 2 se dan las ecuaciones de diseño para el filtro. En la figura 3 se muestra la respuesta medida del filtro.

Demodulador de f.m.

El demodulador de f.m. de cuadratura M2 convierte las variaciones de f.i. debidas a la modulación en una tensión de audiofrecuencia. Tienen una ganancia de conversión de −3,6 V/MHz y necesita entradas en cuadratura de fase del amplificador limitador.Tal como se muestra en la figura 4, el desplazamiento de fase de 90° viene dado por un filtro activo pasa-todo que tiene una ganancia del orden de la unidad a todas las frecuencias pero que puede proporcionar un desplazamiento del valor del condensador externo C17.



Con $R_2 = 0$,

$\phi = -2 \tan^{-1} \omega R_1 C_{17}$

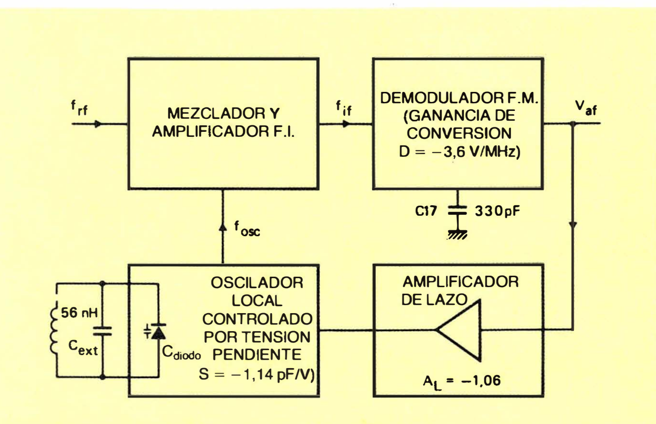
para $\phi = -90°$, $C_{17} = \frac{1}{\omega R_1}$, = 227 pF para f_{if} = 70 kHz.

Para mejorar las prestaciones del filtro paso-todo con la forma de onda de f.i. limitada en amplitud, se ha añadido R_2. Debido a que esto influye en el ángulo de fase, se debe aumentar el valor de C_{17} en un 50%, es decir, hasta 330 pF para f_{fi} = 70 kHz.

Figura 4. Circuito de desplazamiento de fase del demodulador de f.m. (filtro paso-todo).

Reducción de la oscilación de F.I. con el FLL

Con frecuencia intermedia tan baja como 70 kHz, ocurriría una severa distorsión armónica de la salida de audio con una desviación de ± 75 kHz debida a una modulación completa de la señal recibida de una emisión de f.m. El FLL del TDA7000 se usa por lo tanto para reducir la oscilación de f.i. usando la salida de audio del demodulador de f.m. para desplazar la frecuencia del oscilador local en oposición a la desviación de f.i. En la figura 5 se muestra el principio, que muestra como una desviación de f.i. de 75 kHz es reducida hasta 15 kHz. La distorsión armónica se limita entonces al 0,7% con una modulación de ± 22,5 kHz, y al 2,3% con una modulación de ± 75 kHz.



$C_o = C_{ext} + C_{parásita} + C_{diodo}$ con el lazo abierto = 49 pF para f_o = 96 MHz

factor de realimentación $\beta = \frac{A_L S f_o}{2C_o}$

ganancia de conversión en lazo abierto = D = −3.6 V/MHz

ganancia de conversión en lazo cerrado $= \frac{D}{1 + D\beta}$ = 0.68 V/MHz para f_o = 96 MHz

factor de comprensión de la modulación K =

$$= \frac{\text{ganancia en lazo abierto}}{\text{ganancia en lazo cerrado}} = \frac{3.6 \text{ V/MHz}}{0.684 \text{ V/MHz}} \approx 5$$

$$\Delta f_{osc} = \Delta f_{rf} \left(1 - \frac{1}{K}\right)$$

$$\Delta f_{if} = \frac{\Delta f_{rf}}{K}$$

para Δf_{rf} = 75 kHz, Δf_{osc} = 60.74 kHz, $\Delta f_{if} \approx$ 15 kHz

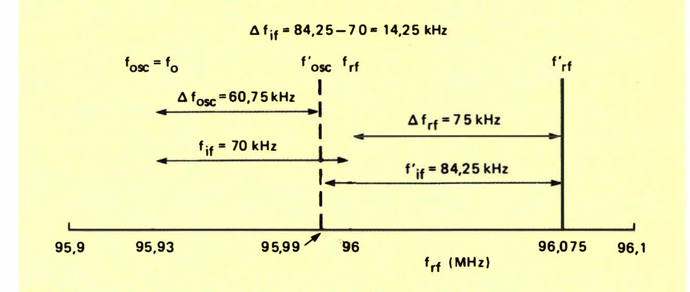


Figura 5. Compresión de la oscilación de f.i. con el FLL.

Sistema silenciador por correlación con el FLL abierto

Una diferencia bien conocida entre la f.m. y la a.m. es que, para f.m., cada estación se recibe por lo menos en tres posiciones de la sintonía. En la figura 6 se muestra el espectro de frecuencia a la salida del demodulador de una radio portátil de f.m. típica, que recibe una portadora de R.F. modulada en frecuencia con un tono de amplitud y frecuencia constantes. Además de la respuesta de audio en el punto correcto de la sintonía hay dos respuestas laterales debidas a los flancos de la curva en S del demodulador. Debido a que los flancos de la curva en S son lineales las respuestas laterales tienen una gran distorsión armónica. En la figura 6, la frecuencia e intensidad de las respuestas laterales son función de la potencia de la señal, y estan separadas del punto de sintonía correcto por una amplitud mínima. Sin embargo, en la práctica los mínimos de amplitud no estan bien definidos ya que la frecuencia y el índice de modulación no son constantes y además, las respuestas laterales de los canales adyacentes a menudo se superponen.

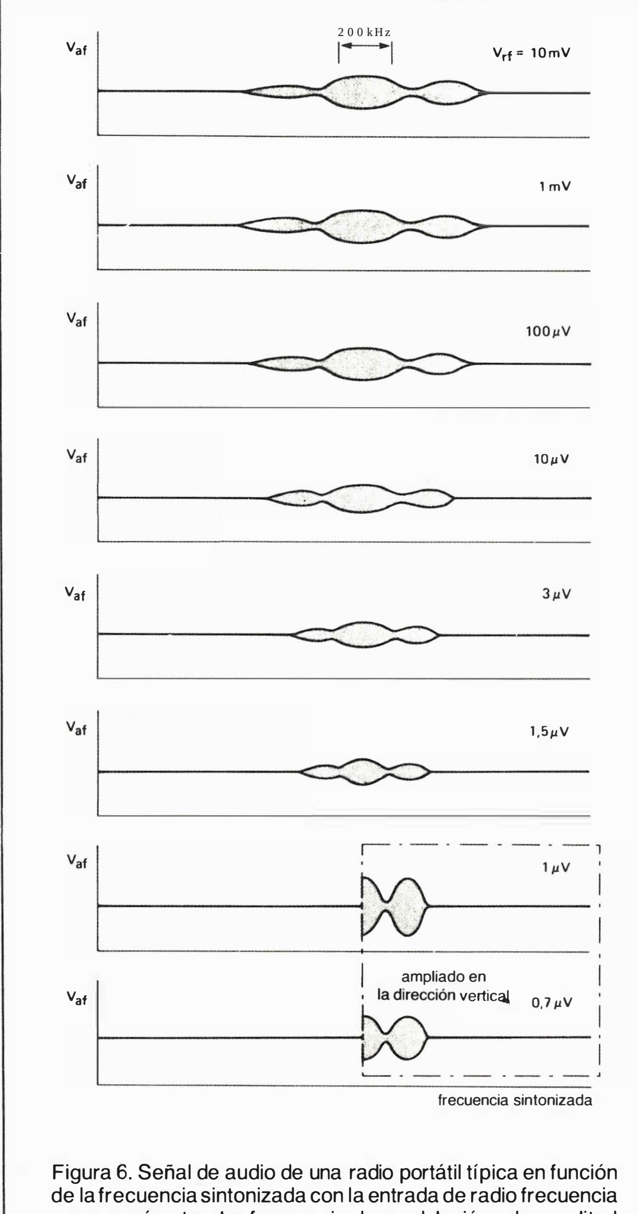


Figura 6. Señal de audio de una radio portátil típica en función de la frecuencia sintonizada con la entrada de radio frecuencia como parámetro. La frecuencia de modulación y la amplitud son en ambos casos constantes.

Las radios de f.m. de altas prestaciones incorporan sistemas de enmudecimiento, tales como un silenciador dependiente de la potencia de la señal y un silenciador dependiente de la desviación de la sintonía para suprimir las respuestas laterales. También tienen un indicador de sintonía para facilitar la sintonía correcta. Aunque el TDA7000 está destinado principalmente a radios portátiles y radio-relojes, incorpora un nuevo sistema de silenciamiento por correlación muy efectivo que suprime el ruido entre estaciones y las respuestas espúreas debidas a la desintonía hacia los flancos de la curva en S del demodulador. El sistema de silenciamiento está controlado por un circuito que determina la correlación entre la forma de onda de la señal de f.i. original y una versión invertida de ella que está retardada (desplazada en fase) la mitad de un periodo de la f.i. nominal (180°). Un generador de ruido funciona junto con el sistema silenciador para dar una indicación audible de sintonía incorrecta.

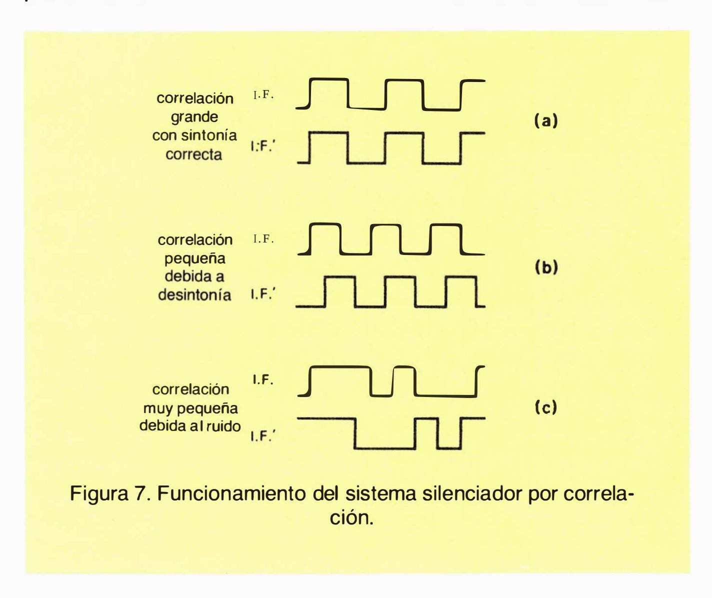


Figura 7. Funcionamiento del sistema silenciador por correlación.

La figura 7 ilustra el funcionamiento del sistema silenciador. La señal f.i. se obtiene retardando la señal original de f.i. la mitad del periodo de la f.i. nominal e invirtiéndola. Con una sintonía correcta, como la que se muestra en la figura 7(a), la forma de onda de las dos señales son idénticas lo que resulta en una gran correlación. En esta situación, no se silencia la señal de audio. Con una desintonía tal como la que se muestra en la figura 7(b), la señal f.i. está desplazada en fase con respecto a la señal de f.i. Por lo tanto, la correlación entre las dos formas de onda es pequeña y se silencia la salida de audio. La figura 7(c) muestra que, debido al bajo Q del filtro de f.i., el ruido causa considerables fluctuaciones en el periodo de la forma de onda de la señal de f.i. Hay por lo tanto poca correlación entre las dos formas de onda y la salida de audio se silencia. Así pues, el sistema silenciador por correlación suprime el ruido y las respuestas laterales debidas a la desintonía hacia los

flancos de la curva en S del demodulador. Debido a que el umbral de silenciamiento es mucho más bajo que el que se obtiene con muchos otros circuitos silenciadores de uso corriente, este sistema es ideal para radios portátiles que a menudo deben funcionar con señales sólo ligeramente por encima del ruido de entrada.

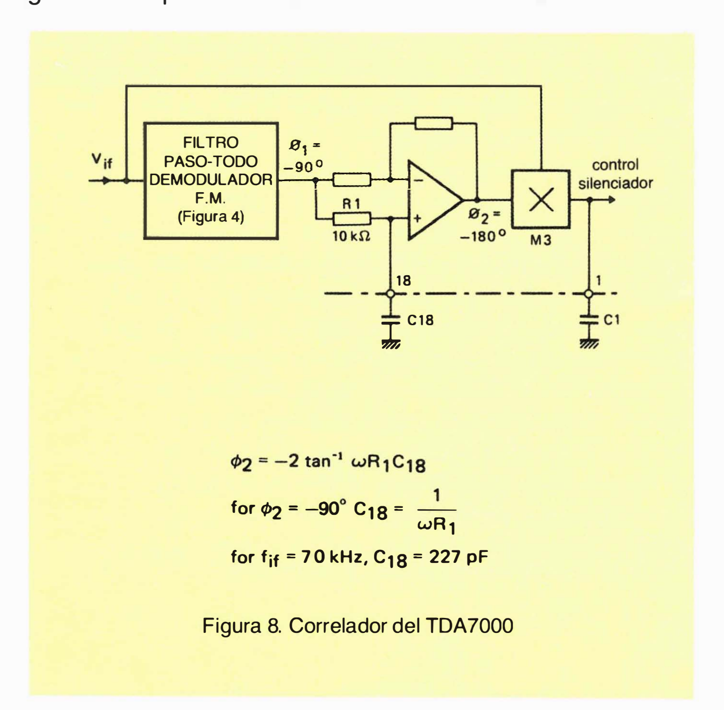


Figura 8. Correlador del TDA7000

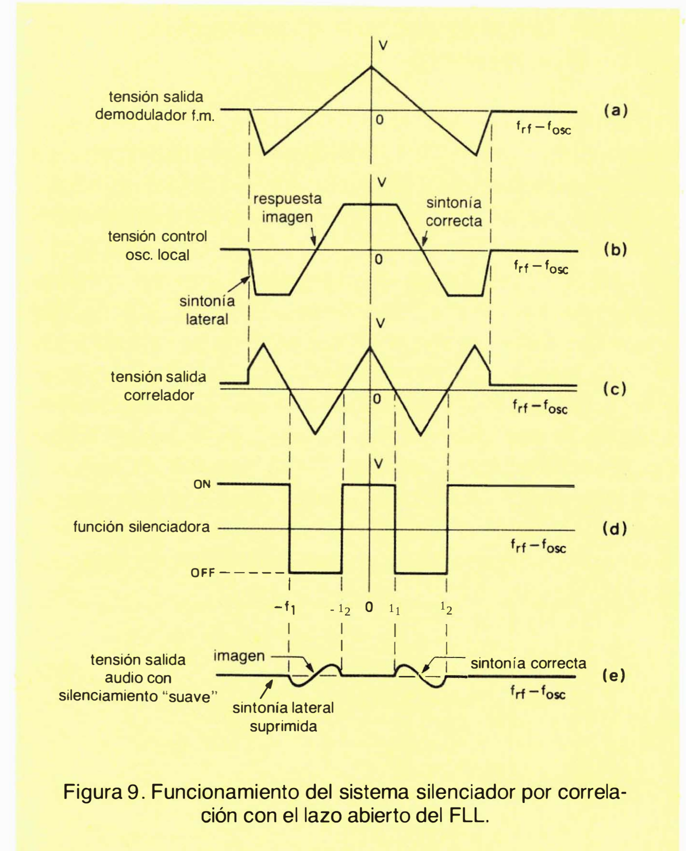


Figura 9. Funcionamiento del sistema silenciador por correlación con el lazo abierto del FLL.

Como se muestra en la figura 8, el circuito silenciador por correlación consiste en un filtro paso-todo AP2 conectado en serie con el filtro paso-todo AP1 del demodulador de f.m. y ajustado mediante un condensador exterior para proporcionar un desplazamiento total de fase de 180°. La salida del AP2 se aplica al mezclador M3 que determina la correlación entre la señal limitada de f.i. sin retardar en una de sus entradas, y la versión invertida y retardada de ella por la otra entrada. La salida del mezclador M3 controla un circuito silenciador que lleva la señal demodulada de audio a la salida cuando la correlación es alta, o bien lleva a la salida la señal de una fuente de ruido para dar una indicación audible de sintonía incorrecta cuando la correlación es baja.

La conmutación del circuito silenciador es progresivo (silenciamiento suave) para evitar la generación de transitorios de audio molestos. La salida del mezclador M3 está disponible externamente en la patilla 1 y se puede usar para excitar un indicador de desintonía.

En la figura 9 se muestra que hay dos regiones donde la señal demodulada de audio se lleva a la salida ya que el silenciador está inactivo. Una región está centrada en el punto de sintonía correcto f_L. La otra está centrada en la frecuencia imagen $-f_L$. La respuesta imagen, por lo tanto, no se suprime por el sistema silenciador cuando el lazo enclavado en frecuencia está abierto. Cuando el lazo está cerrado, la constante de tiempo del circuito silenciador, que está determinado por el condensador externo C1, evita que la respuesta imagen pase a la salida de audio. Esto se describe en el siguiente apartado.

Sistema silenciador por correlación con el FLL cerrado

En la figura 10 se muestra la respuesta del FLL en lazo cerrado, en la cual el punto de origen es la f.i. nominal ($f_{rf} - f_{osc} = f_L$). Con sintonía correcta, el silenciador está inactivo y la señal de audio se lleva a la salida. Las

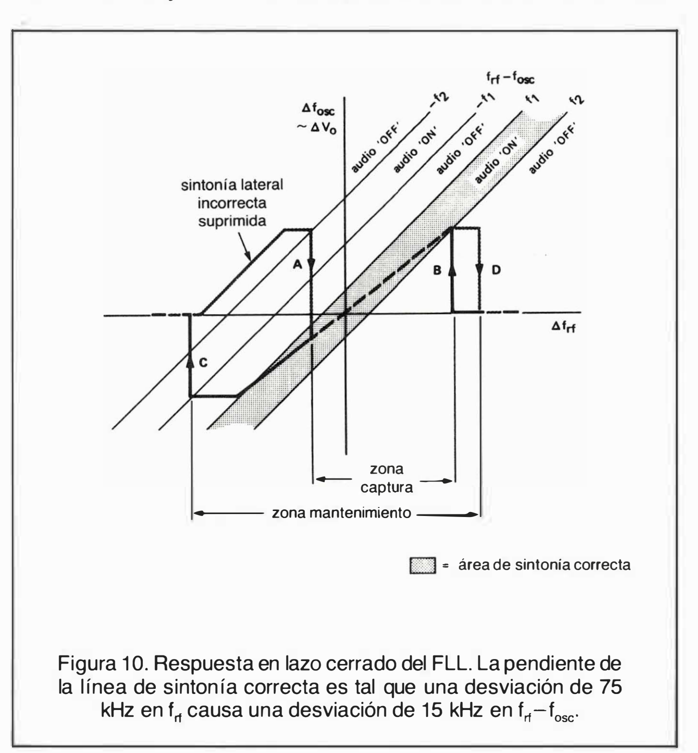


Figura 10. Respuesta en lazo cerrado del FLL. La pendiente de la línea de sintonía correcta es tal que una desviación de 75 kHz en f_{rf} causa una desviación de 15 kHz en $f_{rf}-f_{osc}$.

respuestas espúreas debidas a los flancos de la curva en S del demodulador, que ocurren fuera de la banda de f.i. (de $-f_2$ a f_2) se suprimen debido a que el silenciador está activado. Los rápidos transitorios de la señal de audio debidos al enganche del lazo (A y B) y a la pérdida del enganche (C y D) se suprimen de dos formas.

Los transitorios de enganche y pérdida del mismo B y D ocurren cuando la f.i. es mayor que f_2 y están suprimidos debido a que el silenciador está activado. La situación es diferente durante el transitorio C de pérdida de enganche porque el silenciador se activa sólo durante la última parte del transitorio. Para suprimir completamente este transitorio, el condensador C1 de la figura 1 mantiene activa la linea de control del silenciador (silenciador activado) durante los cortos intervalos mientras la f.i. pasa de $-f_1$ a $-f_2$. Lo mismo se aplica para el transitorio de enganche A durante el corto intervalo en el que la f.i. pasa de $-f_2$ a $-f_1$. Ya que la frecuencia imagen ocurre a mitad de camino entre $-f_1$ y $-f_2$, ésta es suprimida también.

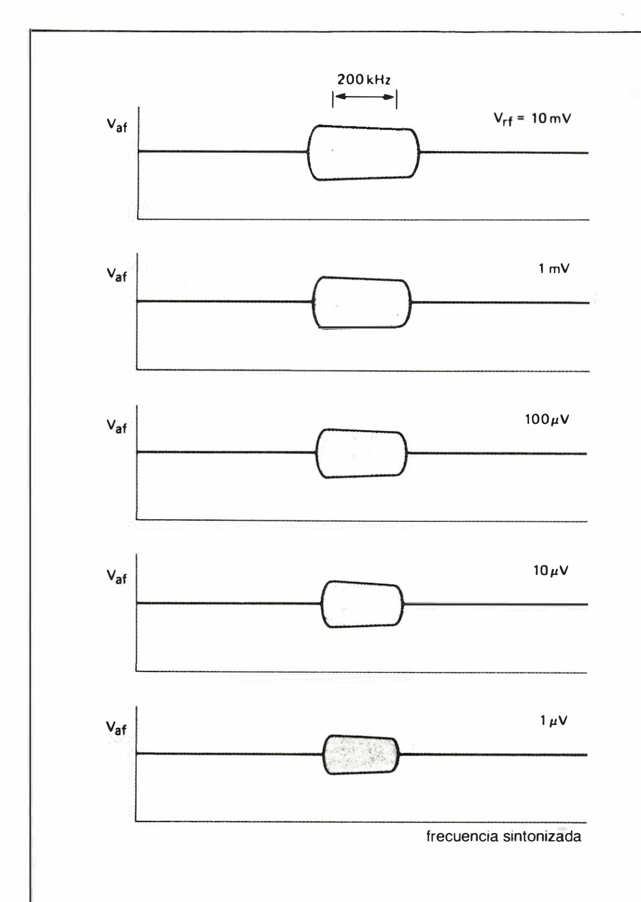


Figura 11. Señal de audio del TDA7000 en función de la frecuencia sintonizada con la entrada de radio-frecuencia como parámetro. La frecuencia de modulación y la amplitud son constantes en ambos casos.

En la figura 11 se muestra la salida de audio de la radio TDA7000 en función de la frecuencia sintonizada, con el nivel de señal de antena como parámetro. Comparada con un diagrama similar para una típica radio portátil convencional (figura 6), hay tres mejoras importantes.

— No hay respuestas laterales debidas a los flancos de la curva en S del demodulador. Esto es debido a la acción del sistema silenciador por correlación (silenciamiento suave) que combina la función de un sistema silenciador dependiente de la desintonía con los de uno dependiente de la potencia de la señal.
— La banda de frecuencias de sintonía correcta es ancha, incluso con señales de antena débiles. Esto es debido a la acción de C.A.F. (Control Automático de Frecuencia) del FLL que reduce una gran variación de frecuencia de entrada en la antena a una pequeña variación de la f.i. No hay distorsión de audio cuando la radio está ligeramente desintonizada.
— Aunque el sistema de silenciamiento suave permanece operativo con señales de antena de bajo nivel, no hay degradación de la señal de audio en esas condiciones. Esto se debe a la alta ganancia del amplificador/limitador de f.i. que proporciona −3 dB de la limitación de la señal de f.i. con un nivel de entrada en la antena de 1,5 μV. Sin embargo, la acción del sistema de silenciamiento suave reduce la salida de audio con señales en antena de bajo nivel.

CIRCUITOS RECEPTORES

Circuitos con sintonía por condensador variable.

En la figura 1 se da el diagrama del circuito de una radio completa de f.m. mono. En la figura 12 se da la distribución de la placa de circuito impreso. Se ha puesto especial atención en las lineas de alimentación y en la situación de los condensadores de desacoplo de gran señal.

Las funciones de los componentes periféricos de la figura 1, que no se han descrito todavía son las siguientes:

C1:

Determina la constante de tiempo necesaria para asegurar el silenciamiento de los transitorios de audio debidos al funcionamiento del FLL.

C2:

Junto con R2 determina la constante de tiempo para el de-énfasis de audio (por ejemplo R2C2 = 40 μs)

C3:

El nivel de salida del generador de ruido durante el silenciamiento aumenta cuando se sube el valor de C3. Si se quiere un enmudecimiento sin ruido, se puede omitir C3.

C4:

Es el condensador del filtro FLL. Elimina los armónicos de f.i. de la salida del demodulador. También determina la constante de tiempo para el enclavamiento del FLL e influye en la respuesta en frecuencia.

C5:

Condensador de desacoplo de la alimentación que se debe conectar tan cerca como sea posible de la patilla 5 del TDA7000.

C7 a C12, C17 y C18:

Condensadores del filtro y del demodulador. Los valores indicados son para una f.i. de 70 kHz. Para otras frecuencias intermedias, los valores de dichos condensadores deben cambiarse en proporción inversa al cambio de f.i.

C14:

Desacopla la entrada invertida de r.f. Se debe conectar al retorno común a través de una conexión corta y de buena calidad para asegurar un camino de baja impedancia. Se debe evitar cualquier acoplo de tipo capacitivo o inductivo entre C14 y el circuito del oscilador local ó los componentes de la salida de f.i.

C15:

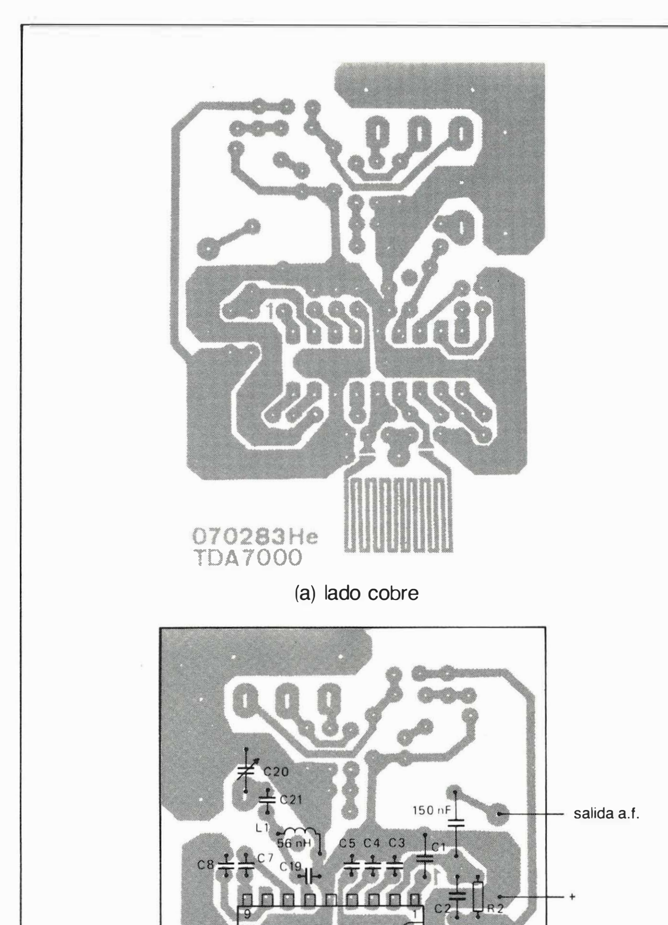
Desacopla la realimentación en continua para el amplificador/limitador de f.i. LA1.

C19 y C21:

Condensadores de sintonía del oscilador local. Sus valores dependen del margen de sintonía necesario y del valor del condensador de sintonía C20.

C22, C23, L1 y L2:

Los valores que se dan son para un filtro paso-banda de radio-frecuencia con un Q = 4 para la banda de f.m. doméstica de Europa y Estados Unidos (87,5 MHz a 108 MHz). Para la recepción de la banda de f.m. doméstica de Japón (76 MHz a 91 MHz) se debe aumentar L1 hasta 78 nH y L2 hasta 150 nH. Si no se necesita la atenuación en la banda rechazada para señales de TV o de a.m. de alto nivel, se pueden omitir L2 y C22, y C23 se puede cambiar a 220 pF.



(a) lado cobre

(b) lado componentes

Figura 12. Placa de circuito impreso experimental para el circuito de la figura 1.

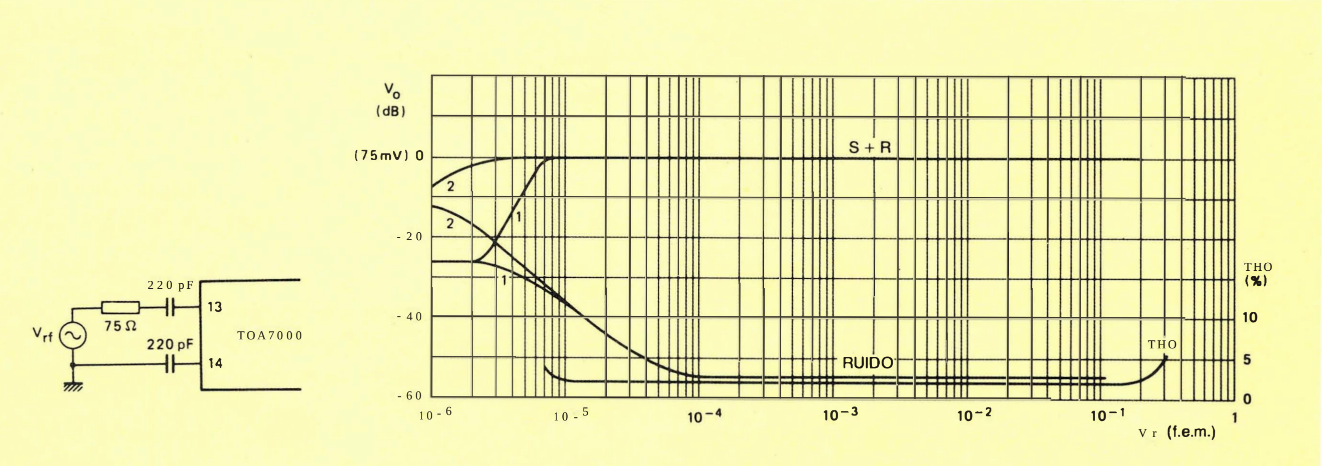


Figura 13. Salida de audio en función de la f.e.m. de entrada. Las curvas numeradas con 1 se midieron con el sistema silenciador activo. Las curvas numeradas con 2 se midieron con el sistema silenciador desactivado, mediante la inyección de 20 μA en la patilla 1 del TDA7000. La frecuencia de entrada es de 96 MHz modulada con 1 kHz, con una desviación de ± 22,5 kHz para las curvas del nivel de salida, y con ± 75 kHz para las curvas de distorsión.

Prestaciones del circuito

A menos que se especifique de otra manera, V_p = 4,5 V, T_{amb} = 25 °C, f_{rf} = 96 MHz, V_{rf} = 0,2 mV f.e.m. de una fuente de 75 Ω, modulada con Δf = ± 22,5 kHz, f_m = 1 kHz. Tensión de ruido medida sin filtrar en una banda de 300 Hz a 20 kHz.

parámetro	símbolo	típico	máximo	unidad
sensibilidad				
(tensión f.e.m.)				
para − 3 dB de la limitación				
con el silenciador desactivado	EMF	1,5	—	μV
para − 3 dB del silenciador	EMF	6	—	μV
para (S + R)/R = 26 dB	EMF	5,5	—	μV
manejo de señal (tensión f.e.m.)				
para THD < 10%, Δf = ± 75 kHz	EMF	200	—	mV
relación señal-ruido (ver figura 13)	(S+ N)/N	60	—	dB
distorión armónica total (ver figura 13)				
para Δf = ± 22,5 kHz	THD	0,7	—	%
para Δf = ± 75 kHz	THD	2,3	—	%
supresión de a.m.				
(relación de la señal de salida de a.m.				
referida a la señal de salida f.m.)				
señal de f.m.: f_m = 1 kHz; Δf = ± 75 kHz				
señal de a.m.: f_m = 1 kHz; m = 80%	AMS	50	—	dB
rechazo de rizado (ΔV_p = 100 mV;				
f = 1 kHz)	RR	10	—	dB
tensión de oscilador (valor eficaz)				
en la patilla 6	$V_{6\text{-}5(eficaz)}$	250	—	mV
variación de la frecuencia del oscilador				
con la tensión de alimentación (ΔV_p = 1 V)	Δf_{osc}	60	—	kHz/V
selectividad	S_{+300}	45	—	dB
	S_{-300}	35	—	dB
márgen de C.A.F.	Δf_{rf}	±300	—	kHz
ancho de banda de audio para ΔV_o = 3 dB				
medido con pre-énfasis (t = 50 μs)	B	10	—	kHz
tensión de salida de audio-frecuencia (eficaz)				
para R_L = 22 kΩ	$V_{o(eficaz)}$	75	—	mV
resistencia de carga para la fuente de corriente				
de la salida de audio				
a V_p = 4,5 V	R_L	—	22	kΩ
a V_p = 9,0 V	R_L	—	47	kΩ

R2:

La carga para la fuente de corriente de la salida de audio. Determina el nivel de salida de audio, pero su valor no debe sobrepasar los 22 kΩ para V_p = 4,5 V, ó 47 kΩ para V_p = 9 V.

Circuito con sintonía por diodos de capacidad variable

Ya que solo es necesario sintonizar la bobina del oscilador local es muy sencillo modificar el circuito de la figura 1, para sintonizar con diodos de capacidad variable. En la figura 14 se muestran las modificaciones. En la figura 15 se muestra una distribución del circuito impreso del receptor modificado y una fotografía de un modelo completo de laboratorio.

Receptor de f.m. de banda estrecha

El TDA7000 también se puede usar para la recepción de señales de f.m. de banda estrecha. En este caso, el oscilador local está controlado a cristal como se muestra en la figura 16 y por lo tanto no hay apenas comprensión de la oscilación de f.i. debida al FLL. Por lo tanto, se debe limitar la oscilación debida a la modulación de la frecuencia portadora transmitida para evitar una fuerte distorsión de la señal demoduladora de audio.

Los valores de los componentes de la figura 16 dan lugar a una f.i. de 4,5 kHz y un ancho de banda de f.i. de 5 kHz (figura 17). Si la f.i. se multiplica por N, los valores de los condensadores C17 y C18 en los filtros pasa todo y los valores de los condensadores de filtro C7, C8, C10, C11 y C12 se deben multiplicar por 1/N.

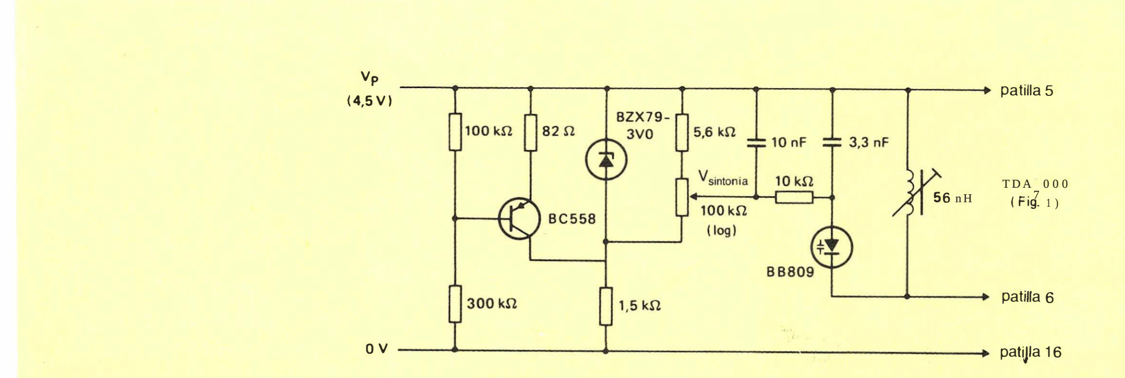
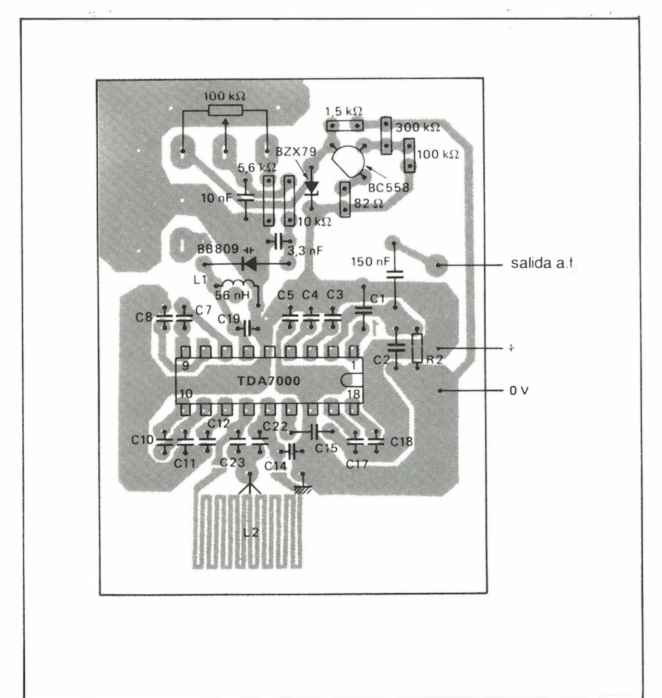


Figura 14. Sintonía por diodos de capacidad variable para el oscilador local. Se deben tomar medidas adicionales para asegurar la estabilidad de la temperatura.



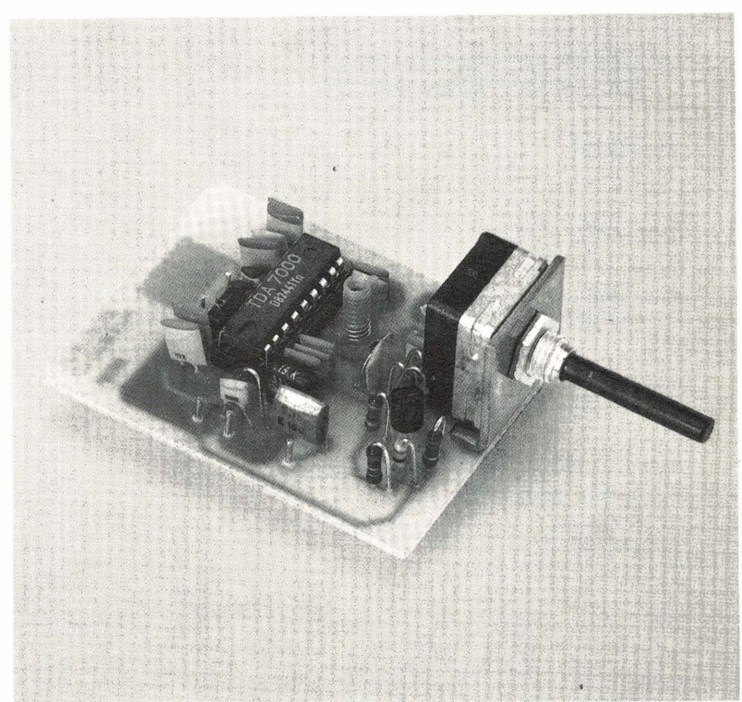


Figura 15. Distribución de componentes en la placa y modelo completo de una radio con el TDA7000 con sintonía por diodos de capacidad variable. Esta es la misma placa de circuito impreso que se muestra en la figura 12.

Figura 16. Receptor de f.m. de banda estrecha con un oscilador local controlado por cristal.

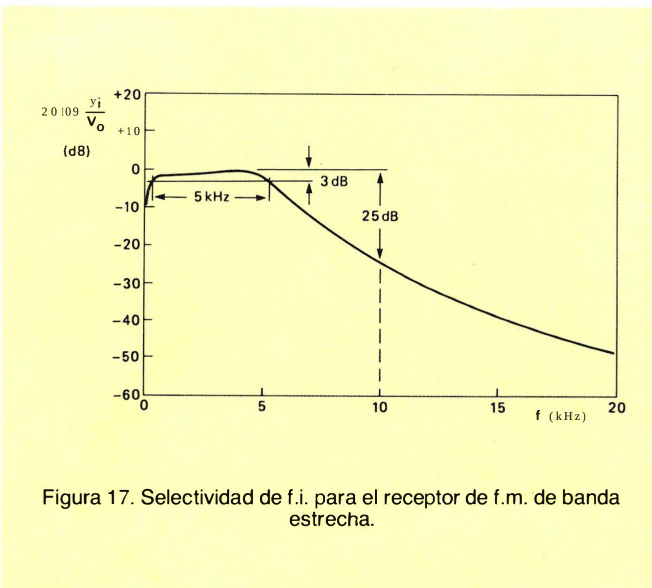


Figura 17. Selectividad de f.i. para el receptor de f.m. de banda estrecha.

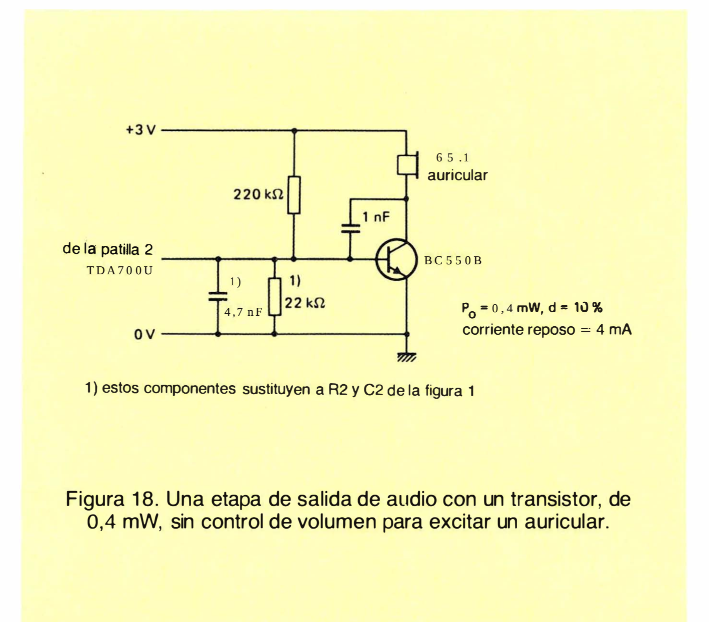


Figura 18. Una etapa de salida de audio con un transistor, de 0,4 mW, sin control de volumen para excitar un auricular.

Para una mejor selectividad de la f.i. con objeto de conseguir una mayor atenuación del canal adyacente, se pueden usar redes de segundo orden en lugar de C10 y C11.

En este circuito no se usa el generador de ruido. Ya que el circuito está básicamente para recepción de señales de audio, la salida de audio se debe pasar a través de un filtro paso-bajo Chebyshev para suprimir armónicos de f.i.

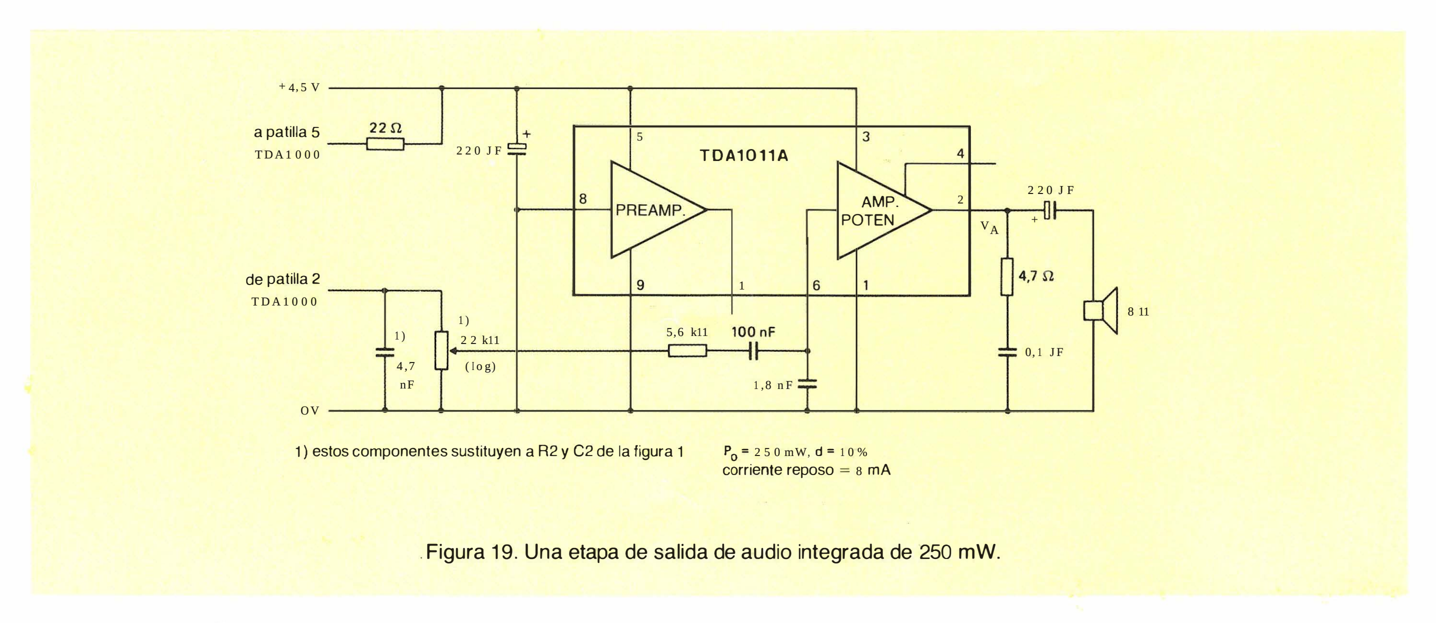


Figura 19. Una etapa de salida de audio integrada de 250 mW.

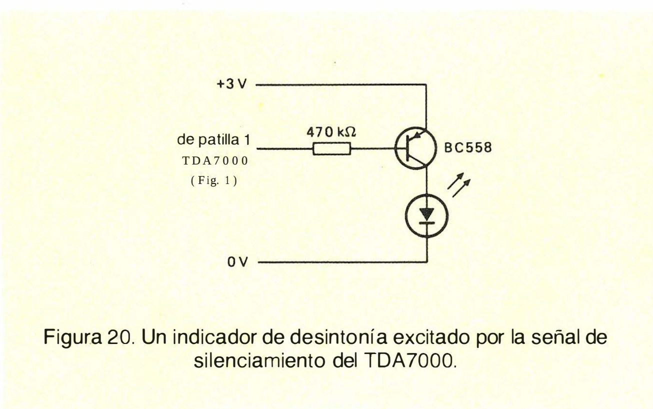
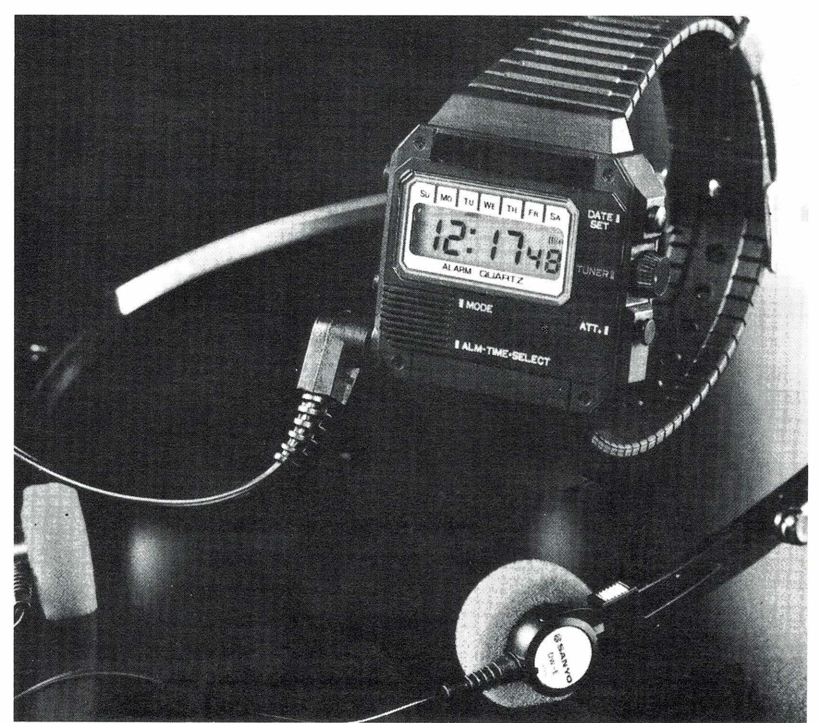


Figura 20. Un indicador de desintonía excitado por la señal de silenciamiento del TDA7000.

Circuitos del amplificador de audio y del indicador de desintonía

En las figuras 18 y 19 se muestran unas etapas de salida de audio adecuadas para su empleo con el TDA7000.

En la figura 20 se muestra como la señal de enmudecimiento se puede usar para activar un LED que indique la desintonía. □



El TDA7000 permite hacer radios de f.m. tan pequeñas que caben dentro de un lápiz, un encendedor, ó un reloj de pulsera.

Motor lineal de c.c. con imanes permanentes

Este artículo describe un nuevo diseño de motor lineal basado en dos imanes permanentes y tres barras de hierro con hilo de cobre enrollado alrededor de una de las barras. El método de calcular las características del motor es tan exacta como simple. Las medidas y cálculos con el ordenador demuestran que el método de cálculo conduce a resultados correctos.

INTRODUCCION

Los movimientos lineales se usan con frecuencia en ingeniería. Normalmente están producidos por un mecanismo accionador impulsado por un motor eléctrico del tipo rotor, debido a que estos están ampliamente disponibles en el comercio en diversas versiones. Sin embargo, el mecanismo de conversión introduce un rozamiento extra, ocupa más espacio e incrementa la masa en movimiento.

Para ciertas aplicaciones es usual producir directamente un movimiento lineal mediante un motor lineal. Por ejemplo, el electroimán con armadura móvil se utiliza en timbres eléctricos, relés, vibradores, etc. Aunque las máquinas lineales de este tipo pueden producir una fuerza considerable, la carrera es limitada. Además, la fuerza no es la misma para todas las posiciones de la armadura.

Otros tipos de motores lineales son adecuados para aplicaciones de tracción. Las máquinas lineales de este tipo han atraido de nuevo la atención debido a los recientes desarrollos asociados con el transporte de pasajeros en zonas urbanas muy pobladas. Estas máquinas deben tener una carrera "ilimitada" y su fuerza no debe variar significativamente durante el desplazamiento. Aunque se utilizan en este artículo los diversos principios electromecánicos de las máquinas eléctricas giratorias, las máquinas usadas son normalmente motores lineales de inducción o motores lineales síncronos.

El tipo de motor lineal que estudiaremos en este artículo tiene una carrera que varia entre los dos tipos mencionados anteriormente. En la práctica está limitado a medio metro aproximadamente.

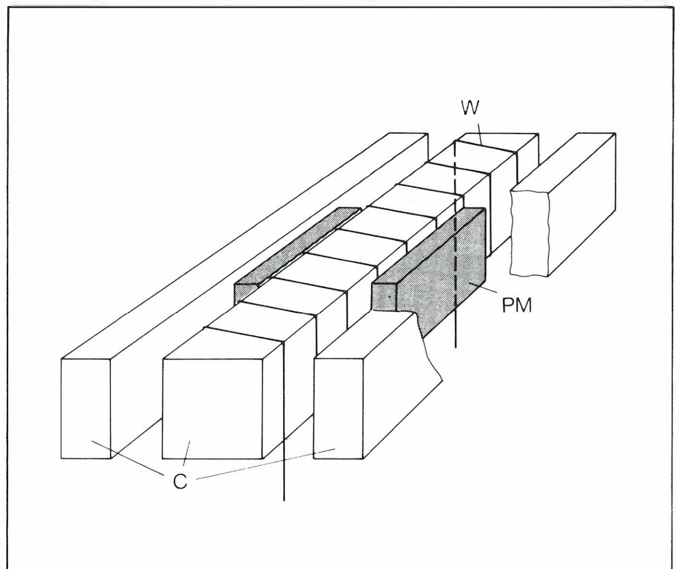


Figura 1. Diagrama esquemático del motor lineal. Nucleos de hierro C. Imanes permanentes PM. W espiras de bobina, arrollada directamente alrededor del núcleo central, sin carrete. Los dos imanes permanentes están fijados a un carro (no se muestra).

La fuerza es virtualmente independiente del desplazamiento.

La configuración de nuestro motor lineal se muestra en la figura 1. Las partes no móviles consisten en tres núcleos C de hierro blando, que pueden estar fabricados de estructura de acero que ha sido sometido a un simple templado. El núcleo central está devanado directamente con hilo de cobre aislado W, sin carrete. Los dos imanes permanentes PM forman la parte móvil del motor y están fijados a un soporte móvil (no se muestra en la figura). Los imanes son generalmente productos estándar (por ejemplo Ferroxdure tipo 330) que no necesitan tratamiento de acabado. El motor utilizado en un grabador proporciona una fuerza de 2N (constante dentro de un

5%) con una carrera de 250 mm. La sección transversal de este motor es 67 x 29 mm, y en estado estacionario se disipan unos 7 W en la bobina con una fuerza de 2 N.

Se pueden hacer diversas variaciones del tipo mostrado en la figura 1. Por ejemplo, es posible "partir por la mitad" el motor, dejando solamente un imán permanente y dos núcleos de hierro. El imán también puede estar inmóvil, con la bobina en movimiento. Sin embargo, en este caso hay que proporcionar la corriente mediante hilos flexibles o escobillas de carbón. El método de cálculo utilizado para estas disposiciones en casi idéntico, por lo que nos limitaremos sólo a la configuración dada en la figura 1.

Primero explicaremos la forma de calcular la fuerza en los imanes permanentes. Después indicaremos el valor para el cual hay que limitar la corriente en la bobina para evitar la saturación del hierro de los núcleos. Luego daremos los resultados gráficos de los cálculos realizados con ordenador, finalmente, mostraremos la forma de optimizar el diseño del motor para una determinada aplicación.

CALCULO DE LA FUERZA SOBRE LOS IMANES PERMANENTES

Para calcular la fuerza que actua sobre los imanes permanentes, comenzaremos considerando la energía, mediante el cálculo del par que actúa sobre el rotor del imán permanente de un motor eléctrico síncrono. La ecuación general a la que se llega para la fuerza F sobre los imanes permanentes:

$$F = I\frac{d\Phi_{CM}}{dp} - \frac{dW_M}{dp} + \tfrac{1}{2}I^2\frac{dL_C}{dp}, \qquad (1)$$

donde I es la corriente en la bobina, Φ_{CM} es el acoplo inductivo producido integrando el flujo de los imanes permanentes para cada devenado sobre la longitud de la espira , p es la coordenada que define la posición de los imanes permanentes, W_M la energía de campo magnético debida a los imanes permanentes, y L_c es la inductancia de la bobina; véase la figura 2.

En la ecuación (1), el segundo término de la derecha de la expresión es igual a cero, debido a que W_M no depende de la posición de los imanes. Consideraremos aquí que el campo de retorno de la densidad del flujo B_G es uniforme y que el campo disperso de densidad del flujo B_{GE} no depende de la posición de ninguno de los imanes —supuesto que $-l < p < l - l_M$, donde l_M es la longitud de los imanes y 2l es la longitud total de los núcleos. Si suponemos además que la permeabilidad relativa del material de los imanes permanentes es igual a 1, entonces el tercer término del lado derecho de la expresión (1) es también igual a cero. Entonces, la expresión (1) puede expresarse de forma más sencilla:

$$F = I\frac{d\Phi_{CM}}{dp}. \qquad (2)$$

Calculando el acoplo inductivo Φ_{CM} y diferenciando respecto a p se obtiene:

$$F = I(B_E + B_G)\frac{l_M w}{l}b, \qquad (3)$$

donde B_E es la densidad del flujo del campo efectivo, w el número de vueltas de la bobina y b la dimensión de los núcleos perpendicular al plano del dibujo; véase figura 2.

Para determinar Φ_{CM}, se calcula el flujo de los imanes permanentes que están enlazados por wdx/2l espiras de la bobina y se integra el resultado sobre los intervalos $-l \leqslant x < p$, $p \leqslant x < p + l_M$ y $p + l_M \leqslant x < l$.

Para el primer intervalo tenemos:

$$\Phi_{CM1} = \int_{-l}^{p}\{\Phi_{GE} + 2(l + x)bB_G\}\frac{wdx}{2l},$$

donde Φ_{GE} es el flujo de densidad B_{GE} que emerge por los terminales del núcleo interior. La contribución del segundo intervalo al acoplo inductivo es:

$$\Phi_{CM2} = \int_{p}^{p+l_M}\{\Phi_{GE} + 2(l+p)bB_G - 2(x-p)bB_E\}\frac{wdx}{2l}.$$

Para el tercer intervalo, la contribución al acoplo inductivo es:

$$\Phi_{CM3} = \int_{p+l_M}^{l}\{\Phi_{GE} + 2(l+p)bB_G - 2l_M bB_E + 2(x-p-l_M)bB_G\}\frac{wdx}{2l}.$$

(Estrictamente hablando, las tres integrales contendrían también una contribución del campo disperso de densidad de flujo B_{GS} en los extremos (vease la figura 3), pero de hecho esto no influye en la ecuación (3) ya que B_{GS} es independiente de la variable p.)

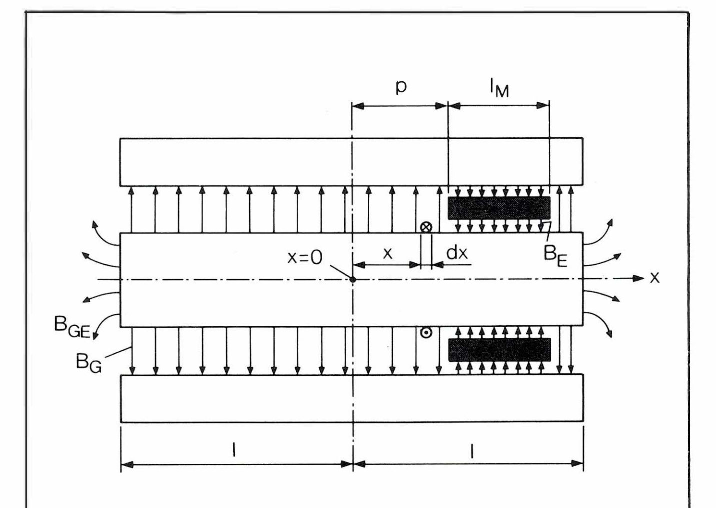


Figura 2. Magnitudes para calcular el flujo magnético por espira de la bobina para el campo de los imanes permanentes. B_E es la densidad de flujo del campo efectivo en los entrehierros entre los imanes permanentes y el nucleo central, B_G la densidad de flujo del campo de retorno entre los núcleos, B_{GE} la densidad de flujo del campo disperso en los terminales de la cabeza. x es la coordenada longitudinal con x = 0 para el centro del motor, y p es la coordenada que define la posición de los imanes permanentes. I es la corriente en la bobina; no se muestra el campo asociado. b es la altura (no indicada) de los nucleos perpendiculares al plano del dibujo, l_M es la longitud de los imanes y 2l la longitud de los nucleos. F es la fuerza resultante en los imanes permanentes.

Si suponemos que la longitud total 2l del motor es grande con respecto a la longitud l_M de los imanes permanentes, podemos despreciar la densidad del flujo magnético B_G del campo de retorno en comparación con la densidad del flujo magnético efectivo B_E, y la ecuación (3) se simplifica a:

$$F = \frac{l_M}{l}\, w\, I\, B_E\, b. \qquad (4)$$

En lo sucesivo utilizaremos la ecuación (4) como base para los cálculos de fuerza. Aunque esto implica que el valor teórico calculado para la fuerza es demasiado pequeño, el error se compensa prácticamente por el error debido a suponer una relación lineal idealizada entre la densidad del flujo y la intensidad del campo en los materiales.

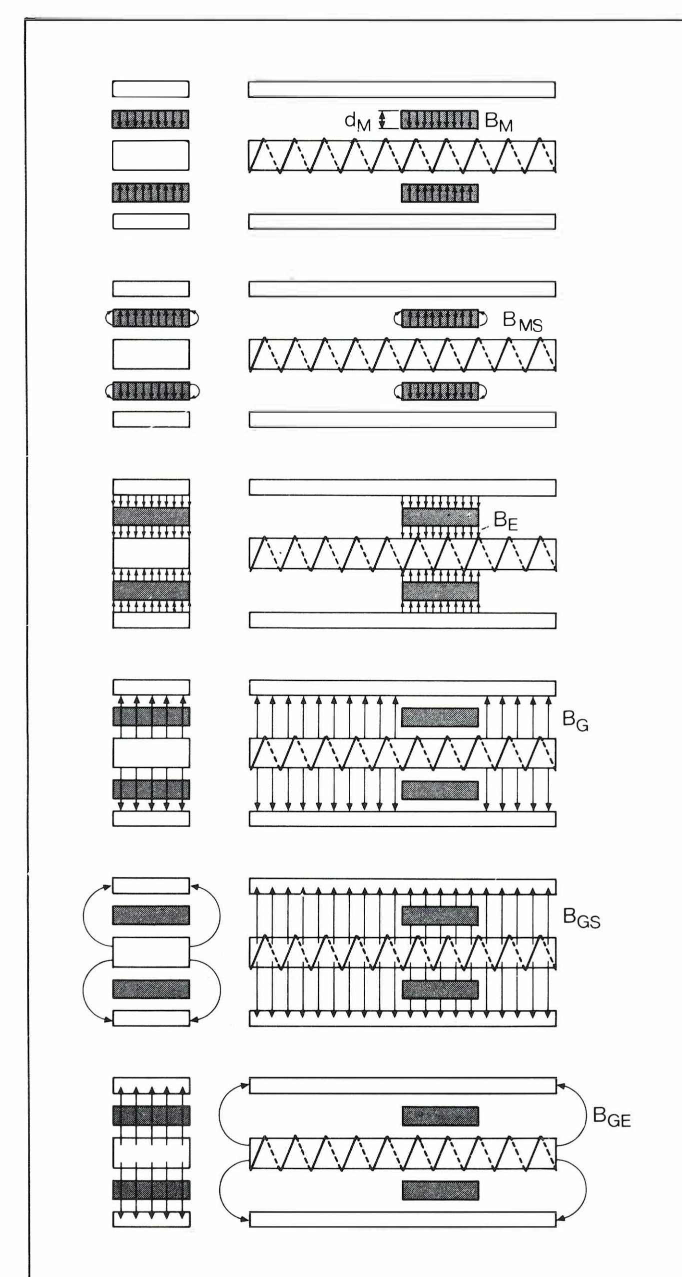


Figura 3. El campo magnético de los dos imanes permanentes, dividida en varios subcampos. Estos están aproximados por dos campos uniformes o bidimensionales y así se calculan más facilmente. B_M es la densidad de flujo del campo en los imanes permanentes; d_M el espesor de los imanes. B_{MS} la densidad de flujo del campo disperso alrededor de los imanes; B_{GS} es la densidad de flujo del campo disperso en los extremos del núcleo. Véase también el texto de la figura 2.

Para calcular F en la ecuación (4) es necesario determinar la densidad de flujo efectivo B_E. Esto puede hacerse de forma simple dividiendo el campo magnético total en un número de subcampos que son más fáciles de calcular. La figura (3) muestra como el campo magnético tridimensional de los imanes permanentes se puede dividir en un número de campos bidimensionales y uniformes. El campo debido a la corriente en la bobina no ha sido incluído aquí y hemos supuesto que la permeabilidad del hierro es infinitamente grande. Los subcampos son:

— el campo en los imanes permanentes, de densidad de flujo B_M;
— el campo disperso alrededor de los imanes de densidad de flujo B_{MS};
— el campo efectivo en los entrehierros entre los imanes y el núcleo interior, de densidad B_E;
— el campo de retorno entre nucleos de hierro, de densidad de flujo B_G;
— el campo disperso en los dos terminales cabeza, de densidad de flujo B_{GE}.

Cálculo del campo efectivo

En los cálculos que siguen consideraremos una mitad del motor, consistente en un imán permanente y media bobina. La figura 4 indica como el circuito magnético con la bobina no excitada puede representarse por un circuito eléctrico equivalente con fuente de tensión constante, resistencias y corrientes.

El imán permanente es la fuente de tensión constante en el circuito equivalente y entrega una fuerza magne-

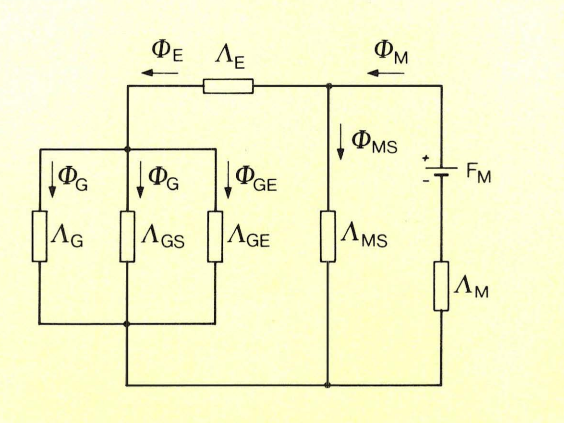


Figura 4. Circuito eléctrico equivalente para una mitad del circuito magnético. Λ_M, Λ_{MS}, Λ_E, Λ_G, Λ_{GS} y Λ_{GE} son las permeancias de los diferentes subcampos, como los indicados en la figura 3. F_M es la fuerza magnetomotriz debida a uno de los imanes permanentes. Φ_M, Φ_{MS}, Φ_E, Φ_G, Φ_{GS}, y Φ_{GE} son los flujos magnéticos en los subcampos de la figura 3.

tomotriz F_M. Esta magnitud tiene una unidad A (amperios) y es el producto de la intensidad de campo coercitivo aparente H_c^* (véase la figura 5) y el espesor d_M del imán:

$$F_M = d_M \; H_c^*. \qquad (5)$$

Las corrientes en el circuito están representadas por flujos magnéticos, Φ en Vs o Wb (webers), las permeancias Λ en H (henrios) de las resistencias magnéticas para un campo uniforme son igual a:

$$\Lambda = \mu_0 \mu_r A/d, \qquad (6)$$

donde A es el área perpendicular a la dirección de las líneas de fuerza, d es la longitud en la dirección de las líneas de fuerza, μ_o es la permeabilidad del espacio libre en H/m y μ_r es la permeabilidad relativa.

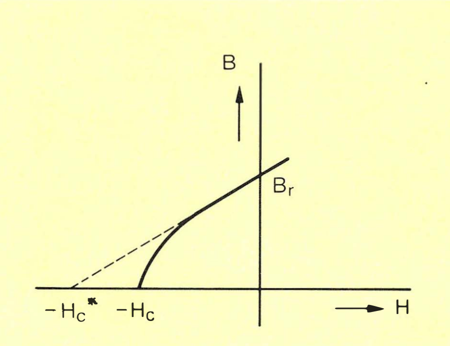


Figura 5. Parte de la curva de magnetización para el material de los imanes permanentes. B es la densidad de flujo magnético, H la intensidad del campo. B_r es la densidad de flujo remanente, H_c la intensidad de campo coercitivo y H^*_c la intensidad del campo coercitivo aparente.

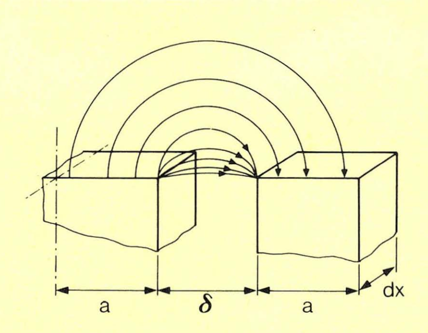


Figura 6. Geometria idealizada de las lineas de fuerza . Las cuatro lineas exteriores de fuerza son arcos de círculo, las otras son partes de una elipse. Se pueden utilizar idealizaciones de este tipo para obtener expresiones sencillas para la permeancia. En este caso, con las dimensiones indicadas en la figura, la permeancia $d\Lambda$ de un elemento dx está dada por:

$$d\Lambda = \mu_0 \left[0.26 + \frac{1}{\pi} \ln \left(\frac{\delta + 2a}{\delta} \right) \right] dx,$$

donde δ es la anchura del entrehierro y a es la mitad de la anchura del núcleo interior y la anchura total de cada núcleo exterior.

Los valores de Λ_E, Λ_G y Λ_M se calculan fácilmente a partir de la ecuación (6). Al determinar Λ_M se debe tomar el valor de B_r/H_c igual al producto μ_o μ_r (véase la figura 5). Las permeancias Λ_{MS}, Λ_{GS} y Λ_{GE} se pueden calcular a partir de simples expresiones que se aplican para líneas de fuerza idealizadas elípticas o circulares (véase la figura 6). En esta figura y en nuestros cálculos, la mitad de la anchura del núcleo interior ha de tomarse igual a la anchura de los nucleos exteriores.

Por lo tanto, se conocen todas las permeancias y la fuerza magnetomotriz del circuito de la figura 4. Ahora podemos establecer unas ecuaciones en las que los flujos son los desconocidos y que se pueden resolver para Φ_E:

$$\Phi_E = \Phi_G + \Phi_{GS} + \Phi_{GE} \qquad (7)$$

$$\Phi_M = \Phi_E + \Phi_{MS} \qquad (8)$$

$$\frac{\Phi_{MS}}{\Lambda_{MS}} = \frac{\Phi_E}{\Lambda_E} + \frac{\Phi_G + \Phi_{GS} + \Phi_{GE}}{\Lambda_G + \Lambda_{GS} + \Lambda_{GE}} \qquad (9)$$

$$\frac{\Phi_{GS}}{\Lambda_{MS}} = F_M - \frac{\Phi_M}{\Lambda_M}. \qquad (10)$$

Si ponemos $\Phi_E = A_M B_E$, con A_M igual al área de los polos del imán permanente y $F_M \Lambda_M = B_r A_M$ (de (5) y (6)), tenemos las siguiente expresión para la densidad de flujo efectiva:

$$B_E = \frac{B_r}{\left(\frac{1}{\Lambda_G + \Lambda_{GS} + \Lambda_{GE}} + \frac{1}{\Lambda_E} \right) (\Lambda_{MS} + \Lambda_M) + 1}. \qquad (11)$$

Despreciando el efecto de los campos dispersos, tenemos $\Lambda_{GS} = \Lambda_{GE} = \Lambda_{MS} = 0$, y la ecuación (11) se reduce a la relación más sencilla:

$$B_E = \frac{B_r}{\left(\frac{1}{\Lambda_G} + \frac{1}{\Lambda_E} \right) \Lambda_M + 1}. \qquad (12)$$

El campo en los nucleos

Anteriormente se supuso que cuando los subcampos estuvieran sumados, la densidad de flujo del núcleo de hierro estaba en la parte lineal de la curva de magnetización. Para comprobar la validez de esta suposición, hay que calcular la densidad de flujo que hay en los núcleos. Entonces el campo debido a la corriente en la bobina debe tomarse como bueno. Hemos supuesto ya que el núcleo interior tiene doble sección eficaz que cada uno de los núcleos exteriores. Por lo tanto, las densidades de flujo en los tres núcleos son idénticas.

Primero calcularemos el efecto del imán permanente. En la figura 7a los campos en aire están dados por el caso en que el imán permanente esté en la posición extrema del lado izquierdo, despreciando los campos dis-

persos. La densidad de flujo B_E del campo efectivo se obtiene de la ecuación (12). La densidad de flujo en el núcleo alcanza su punto máximo valor $B_{c,\,máx}$ en la posición indicada y es igual a:

$$B_{C,max} = \frac{l_M}{a} B_E. \qquad (13)$$

También hemos supuesto que los campos en los entrehierros son uniformes. La densidad de flujo B_c en el núcleo, después de alcanzar $B_{c,\,máx}$, disminuye por tanto linealmente, tal como se indica por la linea continua en la figura 7b. Se ve fácilmente que la densidad de flujo pasa a ser como la indicada por la linea a trazos si el imán permanente toma una posición intermedia. Por lo tanto, los valores extremos $B_{c,\,máx}$ y $B_{c,\,máx}$ se alcanzan en las posiciones extremas del imán.

A continuación calcularemos la densidad de flujo B_I en el núcleo debido a la corriente I en la bobina. Se puede demostrar que

$$B_I = \frac{wI\mu_0}{4al\delta}(l^2 - x^2), \qquad (14)$$

donde δ es la anchura del entrehierro; ver la figura 8a.

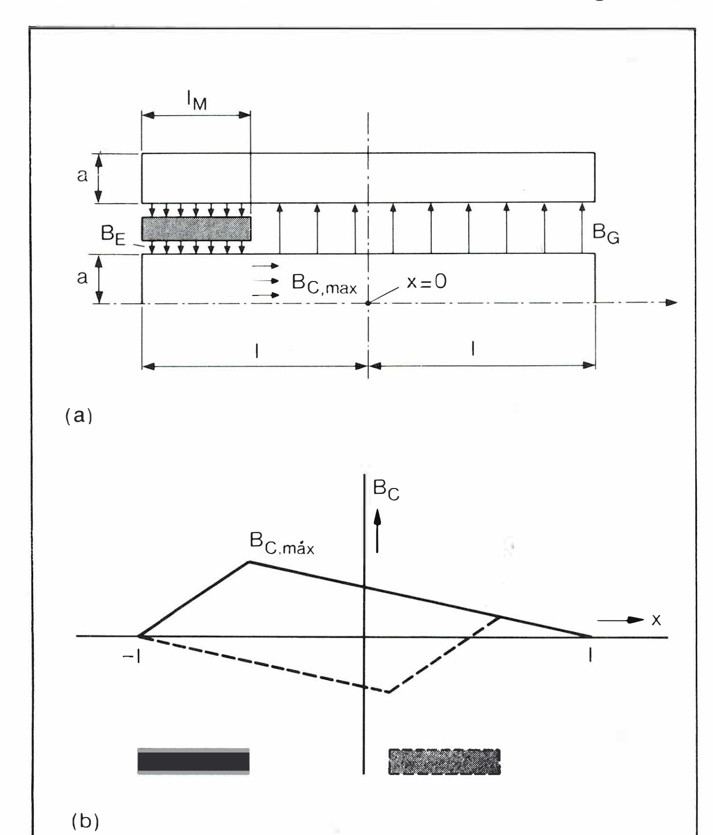


Figura 7. a) Diagrama de "medio motor" para calcular la máxima densidad de flujo $B_{c,\,máx}$ producida en el núcleo interior por uno de los imanes permanentes. No se incluyen los efectos de los campos dispersos. Véase también los pies de las figuras 2 y 6. b) Variación de la densidad de flujo B_c en el núcleo interior en función de la coordenada x. La línea contínua muestra la variación cuando el imán está en el extremo izquierdo; la línea a trazos se refiere a una posición intermedia.

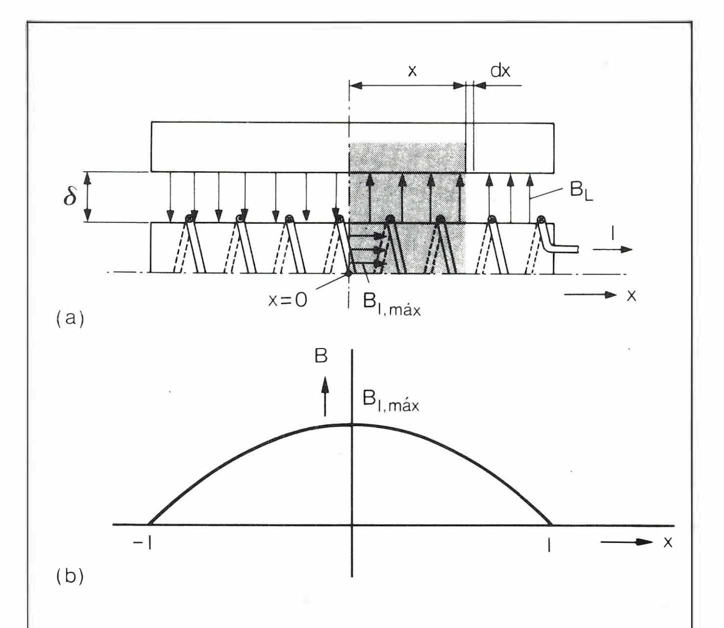


Figura 8. a) Diagrama de medio motor para calcular la máxima densidad de flujo $B_{I,\,máx}$ producida por la corriente I en la bobina, en el núcleo interior. Aquí tampoco se incluyen los efctos de los campos dispersos. δ es la anchura del entrehierro entre los núcleos. B_L es la densidad de flujo del campo en el aire, que es igual a cero para x = 0. Una línea alrededor del area sombreada da el flujo magnético en el núcleo. b) Variación parabólica de la densidad de flujo B_I en el núcleo interior, en función de la coordenada x.

Calcularemos la ecuación (14) tomando la integral lineal sobre el area rectangular sombreada que se da en la figura 8a:

$$H_L\,\delta = \frac{x}{2l}\,wI,$$

donde H_L es la intensidad de campo en el aire en la posición x. Las intensidades de campo en el hierro (con μ_r grande), y también en aire en la posición x = 0 (inverso al campo), son igual a cero en la integral. El potencial magnético U_x = xwl/2l produce entonces, a través del elemento dx del entrehierro de permeancia $d\Lambda = b\mu_0 dx/\delta$, un flujo $d\Phi_I$ igual a

$$d\Phi_I = \frac{bwI\mu_0}{2l\delta}\,x\,dx.$$

La integración en el intervalo entre x y l da una ecuación para el flujo Φ_I en el núcleo:

$$\Phi_I = \frac{bwI\mu_0}{4l\delta}(l^2 - x^2).$$

Con $\Phi_I = abB_I$ obtenemos la ecuación (14).

El máximo valor de la densidad de flujo en el nucleo, dado por la ecuación (14), es

$$B_{I,max} = \frac{wIl\mu_0}{4a\delta}, \qquad (15)$$

de modo que la ecuación (14) puede escribirse como

$$B_I = B_{I,max}\left(1 - \frac{x^2}{l^2}\right). \qquad (16)$$

En la figura 8b se muestra este comportamiento cuadrático de la densidad de flujo producido en el núcleo por la bobina. De la ecuación (15) se deduce que la altura de esta curva es proporcional a la corriente I. Para calcular B_c y B_I más exactamente, tenemos que considerar además los efectos de los campos dispersos, como lo hicimos al determinar B_E en la posición (11), figura 3.

Si añadimos juntos los valores de B_c y B_I mostrados en las figuras 7b y 8b, obtenemos las curvas de la figura 9a-c para tres posiciones diferentes del imán y para diferentes valores positivos y negativos de la corriente a través de la bobina. La densidad de flujo total $B_T = B_C + B_I$ alcanza el valor más alto cuando B_c y B_I tienen la misma dirección.

Con la ayuda de los valores calculados para B_T podemos dimensionar nuestro motor, y determinar un valor máximo para I, tal que el hierro de los núcleos esté justo por debajo de la saturación. Con lo que queda claro que es indeseable tener un motor en el que los extremos de los núcleos estén enlazados magnéticamente. Como la resistencia del circuito magnético es mucho más pequeña, el flujo aumenta mucho, y por lo tanto la saturación del hierro se alcanza para valores de I mucho más bajos. Consecuentemente, la fuerza F para la misma sección eficaz del motor se hace más pequeña.

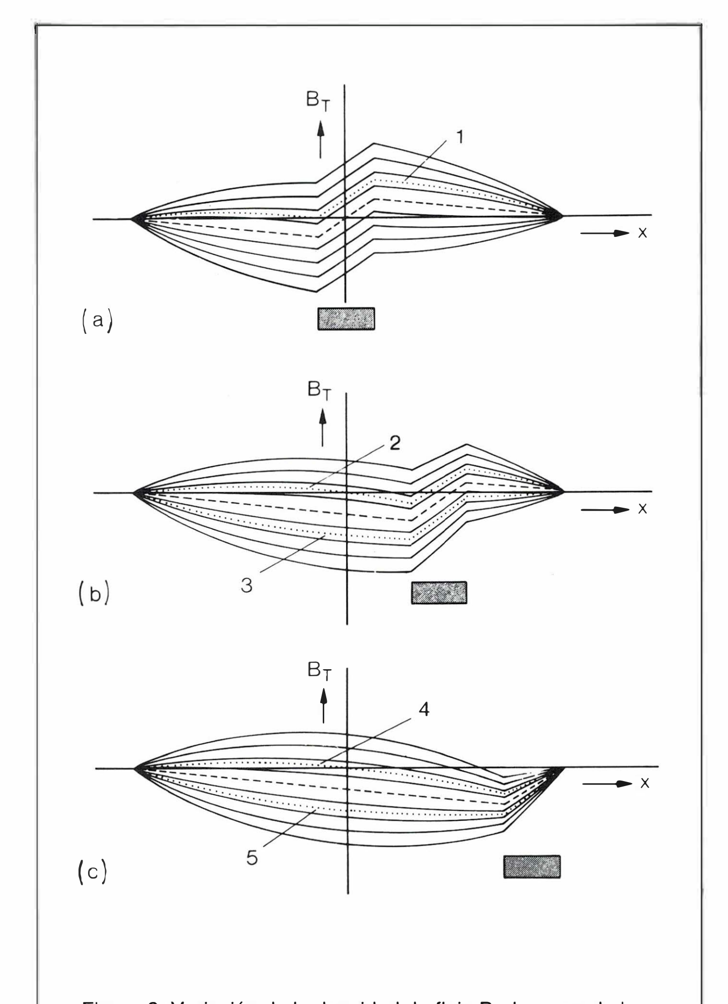


Figura 9. Variación de la densidad de flujo B_T, la suma de las densidades de flujo B_c y B_I de las figuras 7 y 8, en función de la posición x. Las líneas a trazos se aplican al caso I = 0, las curvas sólidas por encima de ellas se refieren a los valores de la corriente en el sentido indicado en la figura 8 a, las lineas gruesas por debajo de ellas se refieren a las corrientes en el sentido inverso. Las lineas punteadas 1 a 5 corresponden a las figuras (10a) a (10e).a) Curvas para la posición central del imán permanente. b) Curvas para una posición intermedia. c) Curvas para el extremo derecho del imán permanente.

Cálculo del campo con ordenador

Para verificar lo anterior hemos calculado con ordenador el campo para varios casos. La figura 10 muestra las lineas de fuerza calculadas para una de las mitades del motor. En las figuras 10 a-e, las densidades de las líneas de fuerza (que son una medida de la densidad de flujo) son comparables unas a otras. Los parámetros asociados son aproximadamente iguales a los de las respectivas lineas punteadas 1-5 en la figura 9. Está claro que la máxima densidad de flujo se tiene en la figura 10 e (curva 5); esto corresponde a los cálculos anteriores. En la figura 10b y d, la densidad de flujo en el hierro cambia la dirección dos veces. La figura 10 d no corresponde completamente a la curva 4 debido a que los núcleos se desplazan ligeramente hacia adelante más alla del imán permanente.

OPTIMIZACION DEL DISEÑO DEL MOTOR

Las especificaciones de un motor con determinadas dimensiones se pueden calcular de una forma más precisa con un ordenador grande, ya que se pueden tener en cuenta las propiedades no lineales del material, lo que por supuesto resulta caro, y aún más si se desea calcular las dimensiones para una determinada especificación pues son necesarios varios pasos iterativos.

Por ello hemos decidido desarrollar un programa más rápido, que hace uso del método de idealización del campo disperso descrito anteriormente, y se puede realizar con un ordenador sencillo. Para calcular las dimensiones a partir de una determinada especificación utilizamos el siguiente procedimiento.

Se elige un imán permanente y sus especificaciones y las del motor a calcular se introducen en el programa. La altura b y las longitudes l y l_M son fijas. Se toma una primera aproximación para el espesor del devanado de cobre y para el espacio del imán entre los núcleos: B_E se puede calcular entonces de la ecuación (12). A partir de la ecuación (4) se puede calcular el producto wI. La ecuación (15) da una primera aproximación para la dimensión a, con un valor de 1,2 Wb/m^2 (teslas) supuesto para la máxima densidad de flujo en el núcleo.

Con varios pasos iterativos —generalmente cinco— la configuración del motor se calcula más exactamente, ya que después del primer paso se conocen aproximadamente las dimensiones, se pueden tener en cuenta los campos dispersos, de modo que se puede utilizar la ecuación (11). El tiempo total de ordenador requerido para este programa es sólo de unos pocos segundos.

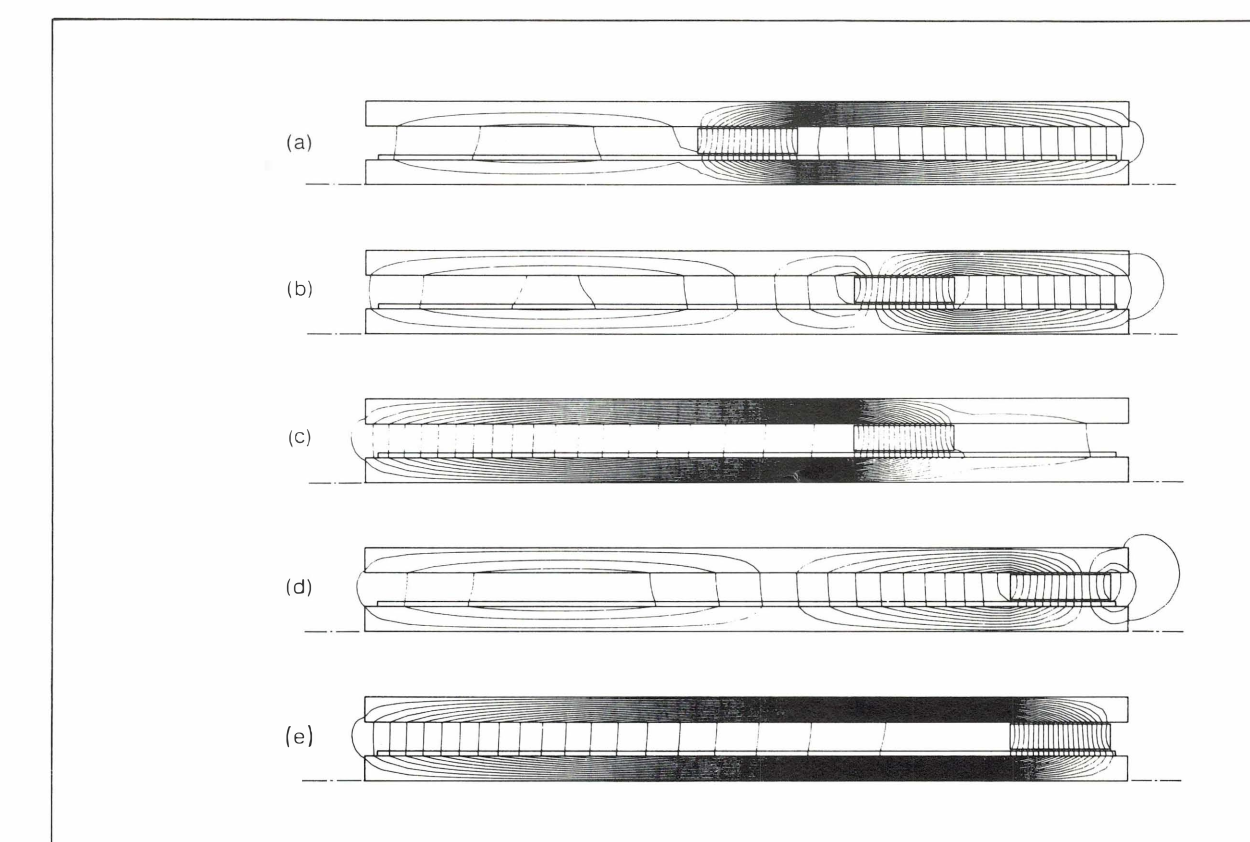


Figura 10. Algunos resultados del cálculo por ordenador del campo de medio motor. Las densidades de las lineas de fuerza (correspondientes al valor de la densidad de flujo magnético) son comparables para las cinco figuras.
a) a e) Los resultados para las diferentes posiciones del imán y para diferentes sentidos de la corriente (con los mismos valores absolutos), comparables con las curvas 1 a 5, respectivamente, de la figura 9.

La figura 11 da un número de valores calculados para una fuerza de 2 N, con un recorrido S, espesor del cobre d_w de la bobina y la altura b de los imanes permanentes de 25 mm, 50 mm y 75 mm; todos tienen una sección eficaz de 40 x 10 mm y están fabricados de Ferroxdure tipo 330. El imán de 40 x 25 x 10 mm es un producto estándar. En el gráfico, el área de la sección eficaz del motor A = (4a + 2dw + 23) b mm^2 está dibujado a lo largo del eje horizontal y la disipación en estado estable W_L en la bobina está dibujada a lo largo del eje vertical. Para cada familia de curvas d_W varía de 1,5 a 5,5 mm y S varia de 50 a 500 mm.

Con la ayuda de los gráficos como los de la figura 11 es posible determinar los parámetros de un motor óptimo para una determinada aplicación. No es posible formular reglas generales para esta optimación. Esto es debido a que la aplicación es la que determina cual es el parámetro más importante: la masa móvil (las dimensiones del imán permanente), la dimensiones externas del motor (la magnitud A), o el consumo de potencia (la magnitud W_L) o el coste de los materiales (determinado principalmente por d_W).

Supuesto que la dimensión d_W permanece la misma, el espesor real del hilo en el devanado no interesa. Dividiendo por la mitad el espesor del hilo, se cuadruplica w, pero I se reduce entonces mediante un factor cuatro, ya que la máxima densidad de flujo en el núcleo está determinada por el producto wI. Entonces la resistencia de la bobina pasa a ser dieciseis veces mayor, de modo que la disipación permanece sin cambio. En la figura 11 no se ha tenido en cuenta la transferencia de calor disipado en la bobina. Una vez que se ha seleccionado una determinada configuración, es necesario determinar experimentalmente o por cálculo si la temperatura en la bobina se hace demasiado alta.

En la figura 11 también puede verse que al aumentar la carrera las dimensiones se hacen mayores. Esto se ilustra más claramente en la figura 12, donde los valores calculados de la figura 11 están dibujados para d_w = 2 mm, para valores mayores de S, con la anchura 2a del núcleo central y la carrera S a lo largo de los dos ejes. Con una carrera de 1 m, el motor pasa a ser inadmisiblemente grande. Esto también es resultado de que con una carrera de 1 m, la masa total pasa a 82 kg, 59 kg, ó 56 kg para una altura b de 25,50 ó 75 mm respectivamente. Para b = 75, sin embargo, la aceleración disponible es solo una tercera parte de la correspondiente para b = 25. Aunque no se pueda dibujar una clara linea divisora, en la práctica hay que limitar la carrera a un valor de 500 mm. Se obtienen valores mejores si se suministra corriente sólo a la parte de la bobina situada en el campo efectivo de los imanes permanentes. Sin embargo, en este caso hay que utilizar cojinetes de carbón u otras ayudas, y esto hace la disposición menos atractiva.

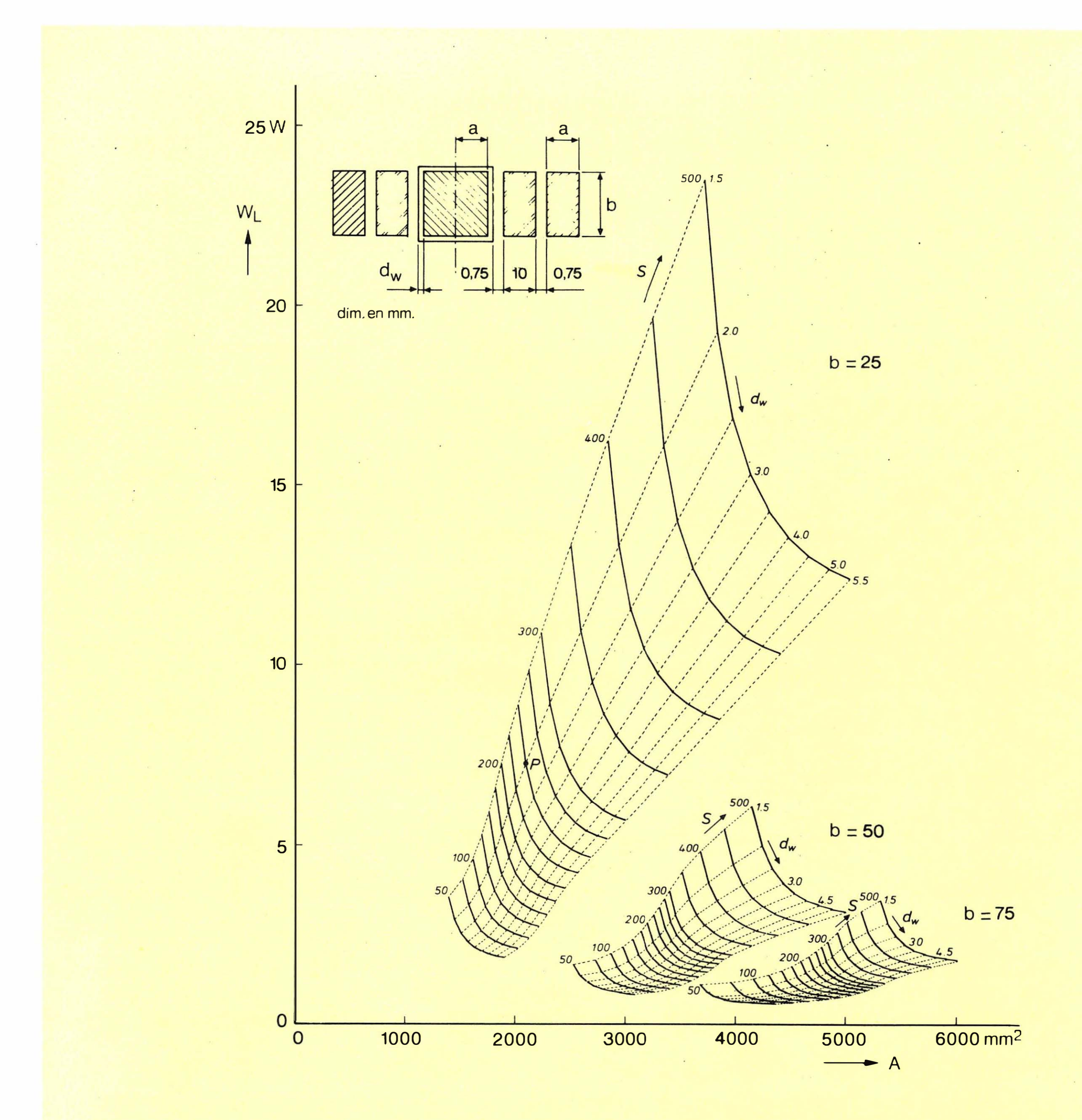


Figura 11. La disipación W_L en la bobina en función del area A = $(4a + 2d_w + 23)b$ mm² de la sección eficaz del motor, para diferentes valores de la carrera S, el espesor d_w de las espiras de cobre, y la altura b de los imanes permanentes en los núcleos. Las curvas dan los resultados de los cálculos con ordenador. El punto P corresponde a las dimensiones del motor utilizado en el grabador transokomp 250. La fuerza F en los imanes permanentes es casi 2 N.

En muchos casos, la masa móvil puede reducirse haciendo que la bobina se mueva y manteniendo estacionados los componentes del circuito magnético. Pero entonces son necesarios cables flexibles de alimentación o cojinetes de carbón, y la longitud del motor prácticamente se dobla.

Verificación de los cálculos mediante medidas

Para verificar los calculos se han obtenido algunas medidas sobre un motor diseñado para el grabador Transokomp 250. La figura 13 da un gráfico de la fuerza F sobre los imanes permanentes en función de la corriente I en la bobina. La linea gruesa representa el comportamiento calculado; los puntos corresponden a las medidas para diferentes posiciones del iman permanente. Se puede ver que los cálculos y medidas están muy de acuerdo mientras el hierro de los nucleos no se sature. La fuerza especificada de 2 N se alcanza fácilmente. Cuando se aumenta la corriente para hacer que la fuerza sea superior a un valor de 2,5 N, la desviación entre los valores calculados y medidos aumenta rápidamente.

La figura 14 da un dibujo de la fuerza F medida en función de la posición p de los imanes permanentes me-

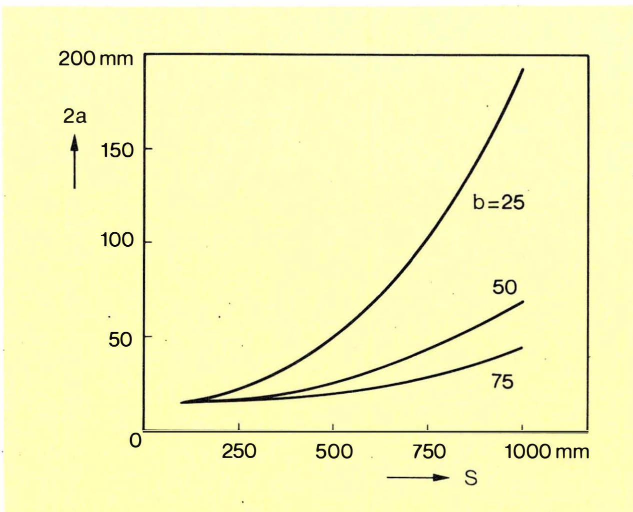


Figura 12. El ancho 2a del nucleo interior en función de la carrera S, para datos de la figura 11, pero con valores mayores de S, con d_w = 2 mm. Se puede ver que para S mayor que unos 500 mm. el motor se hace muy grande. Para S = 1000 mm, la masa total del motor es de 56 kg. (para b = 75 mm), 59 kg (para b = 50 mm) u 82 kg (para b = 25 mm).

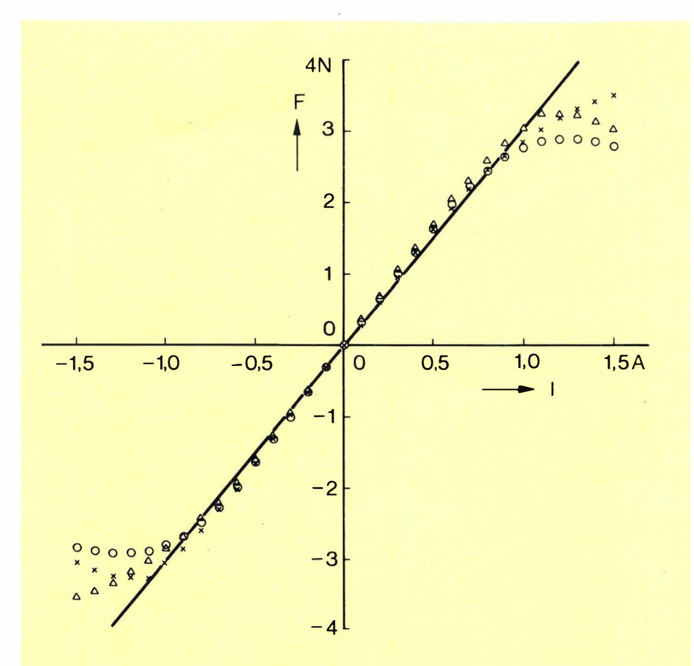


Figura 13. Medida de la fuerza F en función de la corriente I, para el motor utilizado en el grabador Transokomp 250. Los puntos medidos indicados de tres formas diferentes corresponden a tres posiciones diferentes de los imanes permanentes. La línea gruesa se refiere a los resultados calculados. Hasta un valor de F = 2,5 N, los cálculos y medidas están de acuerdo; fuera de este valor el acuerdo se deteriora al saturarse el hierro del núcleo.

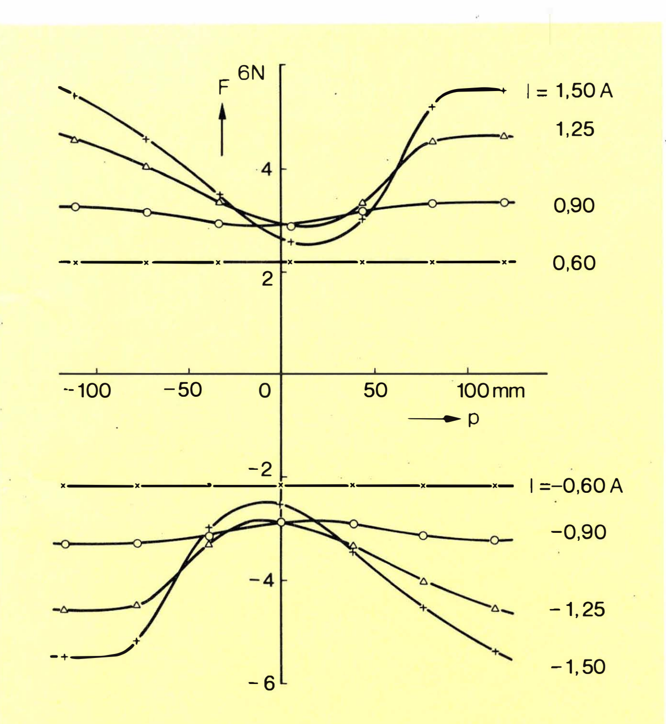


Figura 14. Medida de la fuerza F en función de la posición p de los imanes permanentes, para diferentes valores positivos y negativos de la corriente I. F es constante supuesto que no se satura el hierro del núcleo. Si el valor absoluto de la corriente se hace mayor que 0,6 A, la fuerza en la posición central de los imanes pasa a ser más pequeña que las posiciones extremas. Si la corriente toma un valor incluso más elevado, el aumento de la corriente no es lo suficientemente grande para compensar la disminución de la densidad de flujo efectiva. Entonces, la fuerza en la posición central se hace más pequeña que en los valores de corriente más bajos.

dida para diferentes corrientes I. Mientras que el hierro de los núcleos no se sature, para una corriente de 0,6 A o menos, la fuerza es virtualmente la misma en todas las posiciones. Si la corriente aumenta, la fuerza en la posición central es menor que en las posiciones exteriores. Si la corriente aumenta aún más, la disminución de la densidad de flujo efectiva no es mayor compensado por el aumento de la corriente. La fuerza en la posición central es entonces menor que a corrientes más bajas. La más alta saturación de los nucleos aparentemente opuestos afecta a la posición del punto de trabajo de los imanes permanentes. A partir de las medidas se puede ver que el funcionamiento del motor en la parte lineal de la curva de magnetización del hierro del nucleo no es la única condición para la validez del método de cálculo, sino que también es necesario para que el motor tenga caracteristicas óptimas. □

TUBOS B/N DE ALTA RESOLUCION (DGD's)



Características operativas

Tamaños	Angulo Deflexión	Diámetro Cuello m/m.	Filamento V/mA	VG 2 (V)	MAT (KV)	VG 1 (V)	VG 4 (V)	Resolución en el centro
9"	90°	20	12/130	400	12	30 a 60	0 a 300	1.300 líneas
12"	90°	20	12/130	400	12	30 a 60	0 a 300	1.300 líneas
12"	110°	28,6	6,3/240	400	17	40 a 70	0 a 400	1.500 líneas
15"	110°	28,6	6,3/240	400	17	40 a 70	0 a 400	1.500 líneas
15"	70°	36,8	6,3/240	400	17	40 a 70	0 a 400	3.000 líneas

Opciones:
- Fósforo Blanco (W).
- Fósforo Verde media persistencia (GH).
- Fósforo Verde alta persistencia (GR).
- Pantalla antirreflexiva.
- Pulido especial antirreflexivo.

Otras opciones de fósforo en preparación son:
- Fósforo Amarillo (KC), Naranja (LA), Ambar (LE).

Miniwatt dispone de conjuntos de componentes bobinados para 90° y 110°, los cuales incluyen bobina deflectora, transformador de salida de líneas, control de linealidad, transformador excitador y transformador para enfoque dinámico (110°).



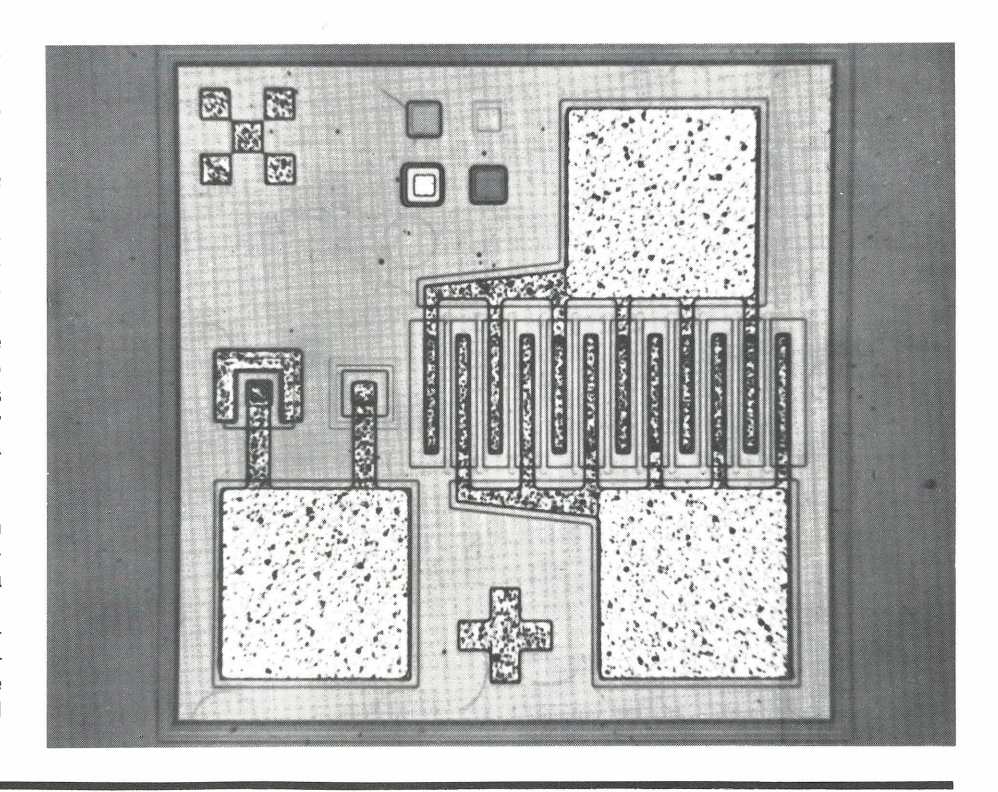
división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex n° 54666 copre e **madrid**-4 sagasta,18 telf. 446 40 00

FET DE CANAL N CON CORRIENTE DE FUGAS DE 5 nA

Miniwatt presenta un nuevo transistor de efecto de campo de canal N,BFR101, cuya corriente de fugas es exactamente 5 nA. La impedancia de entrada es mayor que 100 MΩ, y el nivel de ruido en la salida es de 250 nV $Hz^{-1/2}$ a 10 Hz.

Este JFET simétrico de silicio con encapsulado SOT-143 está diseñado principalmente para ser utilizado como seguidor de fuente; sus entradas estan protegidas contra excesivos picos de tensión mediante diodos en anti-paralelo integrados. Las principales aplicaciones serán en amplificadores de micrófono y circuitos de detección de infrarrojos para alarmas de fuego y anti-robo.

Los máximos valores de la tensión fuente-drenador y de la corriente continua de drenador son 30 V y 20 mA, y la máxima potencia de salida es 200 mW. Están disponibles dos versiones de transistor; la corriente de drenador en un estado estable para el BFR101A es entre 0,2 y 1,5 mA, mientras que para el BFR101B es entre 1,0 y 5,0 mA.



DIODOS REGULADORES DE TENSION DE POTENCIA MEDIA CON MARGEN DE TENSION DE 7,5 A 270 V

Miniwatt presenta una nueva gama de diodos reguladores de tensión de 6 W, BZW03, que están basados en la moderna tecnología de perla de cristal, y por tanto combinan una alta calidad con unas prestaciones excepcionales. El margen de tensión está comprendido entre 7,5 y 270 V. Pueden fabricarse dispositivos segun las especificaciones del cliente con tensiones de hasta 510 V –la más alta tensión de diodos reguladores de tensión encapsulados en perla de cristal del mercado.

Además de su excelente regulación de tensiôn, estos diodos pueden absorber grandes cantidades de energia inversa (1.000 W máx. para un impulso cuadrado no repetitivo de 100 μs, y 500 W máx. para un impulso exponencial de 10/1000), y por lo tanto son muy adecuados para ser utilizados como supresores de transistorios. La máxima temperatura de unión de la familia BZW03 es 175°C. Las tensiones de compensación, que definen el nivel de supresión, se extiende de 6,2 V a 220 V.

El encapsulado de perla de cristal SOD-64 da al BZW03 una estructura robusta, hermética y no inflamable que está virtualmente libre de los efectos de fatiga térmica. La pasivación de vidrio de la unión del diodo asegura la excelente estabilidad de las características. Todas estas características combinadas aseguran una elevada calidad, larga vida y excepcional fiabilidad.

CIRCUITO TEMPORIZADOR/RELOJ DIGITAL EN ENCAPSULADO MINIATURA VSO-40'

Miniwatt presenta el circuito temporizador/reloj digital CMOS, MJ123T, que actualmente está disponible en mini-encapsulado VSO-40 (SOT-158A) de 40 terminales.

Este circuito es posiblemente el primer circuito de reloj encapsulado del mercado, que pretende estándares de fiabilidad industrial.

Este dispositivo es adecuado para aplicaciones domésticas e instrumentación que incorporan información de la fecha y la hora, equipos médicos y de telecomunicaciones y de uso general en la industria.

El MJ123T puede funcionar a partir de una bateria de 3 V o 1,5 V (un doblador de tensión genera la tensión LCD requerida de 3 V), consumiendo 1,2 A típicamente para excitar directamente un visualizador de cristal líquido (LCD) de 3 1/2 ó 4 dígitos. Los modos de visualización son horas y minutos (con una opción límite de 12 / 24 horas), mes y fecha (a partir de una memoria calendario de 12 meses) y segundos.

ACOPLAMIENTO DE ORDENADOR PARA SINTONIA Y CONTROL (CITAC*)

Miniwatt presenta tres nuevos circuitos integrados, cada uno de los cuales proporciona control y sintonia digital en lazo cerrado de cuatro funciones digitales y hasta 8 funciones analógicas para TV y sintonizadores de grabadores de video. Estos circuitos de acoplamiento de ordenador para sintonia y control son compatibles con el bus I²C, lo que significa que el control de datos se transmite sólo sobre dos hilos –los sistemas convencionales necesitan de 16 a 20 hilos.

Los nuevos circuitos integrados son: SAB3035, SAB3036 y SAB3037. La única diferencia entre ellos es que el SAB3035 tiene ocho convertidores digital-analógicos estáticos (no se necesita red RC externa para la integración); el SAB3037 tiene 4 convertidores digital analógicos, y el SAB3036 no tiene convertidores digital-analógicos.

Estos circuitos bipolares proporcionan al fabricante una flexibilidad de diseño sin rivales. Ellos incluyen por ejemplo, un amplificador de tensión de sintonia con una corriente de polarización de entrada extremadamente baja y una máxima tensión de salida de 33 V. Disponen de cuatro salidas de corriente elevada, cada una capaz de entregar hasta 50 mA, para la excitación directa de las entradas de selección de banda del sintonizador. La tensión de alimentación para estas entradas se aplica a través de un terminal separado, permitiendo que varie la tensión de selección de banda para adaptar una amplia gama de sintonizadores.

Estos circuitos integrados combinan circuitos analógicos y digitales para minimizar el número de componentes adicionales que es necesario acoplar a un receptor de TV. Incluyen por ejemplo un oscilador de frecuencia de referencia en un terminal con baja radiación de energia, y un amplificador de corriente de c.a.f. programable.

La frecuencia de sintonía de los circuitos integrados tiene una resolución de 50 kHz, lo que permite sintonizar un aparato de TV. sin utilizar el control automático de frecuencia. También es posible sintonizar con c.a.f. Para facilitar la sintonía también se pueden programar diferentes ventanas de frecuencia y margenes de mantenimiento del c.a.f. Un control de ganancia de lazo programable, que puede hacerse dependiente de la tensión de sintonía, optimiza la velocidad de respuesta de sintonia sobre el margen total de frecuencia para una amplia variedad de sintonizadores.

El SAB3035 utilizado en un básico sistema de sintonia de vídeo.

Pueden obtenerse frecuencias de sintonia de hasta 1,6 GHz, y el circuito integrado puede programarse para aceptar factores de división de 64 o 256.

Se puede utilizar cada terminal de un registro E/S de aplicación general de 4 bits como una entrada o salida.

El SAB3035 está controlado por un microordenador, por ejemplo uno de la familia MAB8400, a través del bus de dos hilos I²C. La comunicación empieza con la dirección del SAB3035, seguido por la transmisión de los datos. Los datos de sintonia y los datos del registro de E/S se pueden leer a partir del SAB3035, y están sincronizados con el microordenador. Todos los registros estan puestos a cero para un estado definido en funcionamiento, o cuando se envia al circuito integrado CITAC una instrucción de puesta a cero y una dirección de llamada general.

Los circuitos SAB3035, SAB3036 y SAB3037 están encapsulados en plástico DIL de 28 terminales, 18 terminales y 24 terminales respectivamente.

*(Computer Interface for Tuning And Control)

INDICE DEL VOLUMEN 22

BIBLIOTECA MINIWATT

Ultimas publicaciones recibidas

S8	09-83	DEVICES FOR OPTOELECTRONICS	600 ptas.
C3	09-83	LOUDSPEAKERS	600 ptas.

Data Handbooks

* S1	09-82	DIODES	525 ptas.
S2	09-82	POWER DIODES, THYRISTORES, TRIACS	760 ptas.
S3	11-82	SMALL-SIGNAL TRANSISTORS	625 ptas.
S4	09-81	LOW FRECUENCY POWER TRANSISTORS AND MODULES	750 ptas.
S5	11-82	FIELD-EFFECT TRANSISTORS	280 ptas.
* S6	04-82	R.F. POWER TRANSISTORS AND MODULES	800 ptas.
S7	04-83	MICROMINIATURE SEMICONDUCTORS	525 ptas.
S10	07-83	WIDEBAND TRANSISTORS AND HYBRIDS	450 ptas.
ICI	01-83	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	575 ptas.
* IC2	01-83	BIPOLAR ICs FOR VIDEO EQUIPMENT	575 ptas.
IC3	09-82	ICs FOR DIGITAL SYSTEMS IN RADIO, AUDIO AND VIDEO EQUIPMENT	600 ptas.
IC4	05-83	DIGITAL ICs - LOCMOS	650 ptas.
* IC5	02-82	DIGITAL INTEGRATED CIRCUITS-ECL	610 ptas.
IC6	03-83	PROFESSIONAL ANALOGUE ICs	375 ptas.
IC7	08-82	SIGNETICS BIPOLAR MEMORIES	450 ptas.
* IC8	05-82	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
IC9	03-82	SIGNETICS TTL LOGIC	700 ptas.
IC10	05-83	SIGNETICS INTEGRATES FUSE LOGIC	525 ptas.
IC11	04-83	MICROPROCESSORS	600 ptas.
C1	05-83	ASSEMBLIES	700 ptas.
C2	12-82	TUNERS	425 ptas.
C4	12-81	FERROXCUBE POTCORES, SQUARE CORES AND CROSS CORES	575 ptas.
C5	03-82	FERROXCUBE FOR POWER, AUDIO/VIDEO AND ACELERATORS	325 ptas.
C7	12-82	VARIABLE CAPACITORS	150 ptas.
C10	11-82	CONNECTORS	280 ptas.
C11	05-82	NON-LINEAR RESISTORS	325 ptas.
C12	6-82	VARIABLE RESISTORS AND TEST SWITCHES	300 ptas.
C13	07-82	FIXED RESISTORS	350 ptas.
* C14	05-82	ELECTROLYTIC AND SOLID CAPACITORS	325 ptas.
C15	09-82	FILM CAPACITORS, CERAMIC CAPACITORS	300 ptas.
C16	01-82	PIEZOELECTRIC CERAMICS	280 ptas.
T2	04-80	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
T4	09-80	MAGNETRONS	325 ptas.
T5	02-83	CATHODE-RAY TUBES	575 ptas.
T6	07-80	GEIGER MULLER TUBES	280 ptas.
T7	02-82	GAS FILLED TUBES	300 ptas.
T8	02-82	PICTURE TUBES AND COMPONENTS	750 ptas.
T9	09-82	PHOTO AND ELECTRON MULTIPLIERS	480 ptas.
T10	05-83	CAMERA TUBES	575 ptas.
T11	10-82	MICROWAVE SEMICONDUCTORS AND COMPONENTS	800 ptas.

Catálogos

CT1-83	GENERAL CATALOGUE	960 ptas.
CT2-83	SEMICONDUCTORS CATALOGUE	300 ptas.
* CT3-83	INTEGRATED CIRCUITS CATALOGUE	300 ptas.
CT4	RESISTORES	25 ptas.

*** Agotados**



LA MAS COMPLETA GAMA

ALTAVOCES
COMPONENTES PASIVOS
CONECTORES
CIRCUITOS HIBRIDOS AMPLIFICADORES DE ANTENA
CIRCUITOS INTEGRADOS DIGITALES
CIRCUITOS INTEGRADOS ANALOGICOS
DIODOS
FERRITAS
MOTORES
MEMORIAS
MICROPROCESADORES
SINTONIZADORES
TUBOS RAYOS CATODICOS
TUBOS DE IMAGEN COLOR TV.
TUBOS DE IMAGEN BLANCO Y NEGRO
TRANSISTORES



Miniwatt s.a.
división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00
domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e